

高速及び低電圧動作EMP防護素子とその回路に関する基礎研究

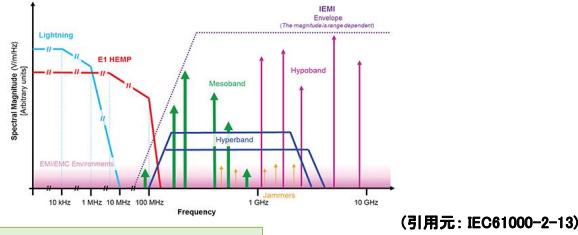
研究の背景

- 電子機器類の脆弱化とEMP防護の重要性の高まり
電子機器類の高周波化・極微細化・低電圧化により電子機器類はEMP (Electromagnetic pulse)の影響を受けやすくなっています。安全に使用するためには、EMP防護の重要性は一層高まっています。
- HEMP/HPEM/IEMIに対する国際的な規格要求の広がり
装備品のみならず電子機器が利用される環境に必要な電磁環境耐性の要件に対する適切な評価法と適切な対策方法が規定・要求されています。

(代表的な規格群)

- ・ 民生品: IEC61000シリーズやITU-T勧告など
- ・ 軍用・航空機: NATO/AECTP 250やRTCA/DO-160など

【HEMP、HPEMの周波数と電界強度の関係と HEMP波形】



研究の概要

高速デジタル信号回路に適用可能なEMP防護技術の実用化を目指す。

- 高速信号伝送路にも使用可能なよう、並列容量が小さく動作電圧が低い非線形抵抗素子の開発
- EMP防護の基礎的な実証実験の実施
- 電気回路シミュレーションによる原理解析の実施

研究目標

最終目標:

UAV(Unmanned Aerial Vehicle)をユースケースとし、要求性能を満たす防護素子を用いた基板レベルでのEMP防護設計の実証を目指す。

研究課題:

- ① UAV回路に求められる防護条件の見出し
- ② 要求性能を満たす防護素子の開発と具現化

防護素子の開発目標:

MILシリーズやAECTPシリーズの要求条件を満たす高速信号用EMP防護素子の開発

【要求性能】

- ・ 低電圧動作
- ・ 高速動作
- ・ 高耐量素子

【開発目標値の一例】

- ・ 静電容量: 0.5 pF
- ・ 動作電圧: 3 V以下
- ・ 高耐量 : ESD耐量8 kV以上

要素課題

高速及び低電圧動作EMP防護素子の研究・開発



ユースケース視点・防護素子視点での影響調査、試験評価方法・防護手法の開発

電磁界解析/回路解析の連成シミュレーション

将来の展望

- 装備品が必要とされるEMP要件に沿う対策を簡便にすることが可能となる防護素子の具現化が期待できる。
- 防護素子の生産革新、ユースケースに対応した試験・解析技術及びEMP防護の国際標準化等の成果が期待できる。

HPEM/HEMP/IEMI 影響評価試験技術の開発

MIL-STD 461などに規定されるHEMPや各種HPEM試験のモジュールレベル・デバイスレベルでの評価を行うことが可能な試験系を構築した。

1. HEMP/HPEM 試験システム

MIL-STD461 RS105試験【HEMP・E1試験(2.3/25ns, 50kV/m)】などの高電界パルス評価をラボレベルで実施可能



2. HPEM: マイクロ波試験システム(2.45GHz / 2kW 発振器)



3kV/m @ 30cmの電界強度により、RTCA/DO-160などに規定されるHIRF(High-Intensity radiated Field)試験が可能

パルスに加え連続波(CW)によるエネルギー破壊試験の実施が可能

3. IEMI: ストリップライン試験システム

10 kHz～10 GHzまで安定的に数百V/mオーダーの電界印加試験を実施可能

(※アンプの増強による高出力化も可能)

素子やモジュールの周波数の変化による脆弱性を正しく評価可能



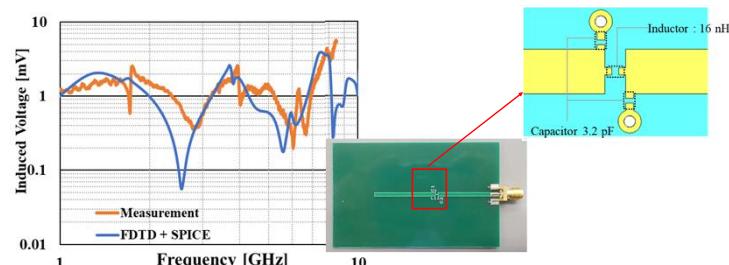
既存防護方法との組み合わせによる防護コンポーネントの評価方法開発に向けた機材も整備済。

非線形素子応答に対応したシミュレーション手法の開発

(電磁界解析(FDTD法)/回路解析(SPICE)連成解析)

高周波要件を満たすSPICEモデルとの組み合わせにより、非線形素子の高周波容量等を考慮したモデルを作成することで、非線形での回路解析と電磁界解析を同時にかつ高精度に行うことを可能とした。

【1~10GHzの電磁波を照射した際の基板表面に誘起する電圧の比較】



【高周波帯における光ファイバプローブの形状および構成要素の与える影響確認】や【PCBの誘電体損失の与える影響確認】などに関する計測および解析も実施済。