

令和 2 年度 防衛装備庁  
安全保障技術研究推進制度

# 研究成果報告書

10kV級酸化ガリウムトレンチMOSFETの研究開発

令和 3 年 5 月

株式会社ノベルクリスタルテクノロジー

本報告書は、防衛装備庁の安全保障技術研究推進制度による委託業務として、株式会社ノベルクリスタルテクノロジーが実施した令和2年度「10kV級酸化ガリウムトレンチMOSFETの研究開発」の成果を取りまとめたものです。

## 1. 委託業務の目的

本研究では、従来の半導体材料では実現できなかった超高耐圧低損失大電流トランジスタの実現を目的に、高耐圧大電流パルス電源用酸化ガリウムMetal-Oxide-Semiconductor Field-Effect-Transistor (MOSFET)の試作及び動作実証を行う。酸化ガリウムはp型導電性制御が困難なため、n型だけで作製することが可能な静電誘導トランジスタ構造を採用する。MOSFETが最終目標とする性能は以下の通りである。

- ・耐圧 10 kV 以上
- ・電流 10 A 以上
- ・ドリフト層特性オン抵抗  $10 \text{ m}\Omega \text{ cm}^2$  以下

これらの目標とする数値は、最終的に作製したMOSFETを用い、ウエハ上での静特性として評価する。

最終目標を達成するための必要条件の詳細については、最初に実施するデバイス構造の設計において明らかにするが、おおよそ以下のような条件になると予測している。

- ・ドリフト層ドナー濃度  $1 \times 10^{16} \text{ cm}^{-3}$  以下
- ・ドリフト層膜厚  $25 \text{ }\mu\text{m}$  以上
- ・ゲート絶縁膜バンドオフセット 2 eV 以上
- ・ゲート絶縁膜絶縁破壊電界強度  $10 \text{ MV/cm}$  以上

## 2. 研究開始時に設定した研究目標の達成度

- ・開発した縦型酸化ガリウムトランジスタの耐圧は4.2 kVを示し、世界最高値(2.6 kV)を更新したが、目標の耐圧値10 kVは実現できなかった。ドリフト層の耐圧を評価するMOSキャパシタ構造では耐圧8.4 kVまで得られており、継続して進めるプロセス改善等により、今後到達できると推測している。
- ・デバイスの大電流化を妨げるエピ成長中の粉降りを、原料をCaClからGaCl<sub>3</sub>に変えることで、抑制可能であることを実証したが、期間内は粉降りの影響の少ない数百ミクロン径の小型基本素子の試作に留まり、数ミリ角の大きさの10 A素子の試作・実証まで至らなかった。
- ・試作した4.2 kV耐圧トランジスタのドリフト層の特性オン抵抗は、ドナー濃度 $4 \times 10^{15} \text{ cm}^{-3}$ 、移動度 $150 \text{ cm}^2/Vs$ 、エピ厚 $40 \text{ }\mu\text{m}$ から $40 \text{ m}\Omega \text{ cm}^2$ と算出される。目標値 $10 \text{ m}\Omega \text{ cm}^2$ 以下に届かなかった。今後、電界集中緩和構造の改善により低抵抗化を進める。

## 3. 委託業務における研究の方法及び成果

### 実施項目① デバイス設計

平成30年度は、耐圧10 kV、ドリフト層特性オン抵抗 $10 \text{ m}\Omega \text{ cm}^2$ 以下を満足するFET構造の明確化を目標に、デバイス設計を行った。設計には、シノプシス社のデバイスシミュレータを用いた。設計の基本構造には、静電誘導型MOSFET構造を採用した。

デバイスシミュレータを用いた検討より明らかになった最適構造を列記する。

- ・ゲート絶縁膜：HfO<sub>2</sub>
- ・ゲート絶縁膜厚：50 nm
- ・トレンチ底部HfO<sub>2</sub>厚：150 nm
- ・トレンチ角部曲率半径：5 nm
- ・ゲート絶縁膜厚：50 nm
- ・ドリフト層ドナー濃度： $8 \times 10^{15} \text{ cm}^{-3}$
- ・ドリフト層厚さ：38  $\mu\text{m}$
- ・チャネル層ドナー濃度： $1 \times 10^{16} \text{ cm}^{-3}$
- ・チャネル厚：400 nm
- ・ゲート長：1  $\mu\text{m}$

- ・ゲート電極仕事関数：5.0 eV
- ・電極終端メサ深さ：>10  $\mu\text{m}$

上記の構造で設計したFETの特性オン抵抗は、ドレイン電流-電圧特性計算結果、ゲート電圧+2 V印加時に、7  $\text{m}\Omega\text{cm}^2$ 程度となり、目標の10  $\text{m}\Omega\text{cm}^2$ を下回るFETを設計することに成功した。デバイス設計を行うことで、個々の要素技術の開発優先度を明確にすることができた。

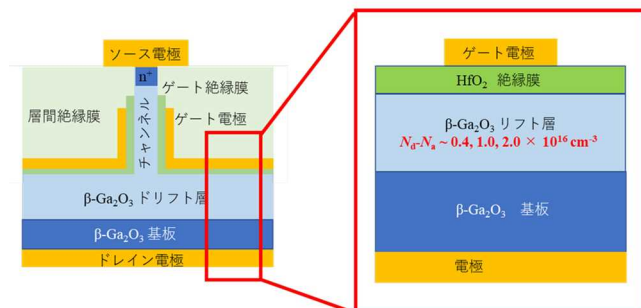
令和1年度は、実施項目④にて電極端部の電界集中緩和構造の試作評価を行うのに際して、昨年度のメサ構造の設計に加えてフィールドプレート (FP) 構造の設計を行った。その結果、プレーナ構造と比較して、FP構造の導入により電極端直下の酸化ガリウム領域の電界が約30%低減できることをシミュレーションにより確認した。

令和2年度は、設計したドリフト層の耐圧値と作製したドリフト層を模したMOSキャパシタの耐圧値を比較解析し、最終目標の耐圧値10 kVを達成するために必要なデバイス構造(ドリフト層のドナー濃度 $<4 \times 10^{15} \text{ cm}^{-3}$ 、厚さ $>50 \mu\text{m}$ )を明確化した。十分な電極終端構造が実現できない現状では初年度の設計より、ドリフト層の低ドナー濃度化が必要であることを明らかにした。

## 実施項目② 厚膜HVPE成長技術の構築

10 kV耐圧の酸化ガリウムMOSFETを実現するためには、数10  $\mu\text{m}$ 厚の酸化ガリウムホモエピタキシャル膜が必須となるが、これまで10  $\mu\text{m}$ 以下の厚さの成膜しか行なうことがなかった。さらに厚膜化した場合、膜中の結晶欠陥が増加していき、デバイス特性を劣化させる可能性があった。そこで、平成30年度は、4  $\mu\text{m}$ から21  $\mu\text{m}$ まで厚さを変えてホモエピタキシャル膜を成膜し、それを用いてデバイスを作製することで、膜厚と電気特性および結晶性の依存性を検証した。検証は簡易評価という位置付けで、構造が簡素なショットキーバリアダイオード構造を用いた。結晶欠陥が多いほど、逆方向の漏れ電流が大きくなることが予測されたが、膜厚と漏れ電流量に優位な相関関係は見られず良好であった。平成30年度の実験から、21  $\mu\text{m}$ 程度の厚さまでは特に結晶性の劣化は生じないことがわかった。

令和1年度は、開発した高品質厚膜HVPE技術を用いて、厚さ60  $\mu\text{m}$ 、ドナー濃度 $3 \times 10^{15} \text{ cm}^{-3}$ のエピウエハを作製した。作製した厚膜酸化ガリウムエピタキシャル層上にFETのドリフト層領域を模したMOSキャパシタ構造を作製し、耐圧を評価した。図1(a)にトランジスタの構造断面図、図1(b)にMOSキャパシタ構造断面図を示す。図2に、MOSキャパシタの耐圧波形のドナー濃度依存性を示す。酸化ガリウムエピタキシャル層の厚膜化(60  $\mu\text{m}$ )と低ドナー濃度化( $3 \times 10^{15} \text{ cm}^{-3}$ )により期待通りの高耐圧化(8.4 kV)を確認した。



(a) トランジスタの構造断面図  
(b) MOS キャパシタの構造断面図  
図 1：耐圧評価 MOS キャパシタ構造

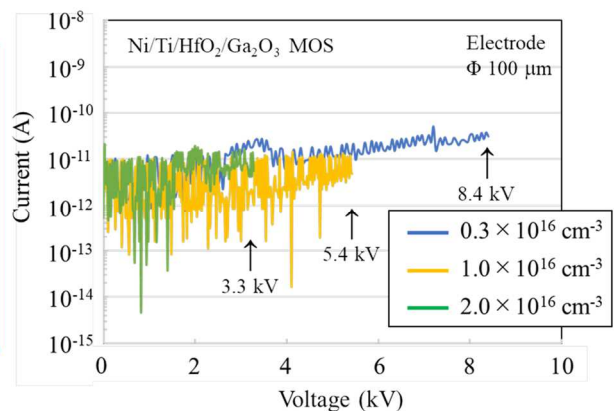


図 2：MOS キャパシタの耐圧波形のドナー濃度依存性

令和2年度は、エピウエハ表面に存在している表面欠陥の解析と低減に取り組んだ。表面欠陥の解析のため、エピウエハを用いてSBDを作製してリーク電流発生箇所の解析を行った。その結果、表面欠陥がデバイス耐圧を劣化させることが明らかとなった。また、その外観より、表面欠陥はエピ膜を成膜する際に気相反応で発生する粒子であると推測された。

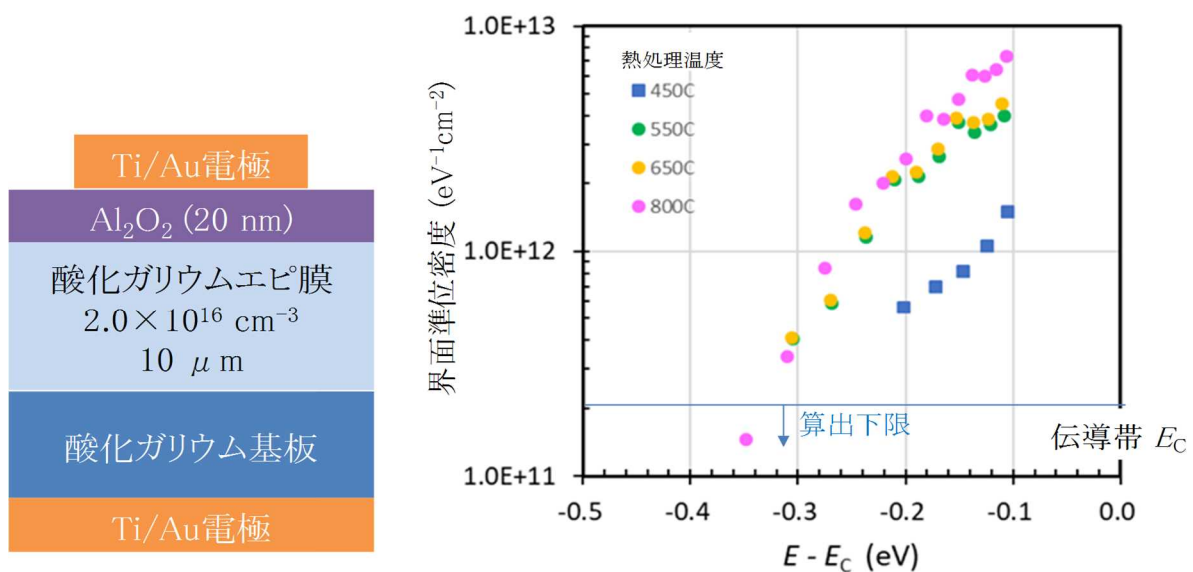
エピ成膜中の気相反応による粒子の発生を抑える方法の検討を行った。新規に開発したエピ成膜技術により、目立った粒子の生成がなく、均一な膜が得られた。

本検討により、デバイスの大電流化を妨げるエピ成長中の粉降りの抑制が可能であることを実証した。しかしながら、酸化ガリウム基板上に高品質な膜が得られる条件を構築するまでには至らなかった。本エピ成長技術は令和3年度の委託研究「反転MOSチャンネル型酸化ガリウムトランジスタの研究開発」においても高耐圧ドリフト層を実現する重要技術となるため、本委託研究終了後も継続して研究を行い、大型素子の実証に繋げていく。

### 実施項目③ ゲート絶縁膜電界緩和構造の実現

平成30年度は、ゲート絶縁膜の選定のため、各種絶縁膜の初期特性の評価を行った。絶縁膜には、誘電率及び絶縁破壊電界強度の点より、 $Al_2O_3$ 、 $HfO_2$ 、 $SiO_2$ を選択した。これらの絶縁膜を用いてMOS構造試料を作製し、絶縁膜の絶縁破壊電界強度と誘電率を評価した。評価には、新規導入した液浸マニュアルプローバを用いた。今回の評価の中では、 $HfO_2$ 膜が最も高い誘電率及び絶縁破壊電界強度を示した。簡易的なデバイスシミュレーションを行なった結果、この程度の特性を有していれば、酸化ガリウムMOSFETに用いるゲート絶縁膜として有用であることがわかった。よって本研究では、本 $HfO_2$ 膜を用いてMOSFET開発に進むこととした。なお、初期特性だけでなく、長期的な信頼性の点からも絶縁膜の選定を行う必要があるため、2番目に特性の良かった $Al_2O_3$ 膜も候補材料の一つとして検討を進めた。

令和1年度はゲート絶縁膜の材料選定及び成膜条件の改良を行った。具体的にはゲート絶縁膜候補の $Al_2O_3$ に関して、チャンネル抵抗増加の要因となるゲート絶縁膜/酸化ガリウム界面の電荷低減のため、成膜後の熱処理による $Al_2O_3$ /酸化ガリウム界面の改善に関して検討した。図3に、(a)評価に用いたMOS構造断面図と(b)界面準位密度分布を示す。 $N_2$ 雰囲気中、 $450^\circ C$ 、10分の熱処理により、界面準位が $1 \times 10^{12} \text{ eV}^{-1} \text{ cm}^{-2}$ 以下の、良好な界面を形成できることが確認できた。さらに温度を $550$ 、 $650$ 、 $800^\circ C$ と上げると、 $10^{12} \text{ eV}^{-1} \text{ cm}^{-2}$ 台の界面準位が発生して劣化することがわかった。本検討により、トランジスタの基本プロセスを構築する上での熱処理温度に関する基本データが得



(a) MOS 構造断面図

(b) 界面準位密度分布

図3：MOS 界面の評価構造と評価結果

られた。

令和2年度は、前年度までに開発したゲート絶縁膜プロセスを適用したゲート絶縁膜電界緩和構造を有するデバイスを試作して緩和効果をゲートリーク電流から確認した。

ゲート絶縁膜電界緩和構造の一つとして、トレンチ底部の絶縁膜を厚くする構造も有望であると考えて検討した。実施項目②の厚膜HVPE層の耐圧評価では、厚さ100 nmのHfO<sub>2</sub>を用いてトレンチ底部を模したMOSキャパシタを作製して期待通りの高耐圧8.4 kVを確認した。

ゲート絶縁膜電界緩和構造の候補の一つとして、トレンチ底部への異種p型材料埋め込み構造が有望であると考え検討した。その実現を目指し、p型酸化ニッケルの基本的な成膜条件の構築を行った。

#### 実施項目④ 電極端部電界集中緩和構造の実現

平成30年度は、電極端部電界集中緩和構造開発の予備検討として、酸化ガリウムへの微細メサ／トレンチ構造の形成試験を実施した。電子線描画露光技術を用いて、酸化ガリウム基板表面に微細なフォトリソパターンを形成し、そのフォトリソをマスク材料として用いて酸化ガリウムのドライエッチングを行なった。最後にフォトリソを有機洗浄で除去した。幅が100-200 nm程度のメサ／トレンチ構造を形成することができた。

令和1年度は、実施項目①のデバイス設計にて検討した、メサ構造およびFP構造のプロセス技術を構築し、MOSFETを模したMOS構造を作製して、各緩和構造による耐圧向上効果を検証した。令和1年度の検討では、両電界集中緩和構造ともに期待した耐圧向上効果は見られず、目標の耐圧値10 kVに対して耐圧値7.5-8.4 kVに留まった。電極端部の電界集中以外に耐圧を制限する要因があると推測している。メサ構造、FP構造を導入しても全く耐圧向上効果が見られなかったことから、ガードリング構造の検討は行わなかった。

令和2年度は、デバイスの試作・評価結果をもとに、電極端部の電界集中緩和構造を改善した。

#### 実施項目⑤ デバイスの試作

令和1年度の後半よりMOSFET試作を実施した。MOSFET試作の基本プロセスであるレジスト平坦化およびレジストエッチバック技術を開発し、MOSFETの動作実証に成功した。プロセス概要を図4に示す。基本プロセスの開発とデバイス試作は、十分なウエハ数量を確保するため、1.2 kV程度の耐圧が期待されるエピタキシャルウエハ(厚さ10 μm, ドナー濃度 $2 \times 10^{16} \text{ cm}^{-3}$ )を用い

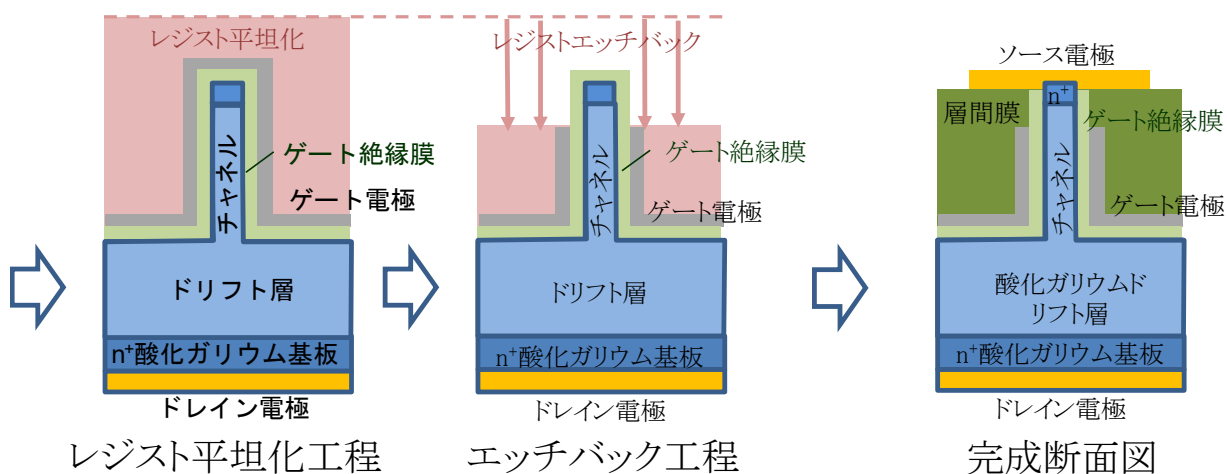


図4：レジスト平坦化、エッチバックを導入したプロセスフロー

て行った。

図5に、作製したMOSFETのドレイン電流－電圧( $I_d-V_d$ )特性、図6にオフ耐圧特性を示す。図の通



り、最大電流密度は $220 \text{ A/cm}^2$ 、しきい値電圧は $-5 \text{ V}$ 、オン抵抗は $13.4 \text{ m}\Omega\text{cm}^2$ 、オフ耐圧は $120 \text{ V}$ であった。 $I_d$ - $V_d$ 特性は、低ドレイン電圧領域で非線形な特性を示している。また、ドレイン電流/電圧の傾きから求めたオン抵抗は、エピ厚およびドナー濃度から算出されるドリフト層の予想抵抗値 $2 \text{ m}\Omega\text{cm}^2$ と比較して5倍以上に大きい。この原因は、ソースコンタクトがオーミック接触ではなくショットキー接触になっているためと推測している。オフ耐圧は、エピ濃度から期待される耐圧値 $1 \text{ kV}$ に達しなかった。ドレイン耐圧未達の原因は、トランジスタのメサ幅が設計値 $400 \text{ nm}$ より大きくなり、高ドレイン電圧時にゲートによるドレイン電流の制御が弱くなったためと考えている。

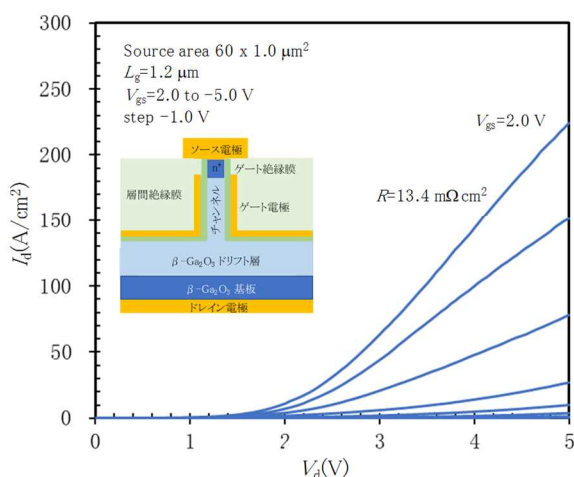


図 5 :  $I_d$ - $V_d$  特性

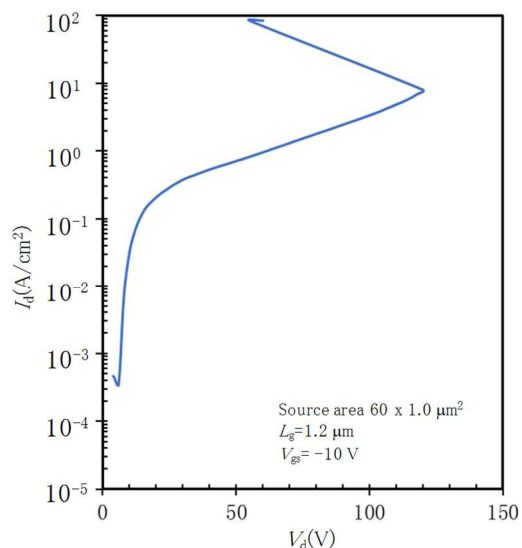


図 6 : オフ耐圧特性

令和2年度は、MOSFETの試作・評価・フィードバックを繰り返し、縦型酸化ガリウムトランジスタとして世界最高の耐圧値 $4.2 \text{ kV}$ を実現した（従来値 $2.6 \text{ kV}$  [1]）。しかしながら、開発目標の耐圧値 $10 \text{ kV}$ には到達できなかった。

デバイスプロセスの開発は、入手が容易な $1.2 \text{ kV}$ 耐圧エピウエハを用いて行った。昨年度の課題であった、設計デバイス形状の作製を中心にデバイスプロセスの改善を検討してデバイス特性で改善効果を確認した。最後に、開発したデバイスプロセスを本委託研究で開発した $10 \text{ kV}$ 耐圧用エピ(低ドナー濃度、厚膜エピ)へ適用して $10 \text{ kV}$ 耐圧トランジスタの作製を試みた。

懸念されるメサ底部の電界集中やメサ加工ダメージによる耐圧の低下を、酸化ガリウムのドライエッチング条件、エッチング後のダメージ回復熱処理条件を検討することにより抑制した。

構築したトランジスタ作製プロセスを検証するため、 $1.2 \text{ kV}$ 耐圧エピウエハを用いてMOSFETを試作評価した。 $I_d$ - $V_{ds}$ 特性を図7に、オフ耐圧波形を図8に示す。MOSFETのオフ耐圧測定はソース、ゲート電極の電圧を $0 \text{ V}$ とし、ドレイン電極に正電圧を印加して行った。メサ幅  $0.4 \mu\text{m}$ 、メサ長さ  $60 \mu\text{m}$ 、ゲート長  $2.0 \mu\text{m}$ のトランジスタにおいて、しきい値は  $+0.40 \text{ V}$ 、ソース面積(メサ幅 $\times$ メサ長さ)で規格化した電流密度は  $7.7 \text{ kA/cm}^2$ 、オン抵抗は $0.39 \text{ m}\Omega\cdot\text{cm}^2$ 、ドリフト層の電流広がりを考慮して実効的導電幅 [1] を  $10 \mu\text{m}$  と仮定して規格化した電流密度は $310 \text{ A/cm}^2$ 、オン抵抗は $9.8 \text{ m}\Omega\cdot\text{cm}^2$ であった。このMOSFETのオフ耐圧は $1320 \text{ V}$ を示し良好なオン抵抗-耐圧相関特性を確認した。

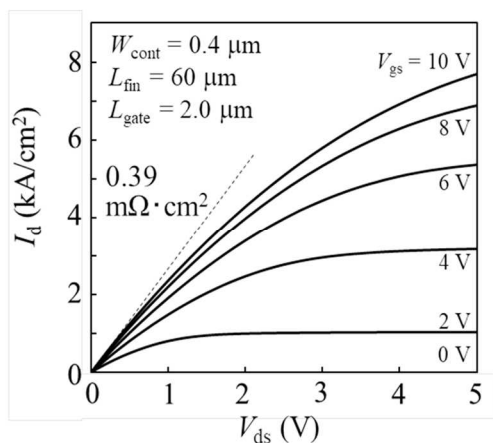


図 7:  $I_d$ - $V_d$  特性

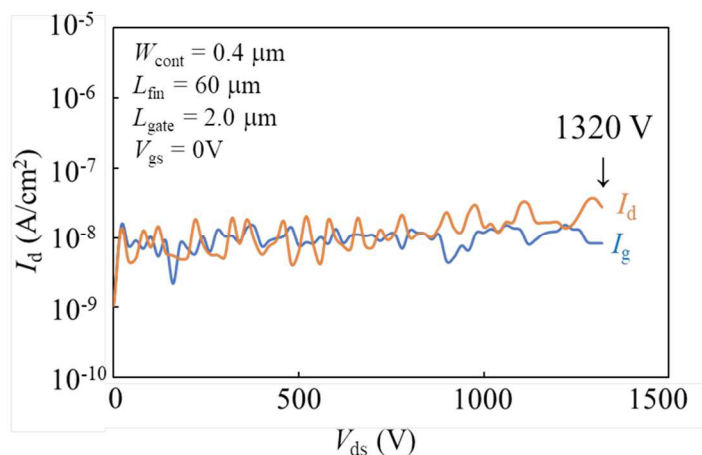


図 8: オフ耐圧特性

構築したトランジスタ作製プロセスを低ドナー濃度、厚膜エピウエハに適用して10 kV耐圧トランジスタの作製を試みた。 $I_d$ - $V_{ds}$ 特性を図9に、オフ耐圧波形を図10に示す。試作したトランジスタは、縦型酸化ガリウムトランジスタとして世界最高の耐圧値4.2 kVを実現した（従来値2.6 kV [1]）が、目標とする耐圧値10 kVに到達できなかった。試作プロセスの更なる改善が必要と考えている。

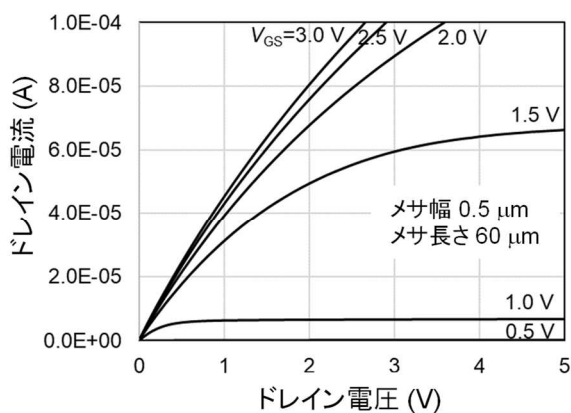


図 9:  $I_d$ - $V_d$  特性

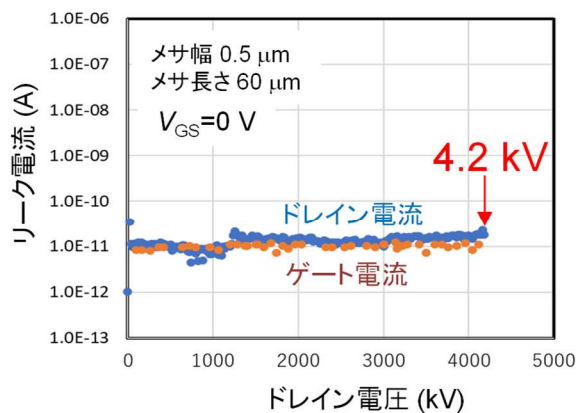


図 10: オフ耐圧特性

#### 参考文献

[1] W. Li et al., IEDM19-270

### 4. 委託業務全体の成果

4. 1 計画時に想定していなかった成果（副次的成果）や、目標を超える成果  
該当なし

#### 4. 2 研究課題の発展性（間接的成果を含む）

酸化ガリウム半導体は、SiC、GaNを凌ぐ低損失パワーデバイスを実現するワイドギャップ半導体材料として注目されている。しかしながら、ノーマリオフの高耐圧トランジスタの報告例はこれまでで少なかった。本委託研究で開発実証したノーマリオフMOSトランジスタを学会で報告



することにより、スイッチング素子への応用の可能性を広く学術・産業分野へ示すことができた。

本委託研究の成果を元に、10 kV耐圧トランジスタの大電流化を目的とした研究開発を、安全保障技術研究推進制度 大規模研究課題（タイプS）「反転MOSチャンネル型酸化ガリウムトランジスタの研究開発」（令和2-6年度）にて継続して進める。また、1.2-6.6 kV耐圧の民生用機器向けパワートランジスタの研究開発を、弊社にて並行して進める。

#### 4. 3 研究成果の発表・発信に関する活動

2021年第68回応用物理学会春季学術講演会(2021/3/16)のシンポジウム「パワーデバイスの最新動向と今後の展望」にて1.3 kV耐圧ノーマリオフ酸化ガリウムトランジスタをSi、SiC、GaNデバイスと並んで発表。シンポジウム参加者の酸化ガリウムへの関心を高めた。

### 5. プロジェクトの総合的推進

#### 5. 1 研究実施体制とマネジメント

デバイス開発を加速するため、令和1年度下期に大手デバイスメーカーの研究所を定年退職した、ワイドギャップ半導体デバイスの研究開発の経験を有する人材を補充した。

#### 5. 2 経費の効率的執行

ウエハ枚数が必要となる電界集中緩和構造の検討、トランジスタ作製プロセス開発には、弊社にて量産を開始した2インチエピウエハ(2 kV耐圧品)を用い、検討した構造、開発したプロセスの検証には、本委託研究で開発した低ドナー濃度、厚膜エピウエハ(7-9 kV耐圧品)を用いた。この手法により、作製に費用、工数のかかる研究開発品の低ドナー濃度、厚膜エピウエハの所要数を減らし効率的に研究開発を推進した。

### 6. まとめ、今後の予定

従来の半導体材料では実現できなかった超高耐圧低損失大電流トランジスタの実現を目的に、高耐圧大電流パルス電源用酸化ガリウムMetal-Oxide-Semiconductor Field-Effect-Transistor(MOSFET)の研究開発を行った。高品質の厚膜エピタキシャル成長技術とデバイス設計、プロセス技術を開発することにより縦型MOSFETのドリフト層を模したMOSキャパシタ構造で耐圧8.4 kV、縦型MOSFETで耐圧4.2 kVを得た。トランジスタの耐圧は目標値10 kVに届かなかったが、酸化ガリウム縦型MOSFETにおける世界最高値2.6 kVを大きく上回る値を得た。デバイスプロセスを改善することで耐圧の目標値10 kVの実現を目指す。

今後、本委託研究の成果を元に、10 kV耐圧トランジスタの大電流化を目的とした研究開発を、安全保障技術研究推進制度 大規模研究課題（タイプS）「反転MOSチャンネル型酸化ガリウムトランジスタの研究開発」（令和2-6年度）にて継続して進める。また、1.2-6.6 kV耐圧の民生用機器向けパワートランジスタの研究開発を、弊社にて並行して進める。

## 7. 研究発表、知的財産権等の状況

### (1) 研究発表等の状況

種別	件数
学術論文	該当なし
学会発表	3件
展示・講演	1件
雑誌・図書	該当なし
プレス	該当なし
その他	該当なし

### (2) 知的財産権等の状況

該当なし

### (3) その他特記事項

該当なし