

令和 4 年度 防衛装備庁  
安全保障技術研究推進制度

# 研究成果報告書

## グラフエン等 2 次元機能性原子薄膜を 用いた光検知素子の基礎研究

令和 5 年 5 月

三菱電機株式会社

本報告書は、防衛装備庁の安全保障技術研究推進制度による委託業務として、三菱電機株式会社が実施した令和4年度「グラフェン等2次元機能性原子薄膜を用いた光検知素子の基礎研究」の成果を取りまとめたものです。

## 1. 委託業務の目的

### 1.1 研究課題の最終目標

本基礎研究では、将来の高性能な赤外線検知素子及びこれらの検知素子をアレイ化した画像センサの実現可能性に関する知見を得ることを最終目標とする。具体的には、波長帯域 1~12  $\mu\text{m}$  のうち中波長赤外域(3~5  $\mu\text{m}$ )及び長波長赤外域(8~12  $\mu\text{m}$ )を中心に検討し、以下に示す①~⑥の目標性能を満たす赤外線検知素子の実現を目指すものとする。ただし、これら全てを同時に満たすことは極めてチャレンジングかつ困難であるため、①及び②を同時に満たし、かつ③~⑥のうち少なくとも1つ以上同時に満たす赤外線検知素子を作製し、性能を実証することとする。この際、同時に満たせない性能があった場合は、①及び②を同時に満たした上で、当該性能を満たす赤外線検知素子を別途作製し、性能を実証することとする。

- ①感度特性：3 A/W 以上
- ②量子効率(換算値)：80%以上
- ③動作温度：100 K 以上
- ④動作波長幅：2  $\mu\text{m}$  以上
- ⑤応答速度：5 msec 以下
- ⑥画素ピッチ：15  $\mu\text{m}$  以下

また、赤外線検知素子を用いてアレイ構造を試作し、動作検証を行う。試作するアレイフォーマットは以下を目標とし、その動作を検証する。

- ・アレイフォーマット：QVGA(320×240 画素)以上

### 1.2 最終目標を実現するために克服又は解明すべき要素課題

最終目標を実現するために克服又は解明すべき要素課題は以下の通りである。

#### (1) グラフェン等 2 次元機能性原子薄膜による 光検知原理の解明

グラフェン等 2 次元機能性原子薄膜は 1 層の原子層であるため、従来のバルク状材料とは大きく異なる性質を示す。グラフェンは導電帯と価電子帯がディラックコーン形状を形成し、それぞれの頂点で接する特殊なバンド構造を有する。よって、紫外からテラヘルツにわたる広帯域の光波を光電変換によって検出することが可能と予測されている。また、その他の 2 次元機能性原子薄膜では黒リンが中波長赤外域にバンドギャップを有し、赤外線検知素子の新たな材料として期待されている。

しかし、これらの材料は理論的に赤外波長域の検出が可能とされているものの報告例が少なく、実際の光検出にはバンド構造以外の要因が検出感度に大きな影響を及ぼしていることが最近の研究から明らかになっている。原子薄膜材料は、さまざまな特性が薄膜の品質や作製条件に大きく依存する。よって、まず グラフェンやその他 2 次元機能性原子薄膜そのもののバンド構造の検証、原子薄膜の誘電率などの光学定数の理論検証、実際の光検知素子における光検知原理の解明及び検知性能を決定する要因の解明を行う必要がある。

#### (2) グラフェン等 2 次元機能性原子薄膜を用いた赤外線検知素子の 高性能化方法の確立

グラフェン等 2 次元機能性原子薄膜は原子層レベルの薄膜であることから、光吸収率、つまり量子効率が低い。例えば、グラフェンの量子効率は 2.3% である。よって、赤外線検知素子として用いるためには、量子効率を増強させるなど 高感度化方法の確立が必須である。

グラフェンは前述のような特異なバンド構造から検知波長の広帯域化が期待できるが、高感度化及び広帯域化を両立する方法が必要となる。

グラフェン等 2 次元機能性原子薄膜は、熱による影響でキャリアが励起されることから、高感度検知には冷却が必要となる。しかし、冷却機構は装置の大型化、高コスト化の要因と

なる。よって、民生用の赤外線検知素子の実現のためには、高温動作化方法を確立する必要がある。

最終的に赤外線検出素子を画像センサとして用いる場合、分解能の観点から素子を小型化する必要がある。一方、素子を単純に小型化すると感度が低下する。よって、最適な素子構造を検討し、素子小型化技術を確立する必要がある。

### (3) グラフェン等 2次元機能性原子薄膜を用いた赤外線検知素子のアレイ化技術の確立

グラフェン等 2次元機能性原子薄膜を用いた赤外線検知素子により画像センサを実現するには、素子のアレイ化が必要である。しかし、グラフェン等 2次元機能性原子薄膜は新しい材料であるため、従来とは異なる高感度化構造が必要となる。よって、高感度方法に適合した読み出し回路を構成しなければならない。従って、画像センサの実現には、グラフェン等 2次元機能性原子薄膜の高性能化に適合した素子のアレイ化技術を確立する必要がある。

### (4) 高品質なグラフェン等 2次元機能性原子薄膜の作製方法の確立

グラフェン等 2次元機能性原子薄膜の品質は、高効率な光検知を実現するために重要である。例えば、感度はグラフェンのキャリア移動度にほぼ比例する。また、画像センサを構成するためには、大面積かつ均一な品質の原子薄膜が必要となる。

## 1.3 要素課題に対する実施項目及び体制

本研究では、将来の高性能な赤外線検知素子の実現を目的とした、グラフェン等 2次元機能性原子薄膜を用いた光検知素子に関する基礎研究を実施する。このため、5年間の業務において、まず赤外線検知が可能なグラフェン等 2次元機能性原子薄膜に関する基礎的な原理を解明する。次に、これらの材料を用いた光検知素子の高感度化、広帯域化、高温動作化及び小型化を可能にする原理や条件を明らかにし、所定の性能を有する素子を実現する。次に、これらの成果に基づきアレイ構造を考案し、試作及び評価を行う。これらの要素課題に取り組むために、三菱電機株式会社では、(1)、(2)及び(3)を実施する。東京農工大学では(4)を実施する。

### (1) 単素子試作・光学評価およびシミュレーションによるグラフェン等 2次元機能性原子薄膜の光検知原理の解明（担当：三菱電機株式会社）

グラフェン等 2次元機能性原子薄膜に関して、バンド構造などの理論解析及び基礎的な光学評価並びに電磁界解析を行う。これらの解析及び評価によって、材料そのものの理論的な光応答特性を検討する。さらに、グラフェン等 2次元機能性原子薄膜は、それ自身の構造によって規定される特性とは別に、周囲の構造によって光学特性が変化すると考えられる。よって、実際の原子薄膜の測定と併せて、電磁界解析による純粋に理論的な光学特性を検証することにより、2次元機能性原子薄膜における光検知原理について解明する。また、実際の素子を作製し、光学応答特性評価から感度を算出する。2次元機能性原子薄膜の特性（キャリア移動度、電流-電圧特性によるディラックポイントの位置等）、光検知素子の構造及び光検知素子を構成する材料に対する感度を算出して解析を行うことで、検知性能を決定する要因を解明する。

中間評価時の目標：グラフェン等 2次元機能性原子薄膜の赤外線検知原理の解明

### (2) グラフェン等 2次元機能性原子薄膜を用いた赤外線検知素子の高性能化の検討（担当：三菱電機株式会社）

グラフェン等 2次元機能性原子薄膜を用いた赤外線検知素子の高性能化構造の設計・試作を行い、赤外線波長域における特性を評価する。評価項目は、感度、動作温度及び応答速度である。グラフェンの量子効率 $2.3\%$ と低い $が$ 、先行実施した研究において、吸収率を増加させる構造や、原子薄膜に固有の高感度化方法である「光ゲート」効果を明らかにしている。



光ゲート効果を実現する材料としては、InSb、強誘電体（LiNbO<sub>3</sub>、PZT、BST）などが挙げられる。これらの材料によりトランジスタ構造の赤外線検知素子を作製し感度を測定する。得られたデータから最適な材料の指針を得て、高感度化方法を確立する。

光ゲート効果を実現する材料の動作波長域及び動作温度について調査、実験を行い、動作波長域及び高温動作方法を実現する。

(1)で検討を行った、光検知性能を決定する光検知素子の構造に関する知見（例えばグラフェンチャンネルの縦横比など）をもとに素子サイズを設計する。これらの構造に光ゲート効果を適用し、画素サイズと感度の関係を求める。光ゲート効果を実現する材料とグラフェンの位置関係やグラフェンの層数など、高感度を保持しながら画素サイズを小型化可能な素子構造を設計する。

以上の項目を実施し、高性能化技術を確立する。

中間評価時の目標：下記①及び②を同時に満たし、かつ③または④を満たす赤外線検知素子の実証

- ① 感度特性：1A/W 以上
- ② 量子効率(換算値)：60%以上
- ③ 動作波長幅：2 $\mu$ m 以上
- ④ 応答速度：5msec 以下

最終目標：①及び②を同時に満たし、かつ③～⑥のうち少なくとも1つ以上同時に満たす赤外線検知素子の実証

- ① 感度特性：3A/W 以上
- ② 量子効率(換算値)：80%以上
- ③ 動作温度：100K 以上
- ④ 動作波長幅：2 $\mu$ m 以上
- ⑤ 応答速度：5msec 以下
- ⑥ 画素ピッチ：15 $\mu$ m 以下

### (3) アレイ構造の試作検討（担当：三菱電機株式会社）

グラフェン等2次元機能性原子薄膜を用いた赤外線検知素子について、上記(2)の項目で得られた素子構造をアレイ化するため、電気的な回路及びアレイ構造の設計を行う。設計したアレイ構造について、単体素子で得られた感度、動作波長域及び動作速度について測定する。これらの項目の測定には画像センサ用のアレイ評価装置を用いる。以上より、画像センサを目的としたアレイ化技術を確立する。

中間評価時の目標：アレイ構造に関する動作の検証を完了し、課題の抽出を完了

最終目標：赤外線検知素子を用いてアレイ構造を試作し動作検証を実施。試作するアレイフォーマットは以下を目標とし、その動作を検証

- ・アレイフォーマット：QVGA（320×240画素）以上

### (4) グラフェンの作製方法の検討及びトランジスタ評価（担当：東京農工大学）

グラフェンについて、CVD（化学気相成長）による成膜技術及び原子薄膜の基板への転写方法を検討し、高品質かつ均一な膜をデバイス上に形成する技術を確立する。さらに、得られたグラフェンを用いてFET型トランジスタデバイスを作製し、その高性能化及びアレイ化に適したグラフェンの作製方法を確立する。

中間評価時の目標：キャリア移動度 5,000cm<sup>2</sup>/Vs 以上のグラフェン成膜技術確立

最終目標：1cm<sup>2</sup>以上のグラフェンデバイスアレイの 80%以上のデバイスにおいて、キャリア移動度 5,000 cm<sup>2</sup>/Vs 以上を達成

## 2. 研究開始時に設定した研究目標の達成度

| 番号 | 目標   | 達成/未達成 | 補足   |
|----|--|--------|--|
| ①  | 感度特性 : 3 A/W 以上                            | 達成     |  |
| ②  | 量子効率(換算値) : 80%以上                          | 達成     |  |
| ③  | 動作温度 : 100 K 以上                            | 達成     |  |
| ④  | 動作波長幅 : 2 $\mu\text{m}$ 以上                 | 達成     |  |
| ⑤  | 応答速度 : 5 msec 以下                           | 達成     |  |
| ⑥  | 画素ピッチ : 15 $\mu\text{m}$ 以下                | 達成     | ①～⑥を同時に達成  |
| ⑦  | アレイフォーマット :<br>QVGA(320×240 画素)以上の<br>動作検証 | 達成     | 画素ピッチ15 $\mu\text{m}$ 画素を用いて、VGA、SXGAフォーマットの動作検証を確認。VGAフォーマットでの画像取得を達成 |

### 3. 委託業務における研究の方法及び成果

全体の計画と実施年度を下記に示す。

| 研究機関  | 2018年度                         | 2019年度   | 2020年度                              | 2021年度                                       | 2022年度   |
|-------|--------------------------------|--|-------------------------------------|--|--|
| 三菱電機  | ①光検知原理の解明                      |  |                                     |  |  |
|       | ・単素子試作・評価<br>・シミュレーション<br>光学評価 | ・原理解明<br>・シミュレーション<br>光学設計   |                                     |  |  |
|       | ②高性能化                          |  |                                     |  |  |
|       | ・高性能構造設計                       | ・1次試作(単素子)<br>・感度・波長特性評価<br>・応答速度評価<br>・課題抽出                           | ・2次試作(単素子)<br>・感度・波長特性評価<br>・応答速度評価 | ・3次試作(単素子)<br>・感度・波長特性評価<br>・温度特性評価<br>・課題抽出 | ・4次試作(単素子)<br>・感度・波長特性評価<br>・応答速度評価<br>・温度特性評価 |
|       |                                | ③アレイ構造の試作検討  |                                     |  |  |
|       |                                | ・アレイ化試作検証<br>・課題抽出   | ・読み出し回路設計<br>・QVGA以上アレイ<br>フォーマット設計 | ・QVGA以上アレイ<br>フォーマット試作評価                     |  |
| 東京農工大 | ④作製方法の検討およびトランジスタ評価            |  |                                     |  |  |
|       | ・結晶核密度低減                       | ・100x100 $\mu\text{m}^2$<br>単結晶グラフェン<br>・転写条件最適化<br>・特定基板への転写<br>技術の確立 | ・デバイスの高性能化<br>技術の確立                 | ・均質性向上技術確立                                   | ・高移動度、均一な<br>製造・転写技術の<br>確立                    |

実施項目と対応する節を示す。

- ① 光検知原理の解明：3.1
- ② 高性能化：3.2
- ③ アレイ構造の試作検討：3.3
- ④ 作製方法の検討およびトランジスタ評価：3.4

①において解明したグラフェンの光検知原理を応用し、②のグラフェン赤外線検出器の高性能化を行った。高性能化したグラフェン赤外線検出器をアレイ化することでグラフェン赤外線画像センサを構築した。また④のグラフェン作製方法の検討およびトランジスタ評価で得た知見は、①～③のデバイス化に反映した。

### 3.1 ①単素子試作・光学評価及びシミュレーションによるグラフェン等二次元機能性原子薄膜の光検知原理の解明

#### 3.1.1はじめに

グラフェンは炭素原子がハニカム状に結合した原子層物質であり、ディラックコーン型のバンドギャップ構造を有する。そのため、紫外からテラヘルツにおよぶ広帯域な電磁波に応答できる一方、吸収率が約2.3%と低い。よって高性能な光検出器の実現のためには量子効率の増強などの高感度化手法が必須である。光ゲート効果<sup>2,4</sup>は、量子効率を増強する従来の手法と比較して高感度化に有効な手法である可能性が高い。しかし、グラフェン光ゲート効果の詳細な原理解明や、量子効率向上の有効な手法であるプラズモン共鳴などの手法の有効性は十分に検証されたとは言えない。よって、3.1節では光ゲート効果による光検知原理の解明や、プラズモン共鳴を用いた高感度化についての原理解明を行う。

#### 3.1.2 グラフェン電界効果トランジスタの作製

図 3-1-2-1 に単素子のグラフェン光検出器の模式図を示す。本研究におけるグラフェン光検出器は、ソース-ドレイン、バックゲート電極を有する電界効果トランジスタ(FET: Field Effect Transistor)構造である。p型Si基板(結晶方位 100、抵抗率 1-20  $\Omega \cdot \text{cm}$ )上に熱酸化SiO<sub>2</sub>絶縁膜を290 nm成膜した。電極にはCr 10 nm/Au 30 nmを用いた。化学気相法で作製したグラフェンを絶縁膜上に転写した後、ソース-ドレイン電極間に幅 10  $\mu\text{m}$ ・長さ 20  $\mu\text{m}$ のサイズにエッチングした。以下に各プロセスについて述べる。

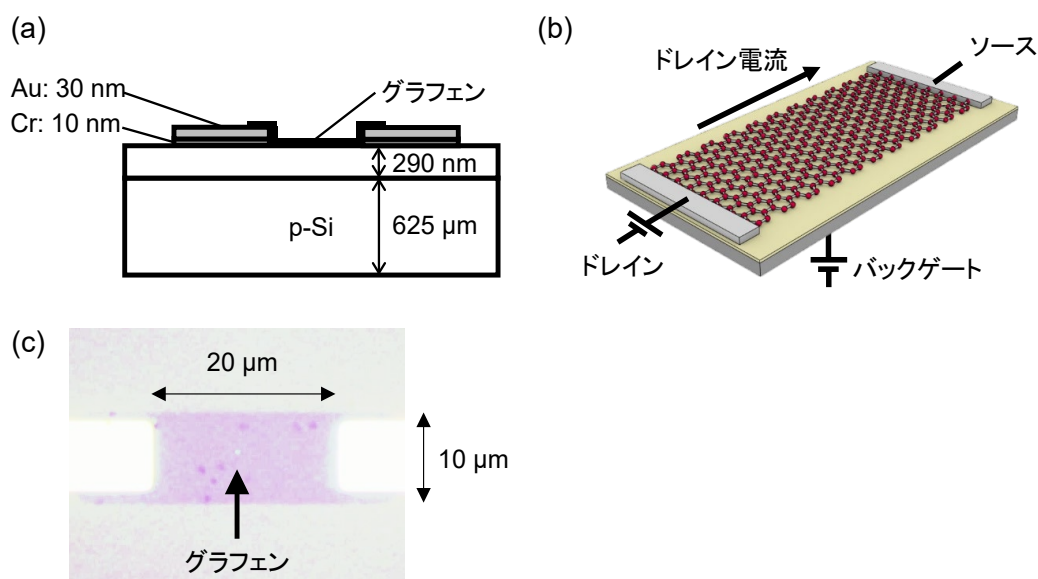


図 3-1-2-1 (a, b) グラフェン FET の模式図。(c) グラフェンチャンネル部の光学顕微鏡像<sup>1</sup>。

#### フォトリソによるパターン形成

フォトリソグラフィ工程を用いて電極パターンとグラフェンチャンネルを形成した。フォトリソレジストを塗布した後に露光、現像することで電極と配線のレジストパターンを形成した。まず、コータデベロッパを用いて6インチSi基板にヘキサメチルジシラザン(HMDS)を塗布した。HMDSは基板表面のOHと反応し基板表面を疎水性にすることから、続いて塗布するレジストの密着性が向上する。次に、リフトオフ用のフォトリソレジストをスピコートした。スピコート後の膜厚

は 1.8  $\mu\text{m}$  である。その後、フォトレジストを 100°C でプリベーキングした。レジストを成膜した後、ステップ露光機を用いて露光した。最後に、コータデベロッパを用いて現像液で現像した。

### 電極、配線の成膜

作製した基板上パターンに対してスパッタ成膜法により金属膜を成膜した。グラフェンチャンネル用電極となる Cr / Au 金属膜を成膜した。スパッタ装置を使用し Cr 10 nm/Au 30 nm 金属膜を成膜した。

### 電極リフトオフ及びレジスト除去

リフトオフによって電極形状を形成した。リフトオフフォトレジストを除去して不要な金属膜を取り除いた。基板をアセトン中に浸漬し超音波洗浄した。アセトンを交換した後、アセトンによる超音波洗浄、イソプロピルアルコール (IPA) 中での浸漬、純水中で浸漬をし、スピンドライヤーを用いて基板を乾燥させた。

### ダイシング

電極を形成した基板を切り分けた。ダイシングソーを用いて 6 インチ Si 基板を 20 mm 角チップにダイシングした後、顕微鏡で観察した。

### 単層グラフェンの成膜

作製したチップ表面に転写法を用いて単層グラフェンを成膜した。本手法では Chemical Vapor Deposition (CVD) 法により銅箔上に析出した単層グラフェンを純水中で評価素子へ転写する。

### フォトレジストによるグラフェンチャンネル部パターン形成

チャンネル部以外の単層グラフェンをエッチングするために、チャンネル部分にフォトレジストパターンを形成した。チップを 150°C、5 min プリベークし、チップ表面の水分を除去した。スピスコータを用いてチップ表面にフォトレジスト (OFPR800、東京応化工業) をスピスコートした後、90°C、5 min プリベーキングを行った。チップ表面をコンタクト露光機を用いて露光し、現像液 (2.38%NMD-3、東京応化工業) に 22.5-23.5°C、50 sec、純水中に 10 sec 浸漬しチップを現像した。現像後、窒素ブローしチップを乾燥した。

### エッチング及びレジスト除去

チャンネル部以外のグラフェンを反応性イオンエッチング (RIE: Reactive ion etching) により除去した。チップをエッチング装置中に設置し、O<sub>2</sub> 雰囲気下においてエッチングした。エッチング後、1-メチル-2-ピロリドン、アセトン、IPA 中にそれぞれ浸漬し、チップ表面に残存するフォトレジストを除去した。窒素ブローしチップを乾燥した後、本制度で導入したデジタルマイクロスコープ (VHX-7000) により、チャンネル部のグラフェンに破損がないか確認した。最後に、本制度で導入したレーザーラマン顕微鏡 (RAMANtouch VIS-MF) によりグラフェンの層数および欠陥の有無を評価する。

#### 3.1.3 広帯域光応答評価

図 3-1-3-1 に光応答評価の模式図を示す。グラフェン FET の電気特性を真空、冷却環境において評価する為に、真空プローバと半導体デバイスアナライザを用い、12 K、10<sup>-4</sup> Pa の真空冷却環

境を用意した。光源には可視-近赤外ファイバレーザ ( $\lambda$ : 0.6, 1.6  $\mu\text{m}$ ) と赤外レーザ ( $\lambda$ : 4.6-9.6  $\mu\text{m}$ ) を用いた。可視-近赤外光は 1.2 s ON, 0.8 s OFF の 2 s 周期、赤外光は 0.8 s ON, 1.2 s OFF の 2 s 周期でそれぞれグラフェン FET に照射した。

電気特性として、ソース-ドレイン電流  $I_d$  及び基板電流  $I_{bg}$  を測定した。積算時間は 80 ms に設定し、データ点数は 500 点以上取得した。素子の電流信号と併せて取得した光源参照信号より  $I_d$  を分離し、光照射時  $I_{dON}$  と非照射時  $I_{dOFF}$  を得た (図 3-1-3-2)。得られた  $I_{dON}$  と  $I_{dOFF}$  の差分値の平均  $\mu$  を

$$\mu = \sum_1^n I_{dONi} - I_{dOFFi} / n \quad (3.1.3.1)$$

より求め、光電流 (シグナル)  $I_p$  とした ( $i=1,2,3\cdots n$ ,  $n$ : データ点数)。また、ノイズ値として

$$\sigma = \sqrt{\frac{\sum_1^n (I_{dONi} - I_{dOFFi} - \mu)^2}{n}} \quad (3.1.3.2)$$

より  $I_{dON}$  の標準偏差  $\sigma$  を計算した。以上より求めた電流の差分値の平均  $\mu$  をノイズ値で除算し SN 比を求めた。

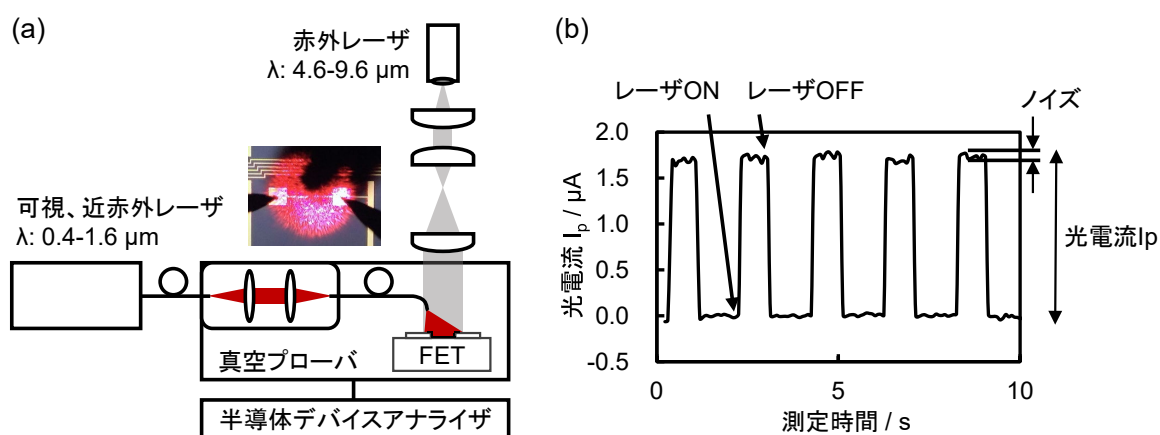


図 3-1-3-1 (a) 光応答評価系の模式図。(b) レーザ ON/OFF 時の素子応答の様子。

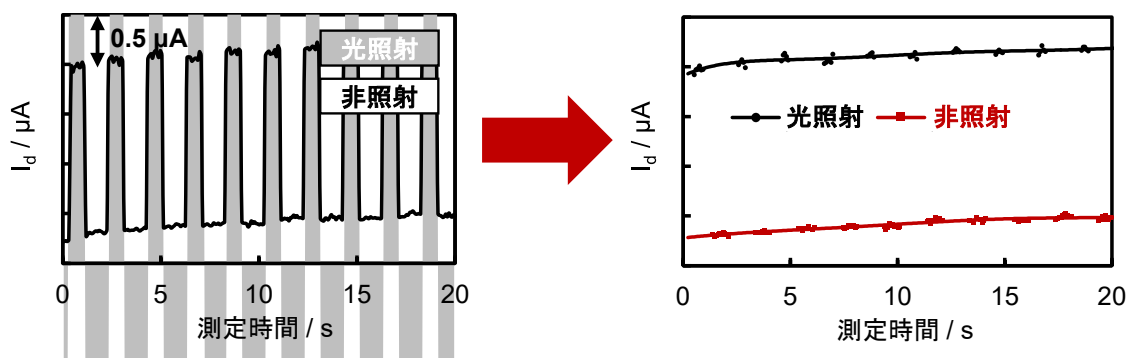


図 3-1-3-2 光照射、非照射時の素子応答の定義

### 光応答の波長依存性評価

グラフェン光検出器の光応答結果について述べる。図 3-1-3-3 に、波長  $0.6\ \mu\text{m}$ 、 $1.6\ \mu\text{m}$ 、 $4.6\ \mu\text{m}$ 、 $7.9\ \mu\text{m}$ 、 $9.6\ \mu\text{m}$  に対するグラフェン光検出器単素子の代表的な応答を示す。ソース・ドレイン間電圧( $V_d$ )は  $0.1\ \text{V}$ 、ゲート電圧( $V_{bg}$ )は  $0\ \text{V}$  に設定している。入射パワーは、それぞれの波長に対して  $0.606\ \text{pW}$ 、 $1427\ \text{nW}$ 、 $100.5\ \text{nW}$ 、 $405.4\ \text{nW}$ 、 $165.1\ \text{nW}$  である。波長  $0.6\ \mu\text{m}$  のみ室温であり、そのほかの波長は  $14\ \text{K}$  にて測定している。図 3-1-3-4 には、同様の波長における入射パワー依存性を示す。

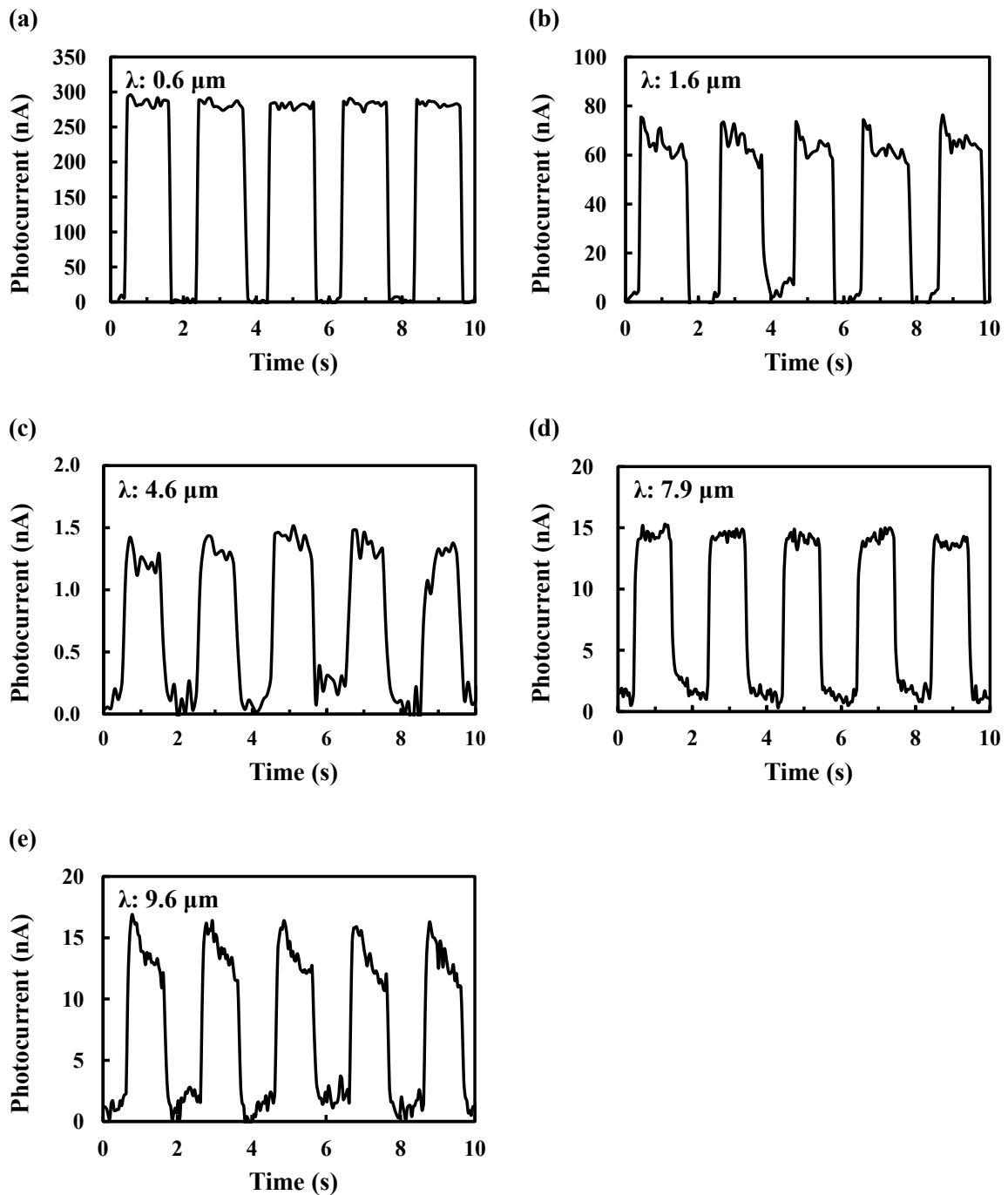


図 3-1-3-3 グラフェン光検出器の光応答：波長(a) $0.6\ \mu\text{m}$ 、(b) $1.6\ \mu\text{m}$ 、(c) $4.6\ \mu\text{m}$ 、(d) $7.9\ \mu\text{m}$ 、(e) $9.6\ \mu\text{m}$ <sup>1</sup>

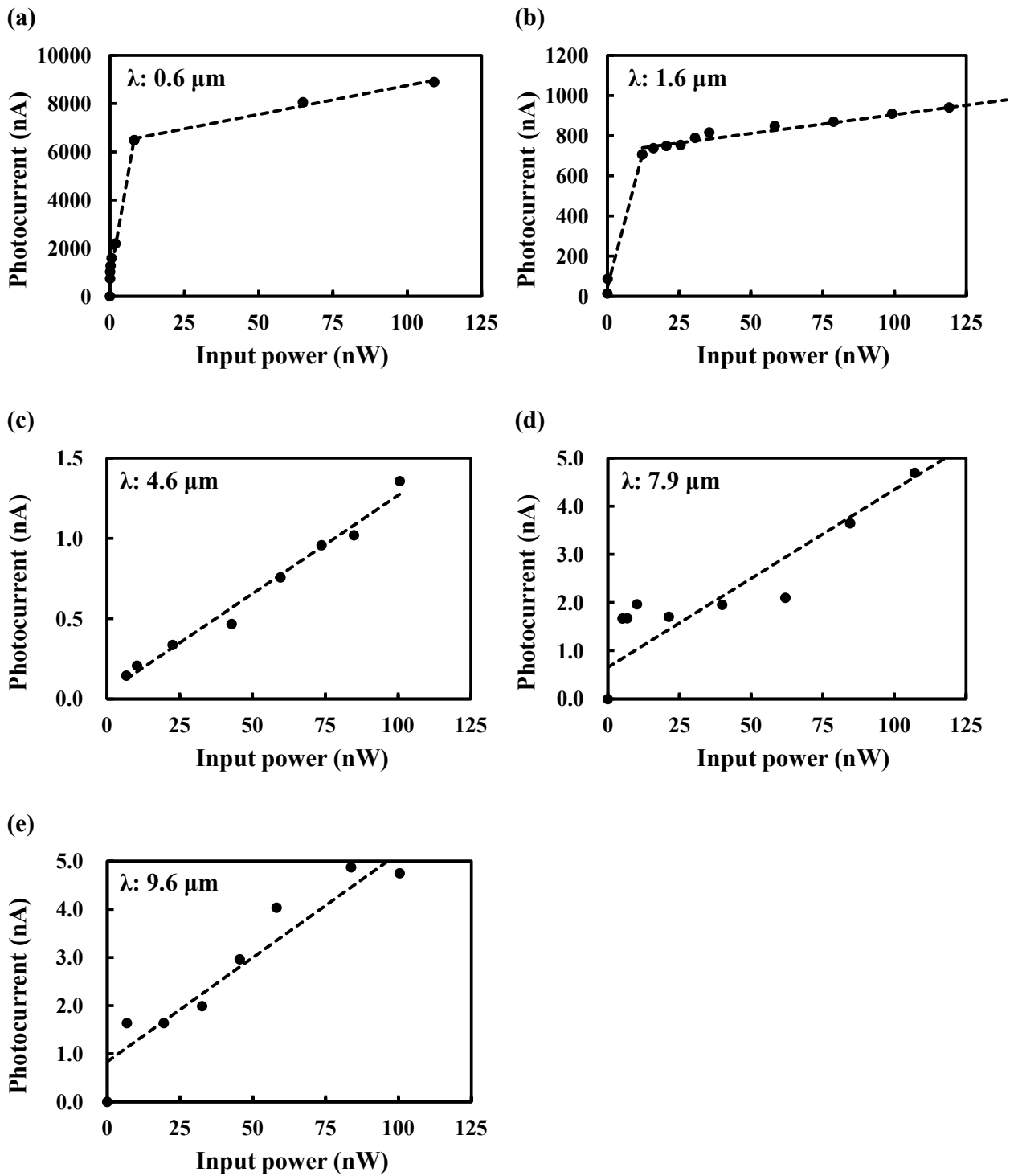


図 3-1-3-4 グラフェン光検出器の入射パワー依存性：  
 波長(a)0.6  $\mu\text{m}$ 、(b)1.6  $\mu\text{m}$ 、(c)4.6  $\mu\text{m}$ 、(d)7.9  $\mu\text{m}$ 、(e)9.6  $\mu\text{m}$ <sup>1</sup>

波長 0.6  $\mu\text{m}$ 、1.6  $\mu\text{m}$  においては入射パワーが大きくなると飽和している様子がわかる。これまでに検討したように光ゲートの効果によって、微弱な光ほど大きく増幅されることを示している。次に、図 3-1-3-4 より各波長における感度(A/W)を求めた結果を図 3-1-3-5 に示す。特に可視光において極めて大きな感度が得られており、量子効率(QE)が 100%をはるかに上回っていることがわかる。このような特性も光ゲートの特性を現していると考えられる。



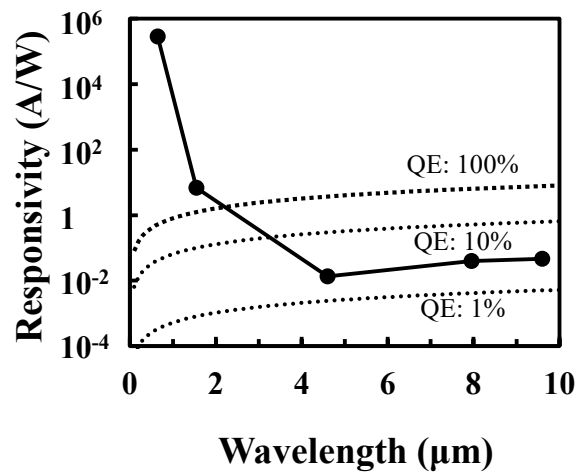


図 3-1-3-5 各波長における感度<sup>1</sup>

### 可視光、赤外光応答の電圧依存性

可視、近赤外、長波長赤外域における光応答の電圧依存性を評価した。図 3-1-3-6 に波長 0.6 μm(可視光)、1.6 μm(近赤外光)、そして 9.6 μm(長波長赤外光)に対する光電流と SN 比の  $V_{bg}$  および  $V_d$  に対する依存性を示す。まず、0.6 μm 可視光の照射に対して、グラフェン FET は負ゲート電圧印加時に 1.0-1.5 μA 程度の光電流を示し、ゲート電圧 0 V 印加時に  $1.58 \pm 0.03$  μA、SN 比 48.7 の最も大きい光電流を示した。一方で正のゲート電圧印加時には -0.5 μA 程度の負の光電流が得られた。

次に、1.6 μm の近赤外光照射に対して、グラフェン FET はゲート電圧によらず負の光電流を示した。ゲート電圧が増加するにつれて電流量は増加し、 $V_{bg}$ : 10 V において  $-0.96 \pm 0.02$  μA、SN 比 42.2 の最も大きい光電流を示した。

最後に、9.6 μm の長波長赤外光照射に対しては、 $V_d$  の増加に対して  $V_d$ : 0.2 V を境に光応答が低下した為、可視光、近赤外光応答評価時の 10 分の 1 にあたる  $V_d$ : 0.1 V を印加しゲート電圧依存性を評価した。グラフェン FET はゲート電圧によらず正の光電流を示し、 $V_{bg}$ : 0 V において  $8.087 \pm 0.002$  nA、SN 比 4.37 の最も大きい光電流を示した。なお、どの波長の光を照射した際も、ソース-ドレイン電圧の増加に対する光電流量の増加を確認した。

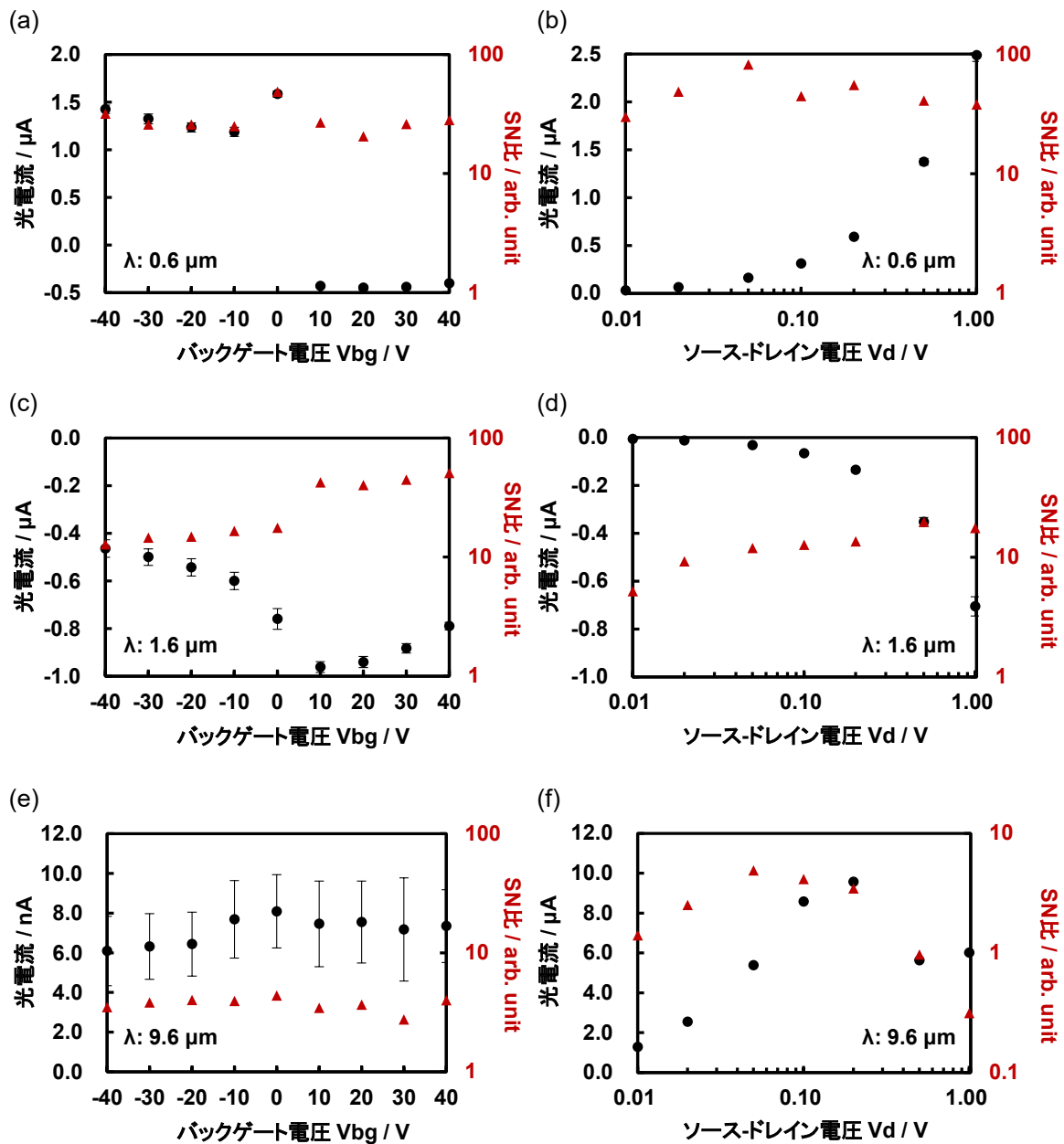


図 3-1-3-6 (a,b) 0.6  $\mu\text{m}$  可視光、(c,d) 1.6  $\mu\text{m}$  近赤外光、(e,f) 9.6  $\mu\text{m}$  長波長赤外光応答 (黒丸) と SN 比 (赤三角) のゲート電圧 (左: a, c, e) 及びソース-ドレイン電圧 (右: b, d, f) 依存性。

電圧印加条件 :  $V_{\text{bg}} = -40 \sim 40 \text{ V}$ ,  $V_{\text{d}} = 1.0 \text{ V}$  (左)、 $V_{\text{bg}} = 0 \text{ V}$ ,  $V_{\text{d}} = 0.01 \sim 1.0 \text{ V}$  (右)。チャネル部入射光強度 : 1.09  $\mu\text{W}$  (0.6  $\mu\text{m}$ )、14.9  $\mu\text{W}$  (1.6  $\mu\text{m}$ )、232  $\mu\text{W}$  (9.6  $\mu\text{m}$ )。

### 各光波長における応答原理の考察

図 3-1-3-6 で示したゲート電圧、ソース-ドレイン電圧への依存性をもとに、各波長域における光応答の原理について考察する。

### 可視波長帯

測定時のグラフェン FET のディラックポイントは 40 V 以上に位置し、印加したゲート電圧によらずグラフェンのフェルミレベルは常に負であった。よって、光起電力効果に伴う光電流は負

となる。また、ソース-ドレイン電圧の増加に対して光電流量が増加したことは、光起電力効果によってグラフェンで光電変換された光キャリアを取り出していることを裏付けている。一方、光起電力効果による負の光電流が生じているにもかかわらず、負ゲート電圧側で正の光電流が計測されたことは、光起電力効果よりも光ゲート効果が大きいことを示している。

以上のように、Si 基板を用いたトランジスタ構造のグラフェン光検出器は、可視波長域において、グラフェンの光電効果と光ゲート効果により光を検知しているといえる。

### 近赤外波長帯

正のゲート電圧側での可視光応答と同様に、ゲート電圧に依存せず、負の光電流が得られている。また、ソース-ドレイン電圧の増加に対して光電流が増加している点も可視光応答と一致している。正ゲート電圧印加時の  $0.6 \mu\text{m}$  と  $1.6 \mu\text{m}$  光照射に対する光応答を図 3-1-3-7 に示す。

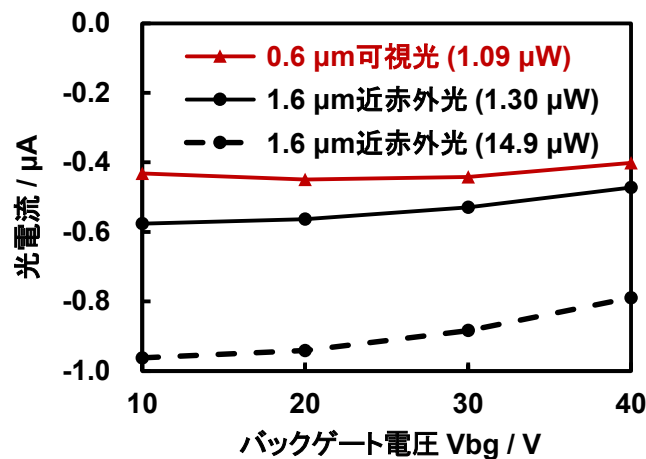


図 3-1-3-7 正バックゲート電圧印加時の可視光、近赤外光照射に対する光電流量。電圧印加条件： $V_d = 1.0 \text{ V}$ 。

可視光と近赤外光強度がそれぞれ  $1.09 \mu\text{W}$  と  $14.9 \mu\text{W}$  と大きく異なり、分かり難いことから、 $1.6 \mu\text{m}$  光応答として同レーザー光  $1.30 \mu\text{W}$  を照射した際の光電流量より補正した値を併せて示している。可視光、近赤外光の双方に対して、グラフェン FET が同程度の光電流を示したことから、可視光、近赤外光に対する正のバックゲート電圧印加時の光応答は同じ効果、すなわち、光起電力効果に基づくことが分かる。

なお、光ゲート効果については、可視波長ほど明確ではないが、図 3-1-3-5 からその効果が示唆される。ただし、本波長は Si 基板のカットオフ波長より長いことに注意すべきである。よって、本波長において基板電流を生じているのは、Si 中の不純物準位とバンドギャップ間の遷移による光電変換によって、Si のバンドギャップより長い波長においても光ゲート効果が現れているといえる。ただし、この効果は本測定温度のように  $14 \text{ K}$  と低温でしか生じないことも、不純物準位の遷移を裏付けている。

## 中波長・長波長赤外波長帯

0.6  $\mu\text{m}$  可視光、1.6  $\mu\text{m}$  近赤外光と同様に光電流量のソース-ドレイン電圧への依存性がみられた。したがって、光起電力効果が長波長赤外光応答にも寄与している。

図 3-1-3-5 において注目すべきは、入射光の波長が 4.6  $\mu\text{m}$ 、8.0  $\mu\text{m}$ 、9.6  $\mu\text{m}$  と増加するに従い感度が増強されていることである。これらの中波長赤外から長波長赤外においては、光ゲート効果の影響はほぼないことから、グラフェンの光電変換ならびに光ゲートの効果以外の要因によって、光応答が生じていることが示唆される。

裏面に 500 nm の厚みで Au メタライズされた厚み 600  $\mu\text{m}$  の Si 基板に対して、297 nm の厚みの  $\text{SiO}_2$  絶縁膜を成膜した場合について吸収率を解析した結果を図 3-1-3-8 に示す。解析は、厳密結合波解析(Rigorous Coupled-Wave Analysis: RCWA) 法を用いた。 $\text{SiO}_2$  絶縁膜は特に 8~12  $\mu\text{m}$  領域において大きい光吸収率をもつことが分かる。また、 $\text{SiO}_2$  絶縁膜の吸収率の大小関係は、波長が 4.6  $\mu\text{m}$ 、8.0  $\mu\text{m}$ 、9.6  $\mu\text{m}$  におけるグラフェン光検出器の感度に対応している。よって、長波長側での感度が向上した理由は、グラフェンチャンネル底部の  $\text{SiO}_2$  絶縁膜における赤外線吸収に起因する可能性が高い。

長波長赤外光の  $\text{SiO}_2$  絶縁膜の吸収に伴う温度変化によって、吸収された光エネルギーは熱となり、 $\text{SiO}_2$  絶縁膜に密着したグラフェンは温度変化を生じる。グラフェンの熱容量が小さく、容易に温度変化を生じることから、レーザの発振と連動してグラフェンがボロメータ動作したと考えられる。正の光電流が得られたのは、グラフェン上での熱キャリアの拡散に伴い、グラフェンの電気抵抗率が低下したことで、正のソース-ドレイン電圧印加に対して電流が増加した為と考えられる。

他の可能性として、グラフェンの熱電効果が考えられる。しかし、グラフェンに p-n 接合を形成していないことからグラフェンチャンネル内で熱係数に違いはない。一方、光源に用いたレーザはスポット面内密度の違いを持つことから、レーザ光照射時にグラフェンチャンネル面内において温度勾配が生じ、光-熱電効果が生ずる可能性はあるが、その影響は極めて小さいと考えられる。

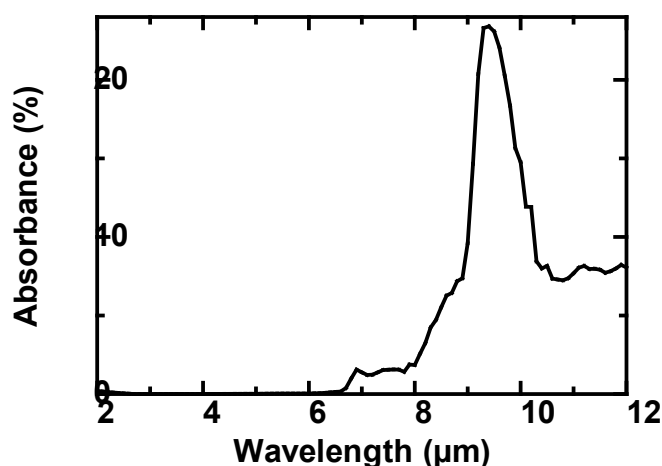


図3-1-3-8 グラフェン光検出器における $\text{SiO}_2$ 絶縁膜の吸収特性<sup>1</sup>

## まとめ

トランジスタ構造の単素子グラフェン光検出器を作製、可視から長波長赤外におよぶ広い波長帯域における光応答特性を評価した。光応答特性評価として、感度、ソース・ドレイン間電圧依存性、ゲート電圧依存性の項目について評価した。これらの評価結果を元にグラフェンの光検知原理を明らかにした。その結果、グラフェン光検出器の性能は周囲の材料によって制御できることが明らかになった。表3-1-3-1にSi基板を用いた場合の各波長帯における動作温度と検出原理についてまとめた。表中の()は、検出性能に与える影響が小さいことを表す。

表3-1-3-1 トランジスタ構造のグラフェン光検出素子の光検知原理

| 波長                       | 温度   | 検出原理           |            |
|--------------------------|------|----------------|------------|
| 可視: 0.6 $\mu\text{m}$    | 室温   | 光ゲート           | グラフェンの光電変換 |
| 近赤外: 1.6 $\mu\text{m}$   | 14 K | (光ゲート)         | グラフェンの光電変換 |
| 中波長赤外: 4.6 $\mu\text{m}$ | 14 K | (ボロメトリック)      | グラフェンの光電変換 |
| 長波長赤外: 7.9 $\mu\text{m}$ | 14 K | ボロメトリック        | グラフェンの光電変換 |
| 長波長赤外: 9.6 $\mu\text{m}$ | 14 K | ボロメトリック (熱電効果) | グラフェンの光電変換 |

以上より、本検討からグラフェン光検出器における検出原理は、グラフェン自体の光電変換だけでなく周囲の材料の光電変換による変調効果である光ゲート効果、熱的な変化を利用したボロメトリック効果、熱電効果が混合したものであることが明らかになった。特に、光ゲートは従来の量子効率で規定される半導体光検出器の性能を大幅に上回る高感度化が可能であると期待される。

なお、グラフェンチャンネルの最適化に関しては「3.2 ② グラフェン等2次元機能性原子薄膜を用いた赤外線検知素子の高性能化の検討」においてあわせて述べる。

### 3.1.4 光ゲート効果のチャンネルサイズ依存性

次に、これまでの解明した応答原理のうち、グラフェン光検出器の高感度化に有効な光ゲート効果について、高性能光検出器の実現の観点から、詳細な原理解明を行った。また赤外線検知素子の高性能化の検討で一部検討を行ったチャンネルサイズの検討についても光ゲート効果の原理検証と深く関連するため、本項にて検討を行った。光検出器の構造としては応答原理が比較的単純であるFET型を用いた。

図 3-1-4-1(a)および(b)に光ゲート FET 型グラフェン光検出器の模式図と光ゲート効果の原理図を示す。素子は中赤外光に反応する基板と絶縁層、電極、グラフェンで構成される。基板には、中赤外光に反応する InSb を用いた。グラフェンは絶縁層上に形成された 2 電極を接続するようチャンネル形成されており、光応答基板底部からバックゲート電圧を、絶縁層上の 2 電極間にソース・ドレイン電圧を印加することで、3 端子動作させる。光増感材内部の電界変調にグラフェンが影響を受ける様、バックゲート電圧は光増感材を経由してグラフェンに印加される。

中波長赤外光照射により光応答基板内に光キャリアが生じる。生じた光キャリアは光電子と光正孔に分離され、絶縁層と光応答基板間に生じた空乏層に蓄積する。基板に p 型基板を用いる場合は光励起された電子正孔対のうち光電子の蓄積によって正のゲート電圧変調が生じ、n 型基板を用いる場合は光正孔の蓄積によって負のゲート電圧変調が生じる。ゲート電圧の変調によって電界効果、すなわちグラフェン表面電荷密度の変調が生じる。結果、グラフェンチャンネルに電気特性変化が生じ、光応答として測定される。

光ゲート FET 型グラフェン赤外光検出器では、生じた光キャリアを直接収集し信号源とはせず、

グラフェン FET の電界効果変調に利用する。グラフェンは従来半導体材料と比較し高い移動度を有し、電界変化に対して多大な電気特性変化が生じる為、電界効果を光応答として検出することで、従来の量子型赤外光検出器と比べ高い光感度が期待される。

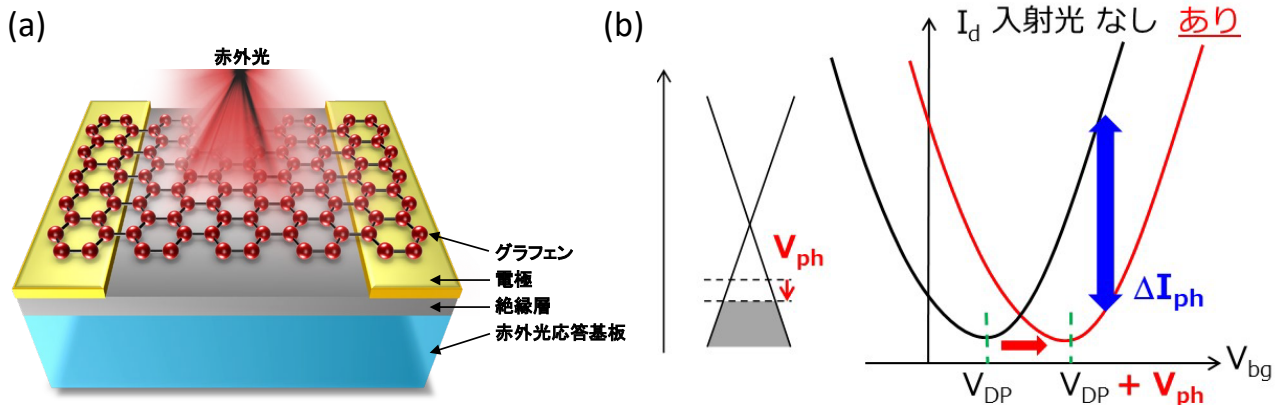


図 3-1-4-1 (a)光ゲート FET 型グラフェン赤外光検出器の模式図 (b)光ゲート効果の原理図

### 作製プロセス

光ゲート FET 型グラフェン光検出器の模式図と光学顕微鏡像を図 3-1-4-2 に示す。基板には p 型の InSb (厚み 625  $\mu\text{m}$ 、抵抗率  $2.5 \Omega\text{cm}^{-1}$ 、結晶方位 (111)B、面内移動度  $9,031 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ ) を用いた。絶縁層には TEOS (TetraEthyl OrthoSilicate) を、電極には Cr/Au 金属膜を用いた。

まず、絶縁層を成膜した。プラズマ CVD 法を用いて TEOS を基板上に 260 nm 成膜した。

次に、電極を形成した。はじめに、電極のレジストパターンを形成した。スピンコートを用いて HMDS をレジスト密着膜として塗布後、ホットプレートを用いて  $90^\circ\text{C}$  5 min プリバークした。同様に、リフトオフレジストと OFPR レジストを塗布し、 $90^\circ\text{C}$  5 min でプリバークした。次に、露光機を用い露光量  $100 \text{ mJ}/\text{cm}^2$  で露光した後、TMAH 現像液を用いて現像した。更に、反応性イオンエッチング (RIE) を用いてスカムを除去した後、スパッタ装置を用いて、Cr を 10 nm、Au を 20 nm 成膜した。最後に、不要となったレジストを除去した。

最後に、素子表面にグラフェンチャネルを形成する。まず、基板上に CVD 単層グラフェンを転写する。OFPR レジストを塗布、プリバークした。露光機を用いてグラフェンチャネルのレジストパターンを露光後、現像した。RIE を用いて不要な領域のグラフェンを除去した後、不要となったレジストを除去した。チップを乾燥した後、顕微鏡で検査した。また、グラフェンのディラック点の調整を目的とし、評価直前に真空環境下で  $200^\circ\text{C}$ 、30~120 min アニール処理した。

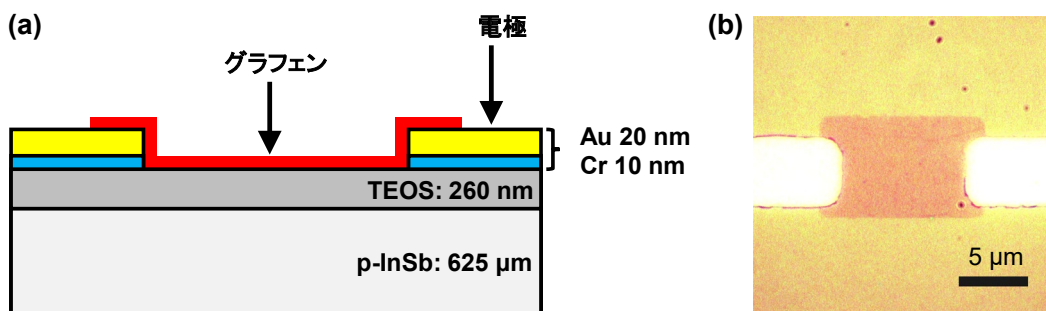


図 3-1-4-2 (a)光ゲート FET 型グラフェン赤外光検出器の模式図 (b)光学顕微鏡像

### 構造設計

画素面積低減を検討するために、異なるグラフェンチャネル形状を有する素子を複数作製した。図 3-1-4-3 に素子の上面模式図を示す。グラフェンチャネルの長さや幅を変更した素子を計 8 種類作製し、電気特性と光応答の違いを評価した。



図 3-1-4-3 素子内グラフェンチャンネル幅 (W) と長さ (L) の設定。図中数値の単位 :  $\mu\text{m}$ 。

### 赤外光応答評価

ソース-ドレイン電圧 ( $V_{sd}$ ) 及びバックゲート電圧 ( $V_{bg}$ ) 印加時の素子の電気特性を評価した。真空プローバ内に素子を設置し、 $10^{-4}$  Pa、77 K に真空冷却した。素子の電気特性を半導体デバイスアナライザを用いて評価した。直流電圧を印加した際の素子の電流変化を 60 ms の積算時間で測定した。電源ノイズを除去するため、半導体デバイスアナライザの PLC (Power Line Cycle) 機能を用い、A/D コンバータの積算周波数を電源周波数と同期した。また、半導体デバイス・パラメータ・アナライザ内の 0 V 電源に仮想接地することで電気接地 (アース) した。

グラフェンのディラック点と電界効果移動度を評価する為に、 $V_{sd}$  1.0 V、 $V_{bg}$  -40~40 V 印加時のソース-ドレイン電流 ( $I_{sd}$ ) を測定した。 $I_{sd}$  が最小となる  $V_{bg}$  値をディラック点とした。移動度  $\mu_{FE}$  は

$$\mu_{FE} = \frac{\Delta I_{sd}}{\Delta V_{bg}} \times \frac{L}{W} \times \frac{1}{C_i V_{sd}} \quad (3.1.4.1)$$

より算出した。ここで、 $C_i$  は絶縁層容量 ( $\epsilon_i \epsilon_0 / t$ ;  $\epsilon_i = 3.9$  は TEOS 絶縁層の比誘電率、 $\epsilon_0$  は真空誘電率、 $t = 260$  nm は TEOS 絶縁層の厚み)、 $W/L$  はグラフェンチャンネルの幅/長さ比である。

光応答として、ソース・ドレイン電流の変化を測定した。フィラメントランプ、電源、光学フィルタ、シャッターを組み合わせ、放射光波長域 3-5  $\mu\text{m}$ 、放射温度 864 K、光束密度 6.41  $\text{mW} \cdot \text{cm}^{-2}$ 、周波数 0.5 Hz、Duty 比 0.4 の黒体パルス光源とした。暗時・パルス光照射時の  $I_{sd}$  変化値を光電流  $I_{photo}$  とした ( $I_{photo} = I_{light} - I_{dark}$ )。

### Raman 評価

グラフェンの結晶状態及び表面状態を評価するために、Raman 画像を取得した。レーザーラマン顕微鏡 (RAMANtouch VIS-MF, ナノフォトン) を用いて素子表面に 532 nm レーザ光を照射し、Raman 信号を取得した。グラフェンの結晶状態は、炭素原子の  $sp^2$  混成軌道由来の G バンド (1580  $\text{cm}^{-1}$  付近) と、結晶欠陥や端面における炭素結合破断に由来する 2D バンド (2700  $\text{cm}^{-1}$  付近) のスペクトル形状を比較することで推定できることから、1592.6  $\text{cm}^{-1}$ 、FWHM 27.0  $\text{cm}^{-1}$  の G バンドと、2683.8  $\text{cm}^{-1}$ 、FWHM 29.3  $\text{cm}^{-1}$  の 2D バンドにおける Raman 信号強度比をマッピングした。

### Raman マッピング

図 3-1-4-4、図 3-1-4-5 に各グラフェン素子の Raman マッピング像を示す。チャンネル幅  $W$  5  $\mu\text{m}$ 、チャンネル長  $L$  20, 15, 10, 5  $\mu\text{m}$  の 4 素子及び、チャンネル幅  $W$  40, 30, 20, 10  $\mu\text{m}$ 、チャンネル長  $L$  5  $\mu\text{m}$  の 4 素子において、破れなく、ソース・ドレイン電極間にグラフェンチャンネルが形成されていることを確認した。一方で、チャンネル上に低信号領域が多く存在した。レジスト残渣等の異物がグラフェンチャンネル上に残存していると考えられる。グラフェン表面に異物が存在する場合、表面キャリアの蓄積や移動度低下などの悪影響が懸念されることから、チャンネル形成のプロセスを改良することにより、チャンネル上の残渣除去を目指す。



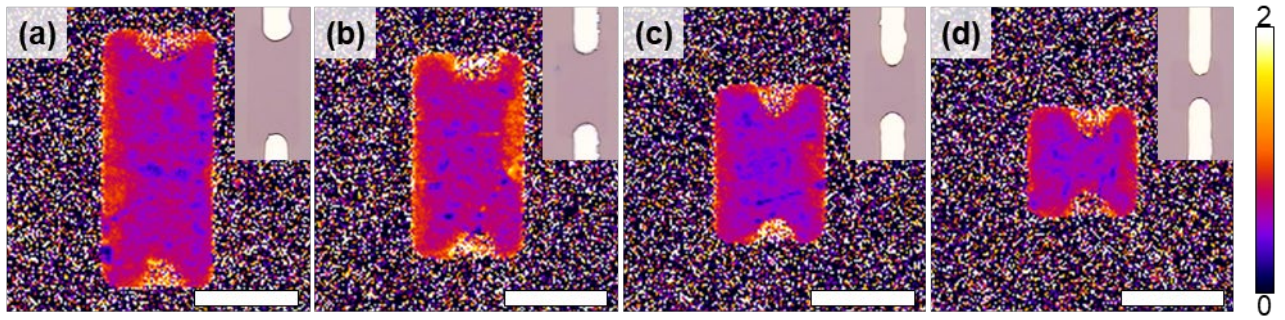


図 3-1-4-4 グラフェンチャネルの Raman 画像。グラフェンチャネル幅：5  $\mu\text{m}$ 。チャネル長：20 (a), 15 (b), 10 (c), 5 (d)  $\mu\text{m}$ 。挿入図：光学顕微鏡像。スケールバー：10  $\mu\text{m}$ 。

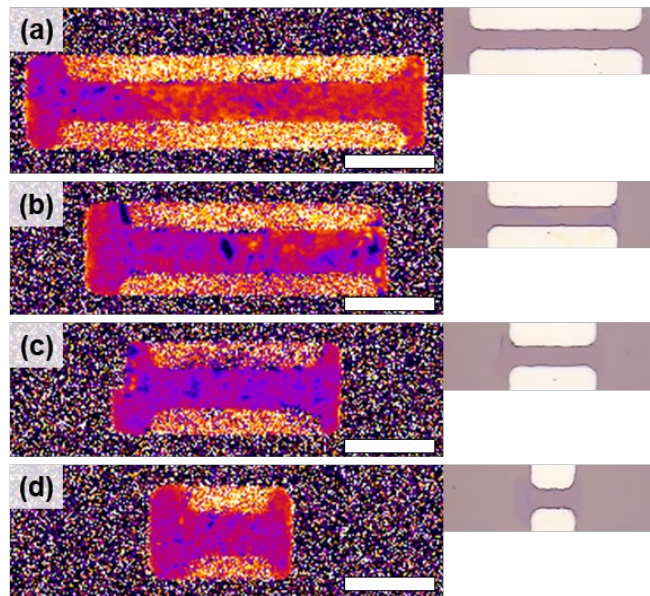


図 3-1-4-5 グラフェンチャネルの Raman 画像。グラフェンチャネル幅：40 (a), 30 (b), 20 (c), 10 (d)  $\mu\text{m}$ 。チャネル長：5  $\mu\text{m}$ 。挿入図：光学顕微鏡像。スケールバー：10  $\mu\text{m}$ 。

#### ディラック点と電界効果移動度

図 3-1-4-6 に各素子の  $I_{\text{sd}}-V_{\text{bg}}$  特性と  $\mu_{\text{FE}}-V_{\text{bg}}$  特性を示す。チャネル幅  $W = 5 \mu\text{m}$ 、チャネル長  $L = 20, 15, 10, 5 \mu\text{m}$  の 4 素子のディラック点はそれぞれ 5.1, 5.4, 4.4, 3.7 V であった (図 3-1-4-6 (a))。また、 $V_{\text{bg}} = 0 \text{ V}$  における  $\mu_{\text{FE}}$  値はそれぞれ 8,100, 5380, 6630, 4860  $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$  であった (図 3-1-4-6 (b))。次に、チャネル幅  $W$  40, 30, 20, 10  $\mu\text{m}$ 、チャネル長  $L$  5  $\mu\text{m}$  の 4 素子のディラック点はそれぞれ 12.3, 9.4, 8.2, 11.3 V であった (図 3-1-4-6 (c))。また、 $V_{\text{bg}} = 0 \text{ V}$  における  $\mu_{\text{FE}}$  値はそれぞれ 2,160, 2,870, 2,880, 2,860  $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$  であった (図 3-1-4-6 (d))。



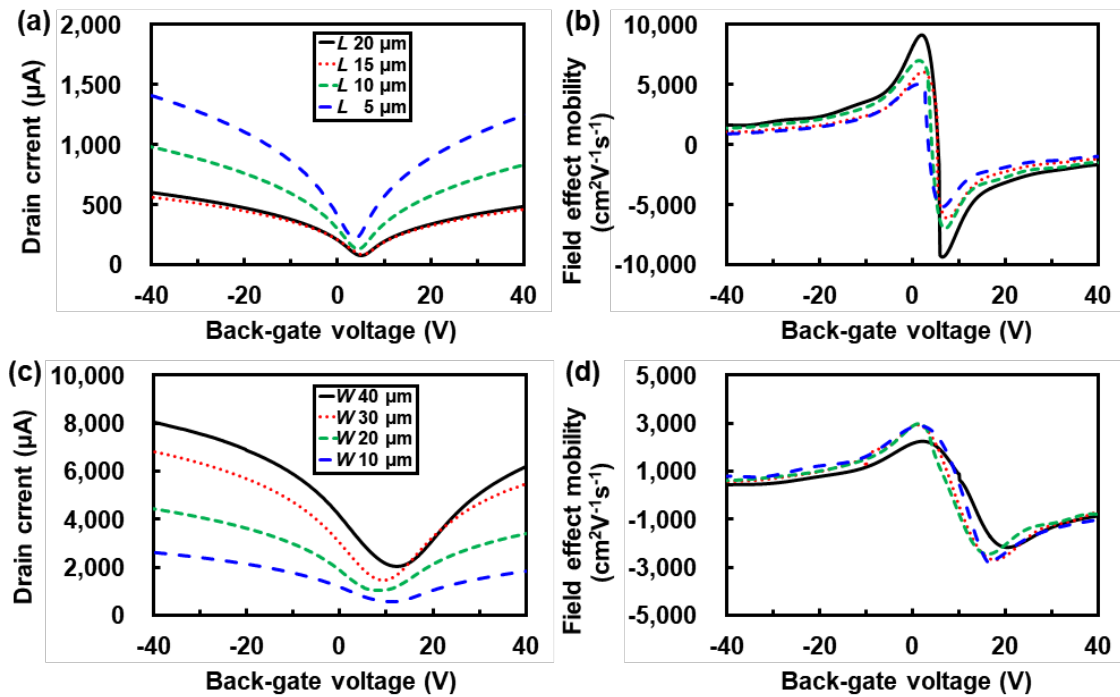


図 3-1-4-6 一定のチャネル幅  $W$  5  $\mu\text{m}$  (a,b) または長さ  $L$  5  $\mu\text{m}$  (c,d) を有する素子の  $I_{\text{sd}}-V_{\text{bg}}$  特性 (a,c) と  $\mu_{\text{FE}}-V_{\text{bg}}$  特性 (b,d)。

これまでの開発において、光ゲート FET 型グラフェン素子の光応答では、バックゲート電圧  $V_{\text{bg}}$  を 0 V に設定することでもっとも良い SN 比が得られること、光応答量が移動度  $\mu_{\text{FE}}$  に比例すること、そしてディラック点から  $\pm 5 \sim 10$  V において  $\mu_{\text{FE}}$  が最大となること、の 3 点を明らかにしている。

上記の結果より、真空アニール処理を用いたディラック点の調節によって、 $V_{\text{bg}} = 0$  V 付近において全素子が最大移動度を得られるよう調節されたことを確認した。

### 分光感度評価

光応答評価の一環として、分光感度を評価した。波長 3.5  $\mu\text{m}$ 、4.0  $\mu\text{m}$ 、4.5  $\mu\text{m}$  の三波長について評価を行った。図 3-1-4-7 に、アンドープ型基板 (キャリア濃度  $0.5 \sim 3.0 \times 10^{14}$ )、TEOS 絶縁層 100 nm、グラフェンチャネル  $W$  10  $\mu\text{m}$   $L$  20  $\mu\text{m}$  の素子の光応答結果を示す。バンドパスフィルタを黒体光源と組み合わせ、中心波長 3.5  $\mu\text{m}$ 、4.0  $\mu\text{m}$ 、4.5  $\mu\text{m}$ 、FWHM 500 nm の光源とした。MWIR 域において、ほぼ一樣な光感度が得られることを確認した。

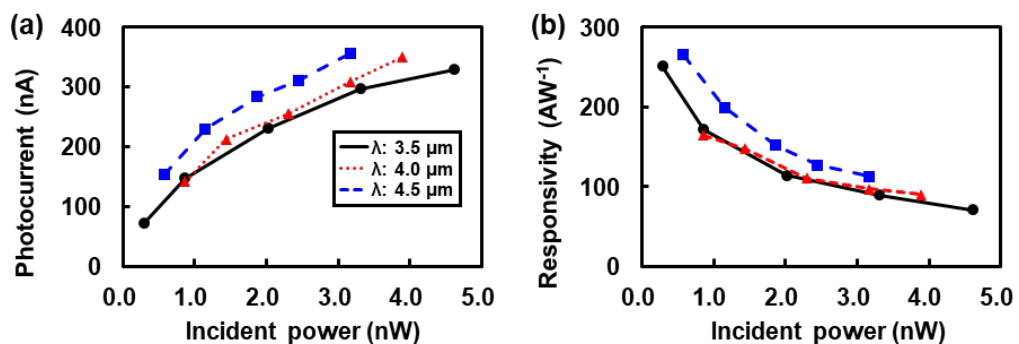


図 3-1-4-7 中心波長 3.5  $\mu\text{m}$ 、4.0  $\mu\text{m}$ 、4.5  $\mu\text{m}$  の MWIR 光照射時における、 $I_{\text{photo}}$  (a) 及び受光感度 (b) の入射光量依存性。

### 赤外光応答のチャネル依存性評価

グラフェンチャネルの寸法が MWIR 光応答に及ぼす影響を評価した。図 3-1-4-8 に、チャネル面積を  $100 \mu\text{m}^2$  に、アスペクト比を 1:4 と 4:1 にそれぞれ設定した 2 素子の光応答結果を示す。チャネルの幅  $W$  と長さ  $L$  の比率を増加させると、光電流が  $1.15 \pm 0.02 \mu\text{A}$  から  $4.90 \pm 0.39 \mu\text{A}$  に増加した。

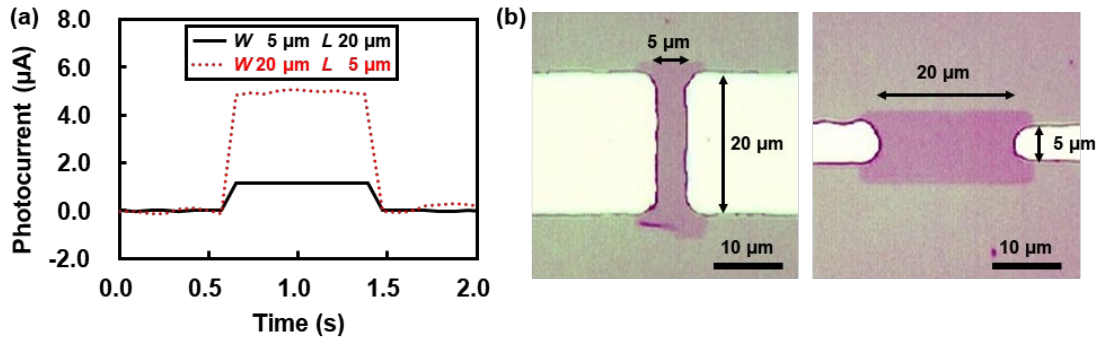


図 3-1-4-8 (a) 異なるグラフェンチャネル幅  $W$  と長さ  $L$  を有する素子における、 $I_{\text{photo}}$  の時間依存性。黒実線： $W = 5 \mu\text{m}$ ,  $L = 20 \mu\text{m}$ 。赤点線： $W = 20 \mu\text{m}$ ,  $L = 5 \mu\text{m}$ 。(b) グラフェンチャネルの光学顕微鏡像<sup>6</sup>。

MWIR 光応答に対するグラフェンチャネル形状の影響をより詳細に評価するために、異なる幅/長さ比を有する素子の光応答を比較した。図 3-1-4-9 に、チャネル幅もしくは長さを固定した各素子における  $I_{\text{photo}}$  の時間依存性を示す。チャネル幅  $W$  の増加と、長さ  $L$  の減少に伴い、 $I_{\text{photo}}$  が増加した。図 3-1-4-10 (a) に、0.25~8 の  $W/L$  比を有する各素子の  $I_{\text{photo}}$  平均値を示す。各値は、グラフェンの移動度ばらつきの影響を除外するために  $\mu_{\text{FE}}$  によって正規化された (図 3-1-4-10(b))。アスペクト比 8 の素子における  $I_{\text{photo}}$  値を 1 とし規格化すると、アスペクト比が 0.25, 0.5, 1, 2, 4, 6 の各素子はそれぞれ 0.04, 0.08, 0.17, 0.26, 0.49, 0.66 の  $I_{\text{photo}}$  を示した。上記の結果より、MWIR 光応答量が、グラフェンチャネルの形状に影響を受ける一方で、照射された面積や総入射光強度には影響されないことを確認した。

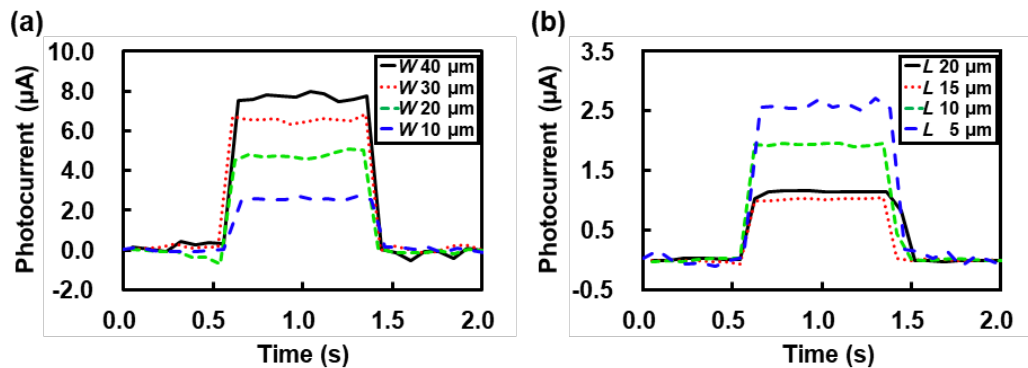


図 3-1-4-9 (a) 異なるグラフェンチャネル幅  $W$  と長さ  $L$  を有する素子における、 $I_{\text{photo}}$  の時間依存性。(a)  $W = 5 \mu\text{m}$ 、(b)  $L = 5 \mu\text{m}$ 。

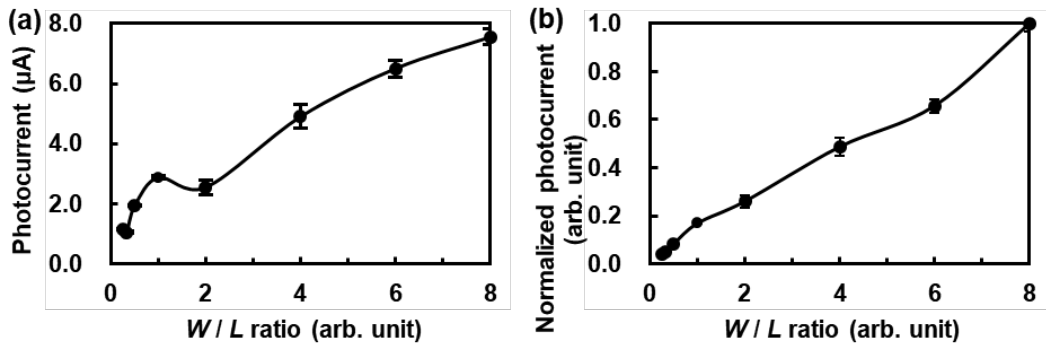


図 3-1-4-10 光電流 (a) 及び移動度で規格化された光電流 (b) のチャネル幅/長さ比への依存性。

図 3-1-4-11 にチャネル幅  $5\mu\text{m}$ 、長さ  $5, 10, 15, 20\mu\text{m}$  の各素子における受光感度と、光電流変化を示す。光電流値  $I_{\text{photo}}$ 、 $46.2\mu\text{W}/\text{mm}^2$  の入射光強度、そして、グラフェンチャネル面積と InSb 光増感材内におけるキャリア拡散長より決定される光照射面積より算出した。チャネル面積が  $100, 75, 50, 25\mu\text{m}^2$  と減少するに伴って、受光感度は  $61.7, 68.1, 159.1, 321.0\text{A}\cdot\text{W}^{-1}$  と増加した。参考データとして、光ゲート FET 型グラフェン素子の 1 次試作素子における光電流と受光感度を図 3-1-4-12 に示す。試作素子ではチャネルサイズ  $5 \times 15\mu\text{m}$ 、素子温度  $50\text{K}$  において受光感度は最大  $162.2\text{A}\cdot\text{W}^{-1}$  であった。一方で、改良した素子では  $5 \times 5\mu\text{m}$ 、 $77\text{K}$  において最大  $321.0\text{A}\cdot\text{W}^{-1}$  であった。

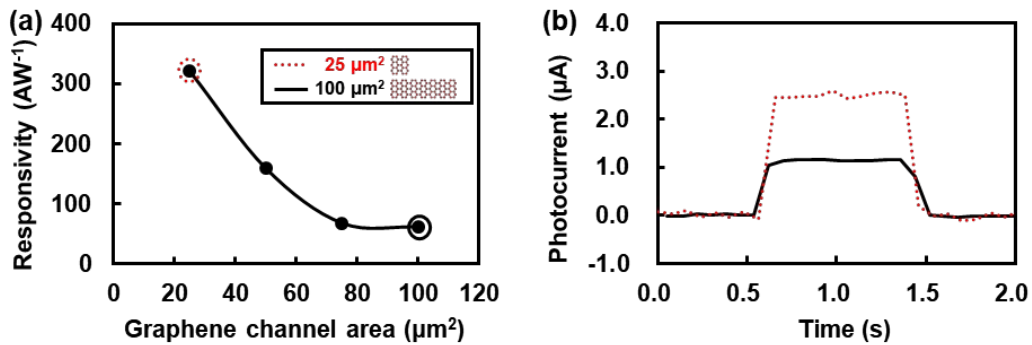


図 3-1-4-11 (a) MWIR 光応答感度のグラフェンチャネル面積への依存性。(b) チャネル面積  $100\mu\text{m}^2$  (黒実線) と  $25\mu\text{m}^2$  (赤点線) 素子の MWIR パルス光照射下における  $I_{\text{photo}}$  値変化の様子。

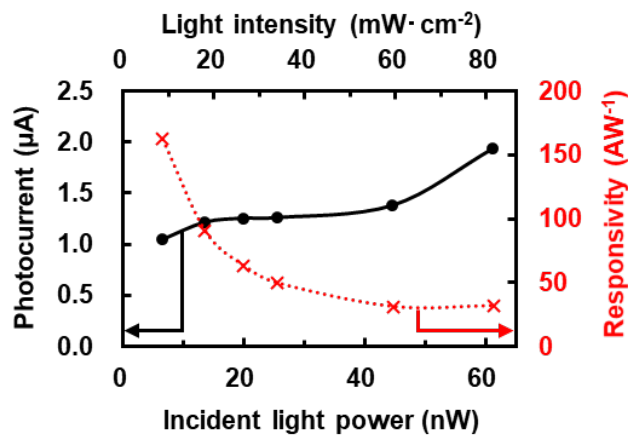


図 3-1-4-12 光ゲート FET 型グラフェン素子の 1 次試作品における MWIR 光応答感度。

一般に、光検出器の感度は照射面積に比例する。これは、入射光エネルギーが信号電流/バイアスに直接変換されるためである。一方で、光ゲート FET 型グラフェン素子の光応答は、光増感材からの光電子/正孔の直接収集ではなく、グラフェンチャネル近傍の電界効果の変調に基づく。空乏層における光電子/正孔の局所的な蓄積により、十分に強い電界効果変調を得られる為、感度を高めるために、照射領域を拡大する必要はない。グラフェンチャネル面積の減少と共に、アスペクト比が変化し、光電流が増加する。本結果より、グラフェンチャネル形状を最適化することで、画素面積の縮小、素子の小型化と、応答性能の向上を両立可能であることを示した。

最後に、上記の効果が InSb による光ゲート効果であることを確認するために、基板を Si とした FET 型のグラフェン光検出器についても評価を行った。Si を基板に用いた場合、Si のバンドギャップより小さなエネルギーをもつ光に対して光ゲート効果が生じないと考えられる。図 3-1-4-13(a),(b)に波長  $9.6 \mu\text{m}$  の長波長赤外線に対するチャネル電流とゲート電流(基板電流)の時間応答とチャネル電流のゲート電圧依存性をそれぞれ示す。ゲート電流が発生せず、ゲート電圧依存性がないことから、光ゲート効果が発生していないことがわかる。これらの特性は中波長赤外線に対しても同様の結果が得られている。

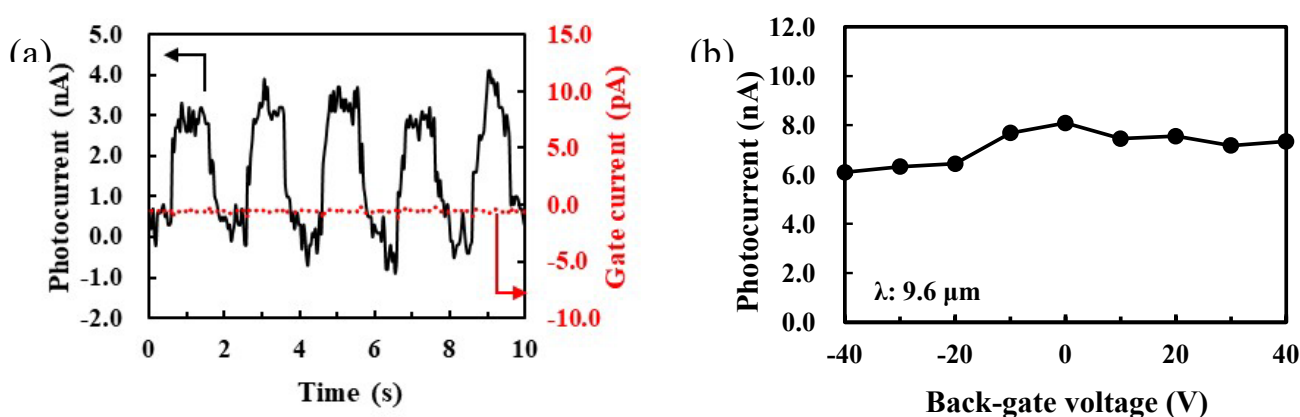


図 3-1-4-13 Si 基板を用いたグラフェン光検出器  
(a) チャネル電流とゲート電流の応答時間特性。(b)ゲート電圧依存性。

以上のように光ゲート効果についてその原理を詳細に解明した。また、光ゲート効果が光検出器の高感度化に寄与するだけでなく、高い感度を維持したまま画素サイズを小型化できることを明らかにした。得られた知見を以下にまとめる。

- (1) 中波長赤外線波長域において、異なる 3 波長を加えて光ゲート効果の評価を行った。結果、光ゲート効果を生じる光増感層の応答波長においてほぼ感度が一定に保たれ、光ゲート効果が発生していることを明らかにした。
- (2) 光ゲート効果はグラフェンの移動度に比例する。グラフェンの移動度は動作電圧によって変動する。今回、アニール処理を用いたグラフェンのディラック点調節によって、動作電圧域においてグラフェンの移動度を向上し、光応答感度が向上可能であることを示した。
- (3) 光ゲート効果におけるチャネル幅/長さ比の影響を評価した。光応答量はグラフェンチャネルの幅/長さ比に比例する一方で、光照射面積には依存しないことを明らかにした。この特性は、従来の量子型赤外線センサ、非冷却赤外線センサとは異なり、光ゲート効果固有の特性である。
- (4) 高感度化と画素省面積化の両立：上記の特性を利用し、移動度を最大化したうえで、幅/長さ比の低下を抑えつつ、チャネル面積を縮小することで、光感度の向上と画素サイズの小型化が可能であることを示した。
- (5) グラフェンチャネルサイズ  $5 \times 15 \mu\text{m}$ 、素子温度  $50 \text{ K}$  において最大  $162.2 \text{ AW}^{-1}$  であった受光感度を、チャネルサイズ  $5 \times 5 \mu\text{m}$ 、素子温度  $77 \text{ K}$  において最大  $321.0 \text{ AW}^{-1}$  まで向上し、高感度化と画素省面積化の両立が可能であることを実証した。

### 3.1.5 理論およびシミュレーションによる光学評価

#### 3.1.5.1 第一原理計算によるグラフェンのバンド構造解析

グラフェンのバンド構造解析の環境を立ち上げその光学応答波長について検証した<sup>7</sup>。バンド構造の解析には本制度で導入したアドバンスソフト社の第一原理計算ソフトAdvance/PHASE、Advance/NanoLaboを用いた。また、これらのソフトによって原子の結合構造を解析しバンド構造を求める環境を構築している。

#### 単層グラフェン

初めに、基準となる単層グラフェンのバンド構造を解析した。構造とブリルアンゾーンを図 3-1-5-1-1 に、格子定数を表 3-1-5-1-1 に示す。バンド構造を求める k 点の経路は、図 3-1-5-1-1(b)にある $\Gamma \Rightarrow K \Rightarrow M \Rightarrow \Gamma$ とする。図 3-1-5-1-2 にその結果を示します。K 点で価電子帯と伝導帯のバンドが接する、単層グラフェンに特徴的なバンド構造が現れていることがわかった。

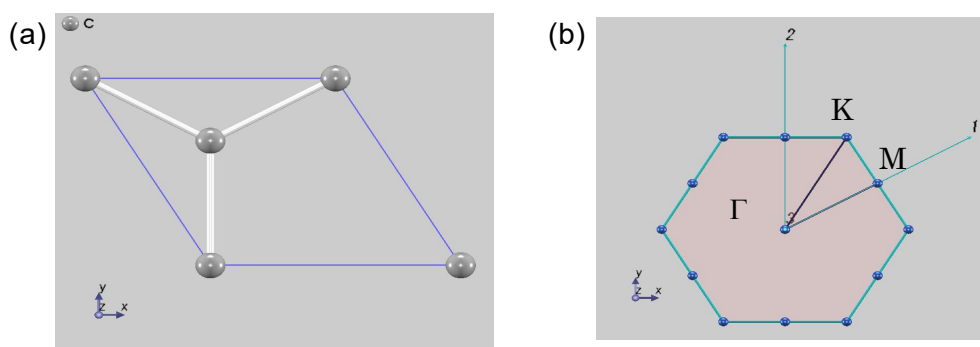


図 3-1-5-1-1 単層グラフェンの結晶構造(a)とブリルアンゾーン(b)

表 3-1-5-1-1 単層グラフェンの格子定数

|                    |                 |
|--------------------|-----------------|
| a=b [nm]           | 0.2464          |
| c [nm]             | 2.1711 (真空層を含む) |
| $\alpha=\beta$ [°] | 90              |

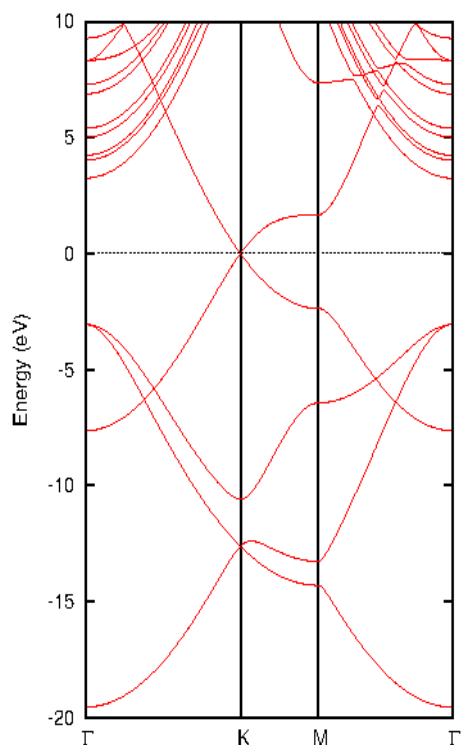


図 3-1-5-1-2 単層グラフェンのバンド構造<sup>7</sup>

© Society of Photo-Optical Instrumentation Engineers (SPIE)

## 2層グラフェン

次に、安定な層間距離にある2層グラフェンのバンド構造を解析した。図3-1-5-1-3に2層グラフェンの構造を示す。層間距離は、DFT-D3によってvan der Waals力を補正し、第一原理計算により最適化した。計算により求められた安定な層間距離は0.36 nmとなった。このときのバンド構造を図3-1-5-1-4に示す。浅いバンド(-10~0 eV)に比べて、深いバンド(-20~-15 eV)ほど分裂は小さくなっていることがわかる。

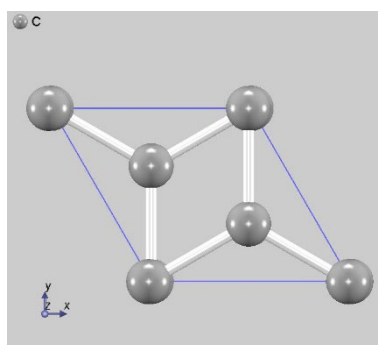


図 3-1-5-1-3 2層グラフェンの構造



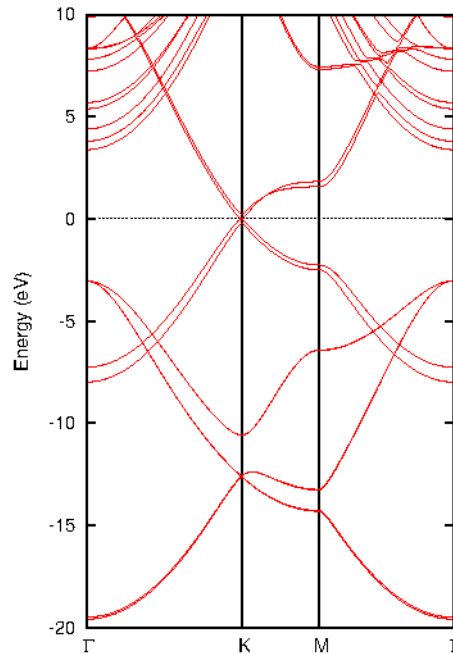


図 3-1-5-1-4 安定な層間距離の 2 層グラフェンのバンド構造<sup>7</sup>  
 ©Society of Photo-Optical Instrumentation Engineers (SPIE)

#### 層間距離によるバンド構造変化

2層グラフェンの層間距離によるバンド構造の変化を解析し、単層グラフェンと同等のバンド構造が得られる層間距離を検討した。層間距離 1 を変化させたとき、面内の原子位置は最適化せずまた、真空層の影響を除くために、すべて層間距離 1 において、一定の真空層の厚みとした。

最初に、層間が狭くなっている場合について解析した。図3-1-5-1-5に0.1nm狭くなった場合のバンド構造を示す。層間距離が狭くなることで、バンドの分裂が大きくなっていることがわかる。また、フェルミ準位が伝導帯にかかり、金属的な電子状態となっている。

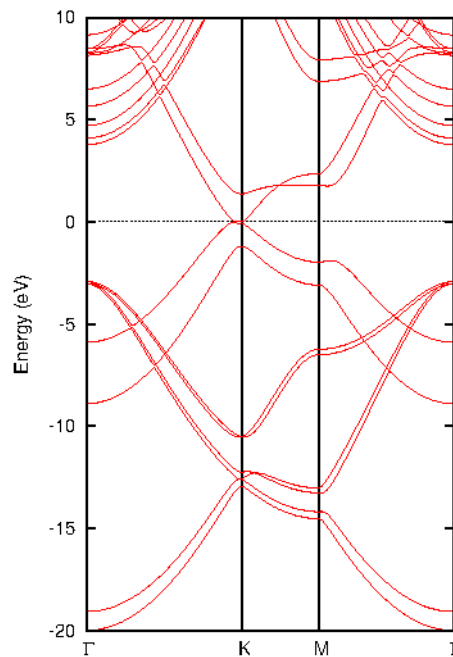


図 3-1-5-1-5 層間距離が 0.1 nm 狭くなった 2 層グラフェンのバンド構造<sup>7</sup>  
 © Society of Photo-Optical Instrumentation Engineers (SPIE)

次に、層間が広がる場合を解析した。図3-1-5-1-6に、層間を0.05 nmずつ広げて、0.35 nmまで広げたときのバンド構造を示す。特に、-8~2 eVに注目した図を示す。

図3-1-5-1-7に、単層グラフェンでバンドギャップが0.0 eVとなるK点でのフェルミ準位に近いエネルギー準位のエネルギー差LUMO-HOMOと(LUMO+1)-(HOMO-1)(計算では、10番-7番、9番-8番のエネルギー準位)の層間距離による変化を示す。LUMO-HOMOの差(9番-8番)は、0.18 nmだけ広げたときに0.000 eVとなる。しかし、(LUMO+1)-(HOMO-1)(10番-7番)の差は、0.015 eVのギャップが存在する。このギャップがなくなり、エネルギー差が0.000 eVとなるのは、0.30 nmとなることが明らかになった。



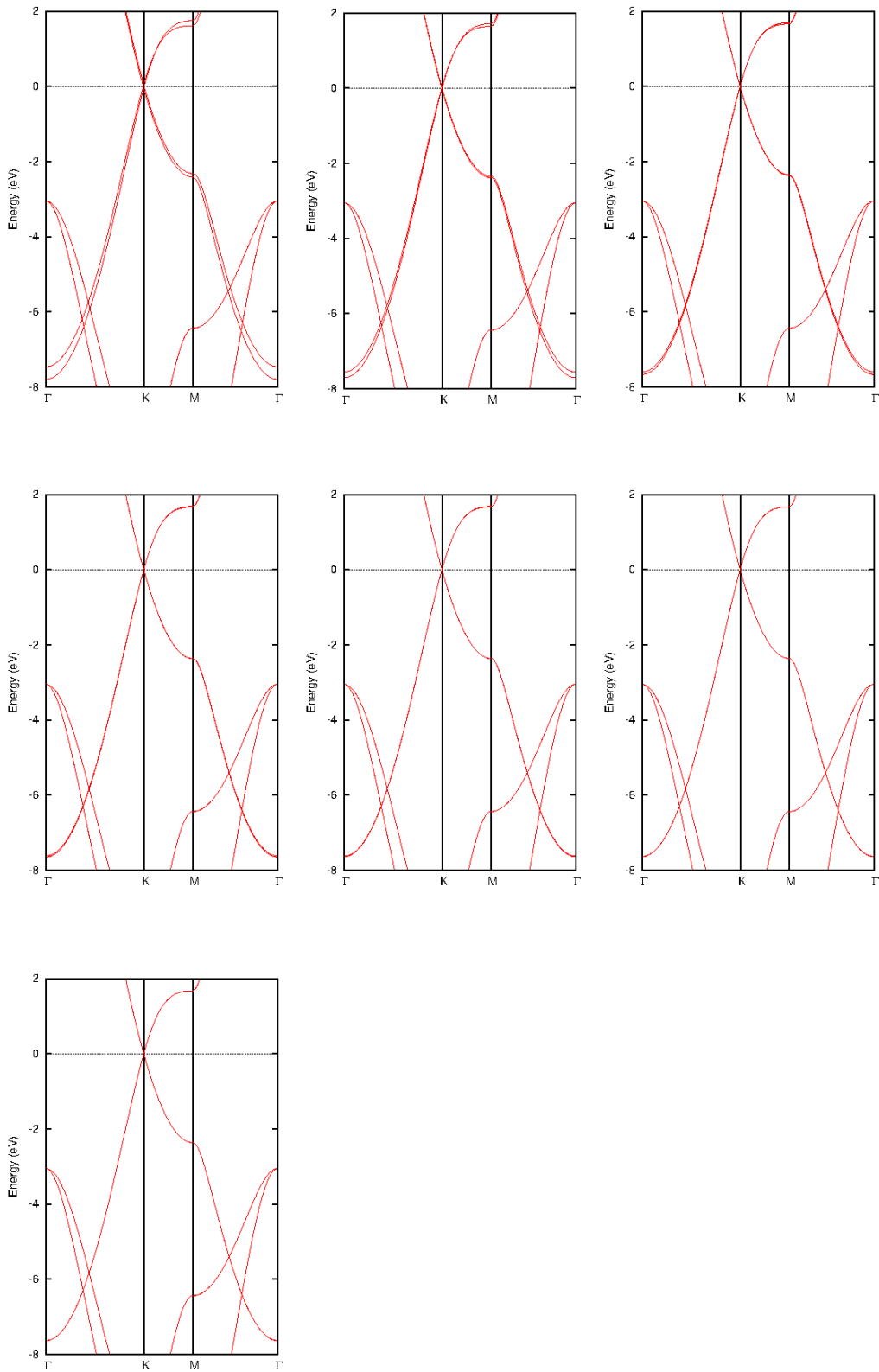


図 3-1-5-1-6 層間距離を変化させたときのバンド構造<sup>7</sup>。(a) +0.05 nm, (b) +0.10 nm, (c) +0.15 nm, (d) +0.20 nm, (e) +0.25 nm, (f) +0.30 nm, (g) +0.35 nm  
 © Society of Photo-Optical Instrumentation Engineers (SPIE)

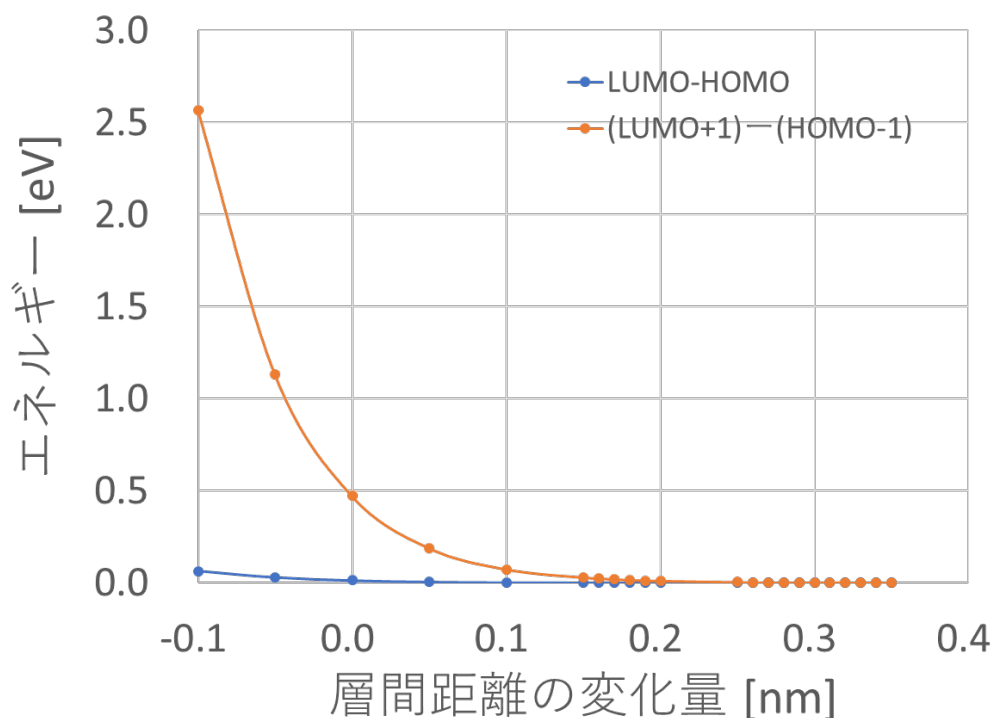


図 3-1-5-1-7 K点におけるフェルミ準位近傍のエネルギー準位の差。LUMO-HOMO(青線)、(LUMO+1)-(HOMO-1)(赤線)。

### まとめ

第一原理計算を用いて、2層グラフェンの層間距離のバンド構造への影響を検討した。単層グラフェンにみられるK点で価電子帯と伝導帯が接する特有のバンド構造が、2層グラフェンの層間距離を広げること現れることが明らかになった。

HOMO-LUMOギャップは、0.18 nm広げたときに0.000eVとなる。一方、(HOMO-1)-(LUMO+1)ギャップは0.015 eV残る。(HOMO-1)-(LUMO+1)ギャップは、さらに層間距離を広げて、+0.29 nmとしたときに0.000 eVとなる。このことから、2層グラフェンが単層グラフェンと同じようなバンド構造となるには、層間を0.30 nm広げる必要があるといえる。このときの層間距離は0.66 nmとなる。

以上、第一原理計算を用いることで、グラフェンのバンド構造を解析することが可能になった。また、2層グラフェンの層間距離を安定状態から広げることで、単層グラフェンと同様のバンド構造が得られることが明らかになった。一般的に、2層グラフェンは単層と比較して吸収が増大するが、移動度が低下する。しかし、層間距離を広げた2層グラフェンは、吸収が増大したまま単層グラフェンと同等の移動度が得られることから、光検出器応用に適していると考えられる。本構造は、乱層積層構造として後述する。

### グラフェンの誘電関数

乱層積層において、1層目と2層目の結晶方位を変化させることにより、電子状態が変化する。電子状態が異なれば、誘電率や光学応答が異なる可能性が高い。そこで我々は、2層グラフェンについて第一原理計算を用いることで、詳細に検討を行った。

グラフェンの結晶構造とバンド構造を図 3-1-5-1-8 に示す。入射光は、約 360 nm~15000 nm (約 3.44 eV~80 meV) 範囲のエネルギーとし、非偏光をグラフェンに対して垂直方向に入射した。図 3-1-5-1-9 が誘電関数の計算結果である。約 1600 nm (0.766 eV) に鋭いピークがあるが、さらに長

い波長にはピークが見られない。

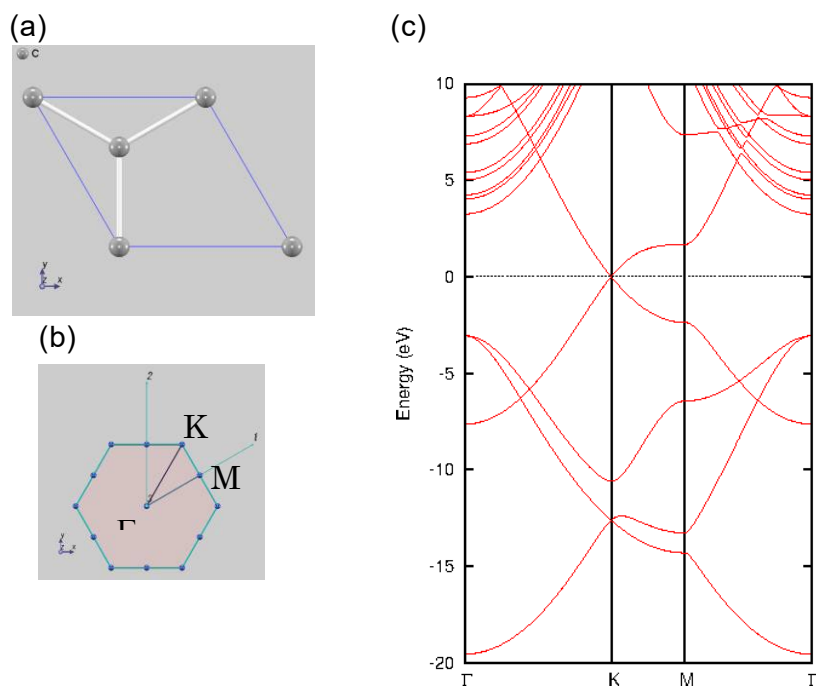


図 3-1-5-1-8 グラフェンの(a)結晶構造、(b)ブリルアンゾーン、(c)バンド構造

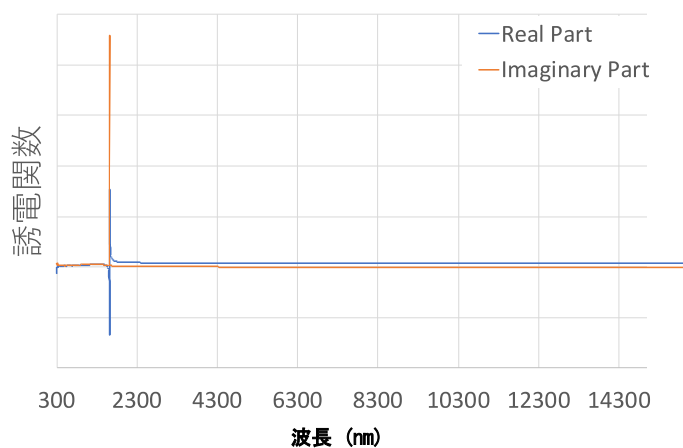


図 3-1-5-1-9 グラフェンの誘電関数

### 理想的な2層グラフェンの誘電関数

次に、理想的な積層の2層グラフェンについての誘電関数を解析した。理想的な積層とは自然界に存在するグラファイトと同様の積層であり、エネルギー的に最も安定である。理想的な2層グラフェンの結晶構造とバンド構造を図 3-1-5-1-10 に示す。

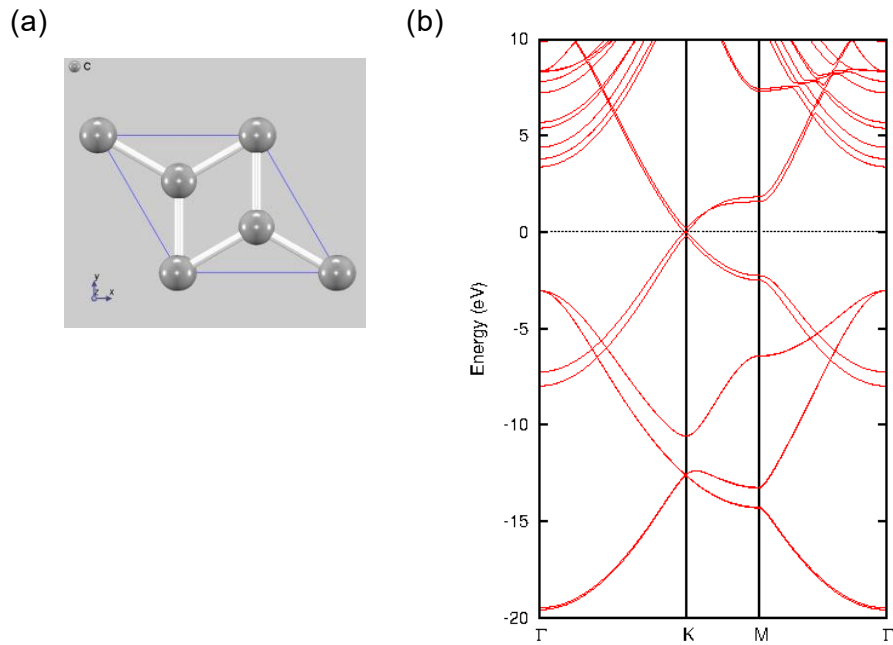


図 3-1-5-1-10 理想的な 2 層グラフェンの(a)結晶構造と(b)バンド構造

グラフェンの場合と同様に、入射光は、約 360 nm～15000 nm (約 3.44 eV～80 meV) の範囲のエネルギーとし、非偏光をグラフェンに垂直に入射した。図 3-1-5-1-11 に計算した誘電関数を示す。約 2210 nm (0.562eV, Peak A) に最も鋭いピークがあり、約 1610 nm (0.770eV, Peak B) と約 1490 nm (0.831 eV, Peak C) にも小さいピークが見られる。Peak B はグラフェンに見られたのと同じ波長であり、それよりも高エネルギー(短波長)側にある Peak C は、2 層になったことによる分裂から生じていると考えられる。

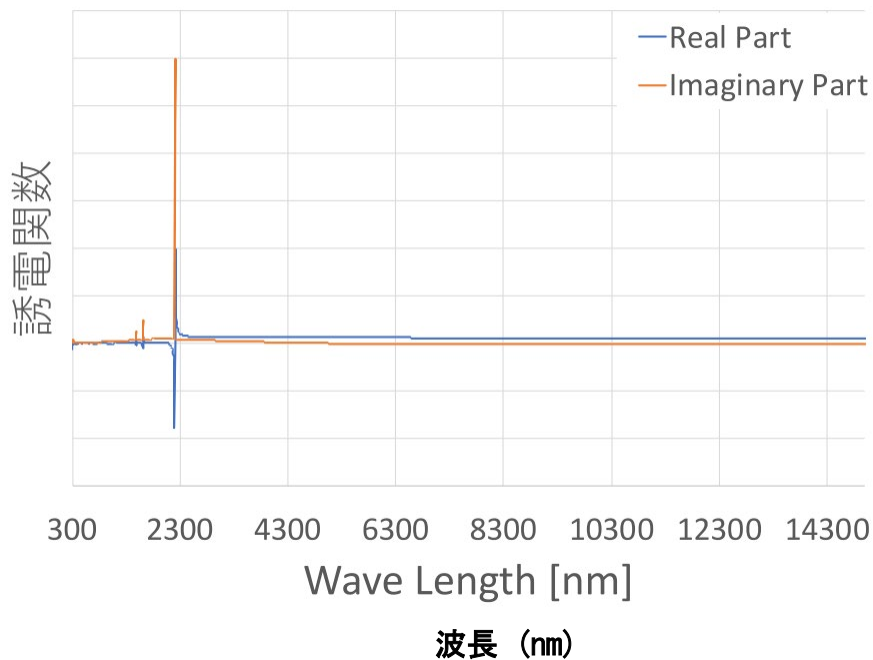


図 3-1-5-1-11 理想的な 2 層グラフェンの誘電関数

### 積層角がずれた2層グラフェンの誘電関数

積層角が理想的な積層方位よりずれた2層グラフェンについての誘電関数を解析した。考慮した積層角のずれは、 $30.0^\circ$ 、 $21.8^\circ$ 、 $13.9^\circ$ の3種類である。それぞれの結晶構造とバンド構造を図3-1-5-1-12に、バンド構造を図3-1-5-1-13に示す。

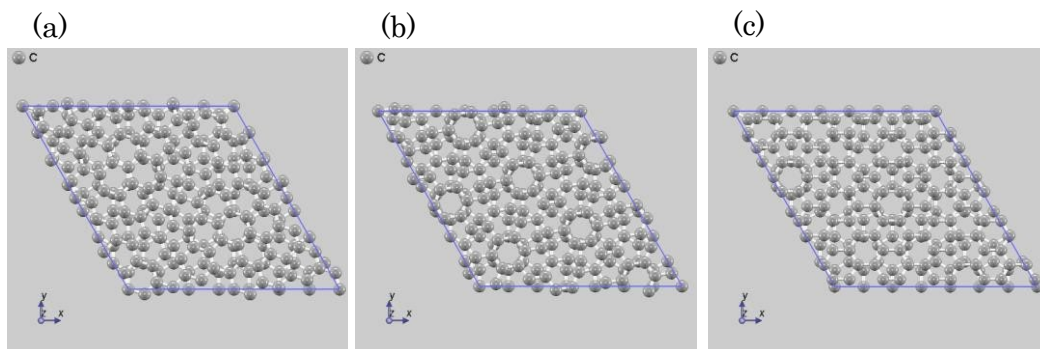


図 3-1-5-1-12 2層グラフェンにおいて積層方位がずれたモデル：  
(a)  $13.90^\circ$ 、(b)  $21.79^\circ$ 、(c)  $30.00^\circ$

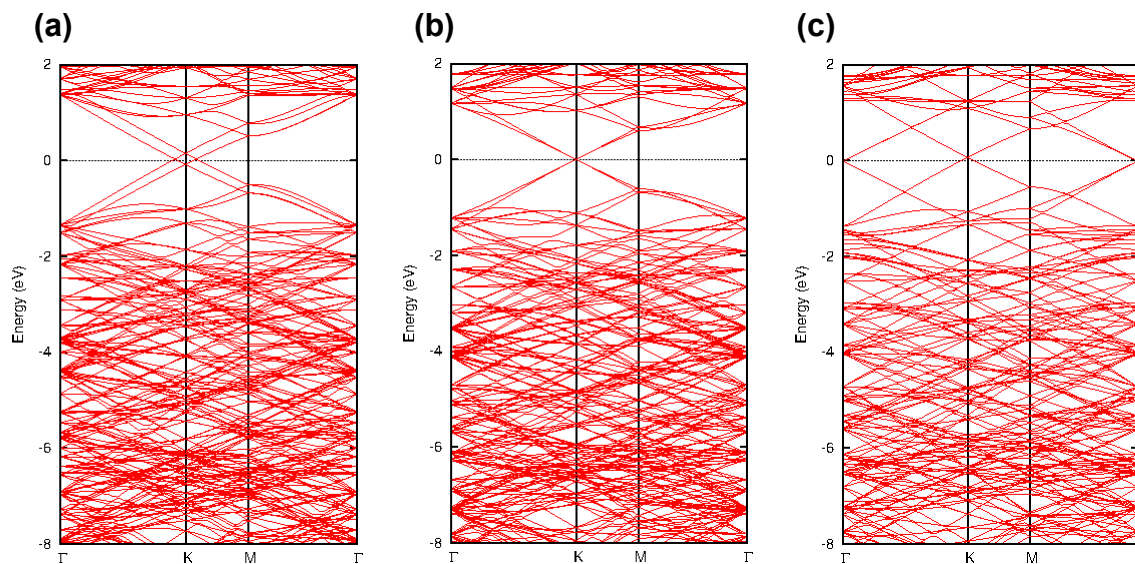


図 3-1-5-1-13 2層グラフェンにおいて積層方位がずれた場合のバンド構造：  
(a)  $13.90^\circ$ 、(b)  $21.79^\circ$ 、(c)  $30.00^\circ$

入射光はこれまでと同様に、約  $360\text{ nm} \sim 15000\text{ nm}$  (約  $3.44\text{ eV} \sim 80\text{ meV}$ ) の範囲のエネルギーとし、非偏光をグラフェン面内に垂直方向に入射した。図3-1-5-1-14に誘電関数の計算結果を示す。

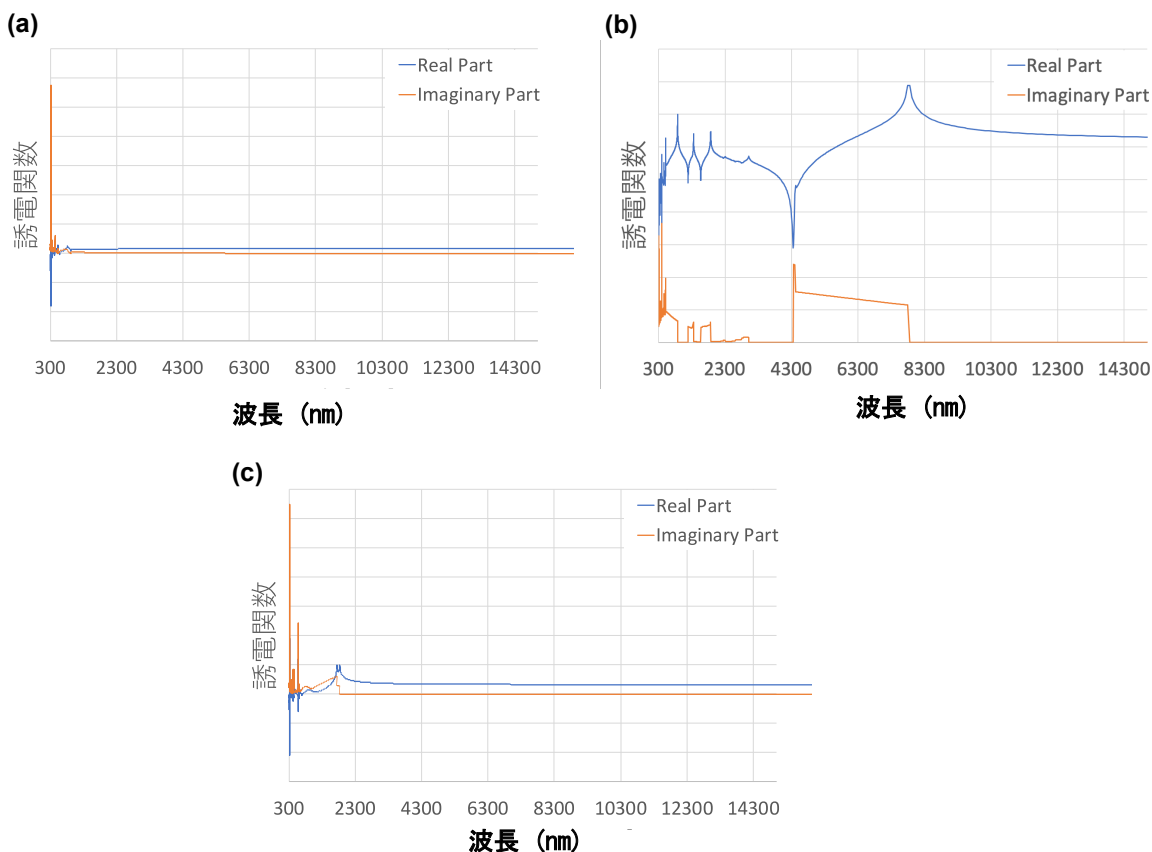


図 3-1-5-1-14 2 層グラフェンにおいて積層方位がずれた場合の誘電関数：  
(a) 30.00°、(b) 21.79°、(c) 13.90°

以上の結果について考察する。積層角が 30.0 度ずれている場合、約 325 nm (3.81 eV) に最も鋭いピークが存在し、336 nm (3.68 eV), 352 nm (3.52 eV), 357 nm (3.47 eV), 440 nm (2.81 eV) にも細かなピークが存在する。しかし、長波長側 (1000 nm 以上) にピークは生じていない。グラフェンや理想的な積層の 2 層グラファイトに見られた 1600 nm 近傍のピークについても生じていない。よって、本計算で得られた結果は、積層角のずれによる特性変化を反映したものではなく、ブリルアンゾーン内の積分に用いるサンプリング  $k$  点の数に依存している可能性がある。つまり、計算セル内の原子数が少なく、計算すべきエネルギー準位の数が少ないことが原因と考えられる。

計算セルが小さいグラフェンや理想的な積層の 2 層グラファイトの場合、対称性がよいため、多くの  $k$  点をサンプリングすることができる。今回の解析では、 $42 \times 42 \times 3$  のメッシュで計算を行ったが、計算セルが  $7 \times 7 \times 1$  となっているので、同じ濃度の  $k$  点数とするためには、 $6 \times 6 \times 3$  とする必要がある。しかし、必要なエネルギー準位が 24 本から 480 本まで増加させる必要があるため、計算には多くのメモリーが必要となる。特に、誘電関数のように準位間の遷移行列を計算しなければならない場合、準位数の増加は計算時間や必要となるメモリーが多く必要となり、現実的な計算が不可能となる。大規模系では、 $\Gamma$  点だけを使って計算することがあるが、グラフェンでは、特異な電子状態は  $K$  点に現れるので、この手法を用いることは不可能である。

21.79° ずれている場合、約 7800 nm、約 4360 nm にピークが生じている。さらに、短波長(高エネルギー)側には、多数のピークが存在している。しかし、8300 nm 以上の長波長領域では、ピークが見られることはなく、この結果も  $k$  点サンプリング数に依存していると考えられる。

13.9° ずれている場合、1840 nm 以上の長波長(低エネルギー)側で誘電関数の虚数項が 0 になっている。これは、フェルミ準位で複数のバンドが縮退しているためである。グラフェンや理想的な積層の 2 層グラファイトにおいても、 $K$  点でバンドは縮退するが、数値計算ではその数値誤差により厳密に一致しない。しかし、積層角がずれている場合、超格子を用いて計算しているため、数値計算場でも値が同じになる縮退したバンドが現れる。そのため、その点を避けて  $k$  点のサンプリングを行うが、見かけ上のバンドギャップが現れるため、誘電関数の虚数項が 0 となる。こ

れを避けるには、非常に細かいメッシュを取らなければならないが、バンド数が多くなる超格子を用いた計算では、多くのサンプリング k 点数を取ることが不可能である。通常は、大きなユニットセルを用いたときは、それに反比例して k 点の数を減らすことができる。今回の解析では、理想的な積層の 2 層グラファイトの 7×7 のユニットを用いている。理想的な積層の 2 層グラファイトの誘電関数の解析では、42×42×3 のメッシュを用いているが、同程度のメッシュで計算することが必要と考えられる。しかし、計算すべき電子準位が理想的な積層では 24 準位であるが、ずれた積層では 480 準位が必要となり、多くの k 点を取ることが不可能である。

図 3-1-5-1-15 に 13.9 度ずれた場合の 3×3×1、5×5×1、13×13×1 のときの誘電関数を示す。短波長はメッシュ数の依存が明確ではないが、長波長側(赤外領域)はサンプリング数に大きく依存していることがわかる。

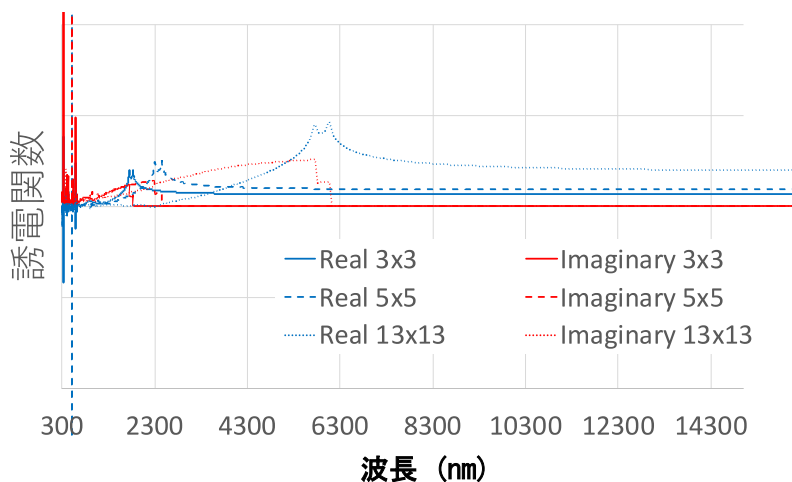


図 3-1-5-1-15 積層方位が 30.00° ずれた 2 層グラフェンの誘電関数のサンプリング数依存性

### まとめ

第一原理計算を用い、グラフェン、理想的な積層の 2 層グラフェン、積層角が 30.0°、21.3°、13.9° ずれた場合の誘電関数を解析した。いずれの場合も、短波長 (高エネルギー) 側にピークが現れる。また、積層角がずれると、計算セルに超格子を用いていることによるバンドの折りたたみ効果に起因してピークの数が増えることが明らかになった。

単層グラフェンの状態密度を図 3-1-5-1-16 に示す。±0.3 eV 付近に小さなピークがあり、これが図 3-1-5-1-9 の約 1600 nm にあるピークの由来になると考えられる。これよりも低エネルギー (長波長) の領域にピークが見られないため、誘電関数にピークが現れないと考えられる。

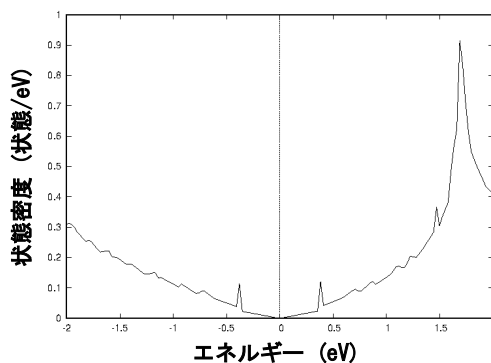


図 3-1-5-1-16 単層グラフェンの状態密度



積層方位が 30.0°、21.3°、13.9 ° ずれた場合の、2 層グラフェンの状態密度を図 3-1-5-1-17 に示す。

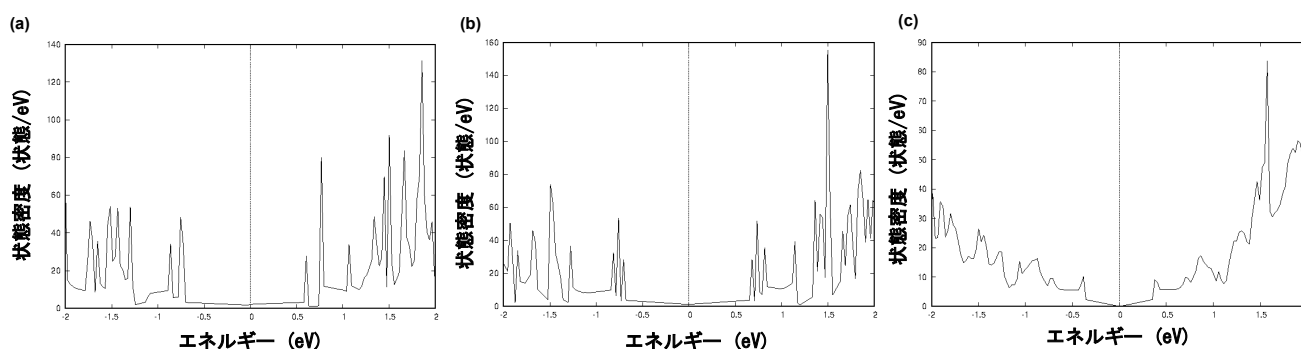


図 3-1-5-1-17 積層方位がずれた 2 層グラフェンの状態密度：  
(a) 30.00°、(b) 21.79°、(c) 13.90°

これらの結果のうち、低エネルギー（長波長）領域波長領域での結果は、絶対値を除いては妥当であると考えられる。長波長領域(赤外や近赤外：低エネルギー側)での解析では、明確なピークはみられない。よって、積層方位角度をずらした場合も、赤外線波長において、明確に状態密度が増加する波長はない可能性が高いと考えられる。ただし、計算機負荷の限界のため、現状の計算精度には限界がある。

### 3.1.5.2 グラフェンの電磁界解析

#### 3.1.5.2.1 グラフェンの理論的導電率モデル

図 3-1-5-2-1-1(a)(b)に示すように、グラフェンに対して X, Y, Z 軸を設定する。X 軸を挟んだグラフェンの上下の物質 1、2 について、透磁率、誘電率を  $\mu_1, \epsilon_1$  および  $\mu_2, \epsilon_2$  とする。

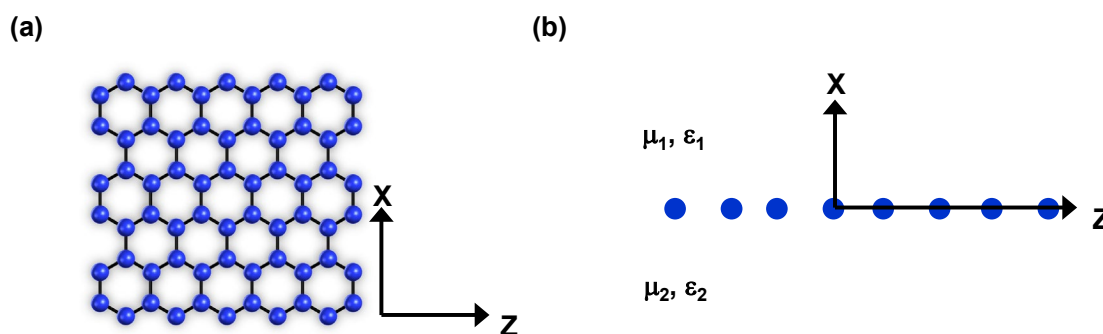


図 3-1-5-2-1-1 グラフェンの理論モデル座標系の定義：(a) XZ 平面、(b)YZ 平面

グラフェン中の電子は、理想的には質量のないディラック電子として記述できる。近年の研究によれば、グラフェンの表面導電率  $\sigma$  はグリーン・久保公式を基として、以下の式(3.1.5.2.1.1)で記述できる<sup>8</sup>。式(3.1.5.2.1.2)はフェルミ・ディラック分布である。

$$\sigma(\omega, \mu_c, \Gamma, T) = \sigma_{intra}(\omega, \mu_c, \Gamma, T) + \sigma_{inter}(\omega, \mu_c, \Gamma, T) \quad (3.1.5.2.1.1)$$



$$= \frac{je^2(\omega - j2\Gamma)}{\pi\hbar^2} \left[ \frac{1}{(\omega - j2\Gamma)^2} \int_0^\infty \varepsilon \left( \frac{\partial f_d(\varepsilon)}{\partial \varepsilon} - \frac{\partial f_d(-\varepsilon)}{\partial \varepsilon} \right) d\varepsilon - \int_0^\infty \frac{f_d(-\varepsilon) - f_d(\varepsilon)}{(\omega - j2\Gamma)^2 - 4\left(\frac{\varepsilon}{\hbar}\right)^2} d\varepsilon \right],$$

ただし、 $\sigma_{intra}$ はバンド内遷移、 $\sigma_{inter}$ はバンド間遷移を表す。 $\omega$ は角周波数、 $\mu_c$ はケミカルポテンシャル、 $\Gamma$ は散乱係数、 $T$ は温度、 $e$ は電荷素量、 $k_B$ はボルツマン定数である。また

$$f_d(\varepsilon) = \left( e^{(\varepsilon - \mu)/k_B T} + 1 \right)^{-1}, \quad (3.1.5.2.1.2)$$

である。

$\sigma_{intra}$ は次のように簡略化できる。

$$\sigma_{intra}(\omega, \mu_c, \Gamma, T) = -j \frac{e^2 k_B T}{\pi \hbar^2 (\omega - j2\Gamma)} \left[ \frac{\mu_c}{k_B T} + 2 \ln \left( e^{-\mu_c/k_B T} + 1 \right) \right], \quad (3.1.5.2.1.3)$$

さらに、 $\sigma_{inter}$ は、 $k_B T \ll |\mu_c|, \hbar\omega$ のとき、以下のように近似できる。

$$\sigma_{inter}(\omega, \mu_c, \Gamma, T) = \frac{je^2}{4\pi\hbar} \ln \left( \frac{2|\mu_c| - (\omega - j2\Gamma)\hbar}{2|\mu_c| + (\omega - j2\Gamma)\hbar} \right), \quad (3.1.5.2.1.4)$$

式(3.1.5.2.1.4)から明らかなように、 $\sigma_{inter}$ は $2|\mu_c| = \hbar\omega$ 、例えば波長 $1.55 \mu\text{m}$ のときつまり、 $\mu_c \approx 0.4 \text{ eV}$ のとき急激な変化が生じる。

また、孤立したグラフェン単層のケミカルポテンシャル $\mu_c$ はキャリア密度 $n_s$ を用いて式(3.1.5.2.1.3)のように書ける。

$$n_s = \frac{1}{\pi \hbar^2 v_F^2} \int_0^\infty \varepsilon [f_d(\varepsilon) - f_d(\varepsilon + 2\mu_c)] d\varepsilon, \quad (3.1.5.2.1.5)$$

ただし、 $v_F \cong 9.5 \times 10^5 \text{ m/s}$ でありフェルミ速度を表す。キャリア密度は、ゲート電圧あるいは化学ドーピングにより制御することが可能である。ゲート電圧 $V_g$ としたときに、ケミカルポテンシャル $\mu_c$ は次の式(3.1.5.2.1.4)で表せる<sup>9</sup>。

$$|\mu_c| = \hbar v_F \sqrt{\pi a_0 |V_g - V_{Dirac}|}, \quad (3.1.5.2.1.6)$$

となる。キャパシタモデルにより $a_0 \cong 9 \times 10^{16} \text{ m}^2 \text{V}^{-1}$ である。自然状態のドーピングは、 $V_{Dirac} = 0.8 \text{ V}$ である。 $|V_g - V_{Dirac}|$ はゲート電圧であるから、グラフェンのケミカルポテンシャルはゲート電圧によって制御できる。

以上のように式(3.1.5.2.1.1)から(3.1.5.2.1.6)を用いて、グラフェンの表面導電率をモデル化できる。式(3.1.5.2.1.1)を解析に用いる場合、解析波長、温度、グラフェンのケミカルポテンシャルを設定する必要がある。グラフェンの散乱係数は、実際の散乱係数を測定した文献から $5\text{ meV}^{10}$ を用いることが一般的である。

本節では、グラフェンの導電率についてグリーン・久保公式をもちいて記述した。これらの理論式により、グラフェンの表面導電率はバンド間遷移、バンド内遷移によって規定されることが明確化される。以下、まとめる。

- (1) グラフェンの表面導電率(誘電率、屈折率)は、波長、ケミカルポテンシャル、温度、散乱係数(寿命)がパラメータとなる。
- (2) ケミカルポテンシャルはキャリア密度により制御可能。
- (3) グラフェンのケミカルポテンシャルはゲート電圧により制御可能であるため、ケミカルポテンシャルもゲート電圧で制御可能。
- (4) バンド間遷移における表面導電率は、光子エネルギーの半分のケミカルポテンシャルにおいて極値をもつ。

以上のように、グラフェンの特徴的な表面導電率を理論的にモデル化することで電磁界、あるいは電氣的な解析が可能となる。3.1.5.2.2 項において、これらのモデルを実際の電磁界解析に適用しグラフェンの光学特性を解析することで有効性を示す。

### 3.1.5.2.2 単層グラフェンの量子効率解析

電磁界解析手法としては主に有限要素差分法、RCWA 法を用いた。時間領域差分(Finite Difference Time Domain: FDTD)法と比較して、RCWA 法は計算負荷の厚さ依存が少ない。よって、グラフェンのような周囲の構造と比較して極めて薄い構造を解析しても、解析結果が分割数などの計算上の条件設定に対する誤差が少ないと考えられる。よって、初回の検討には RCWA 法が有効と考えられる。

図 3-1-5-2-2-1 に解析モデルを示す。理想的なモデルとして単層グラフェンが中空状態で設けられている構造を仮定している。なお、グラフェンの量子効率は近似的に吸収率で表されることから、本研究では吸収率を解析した。

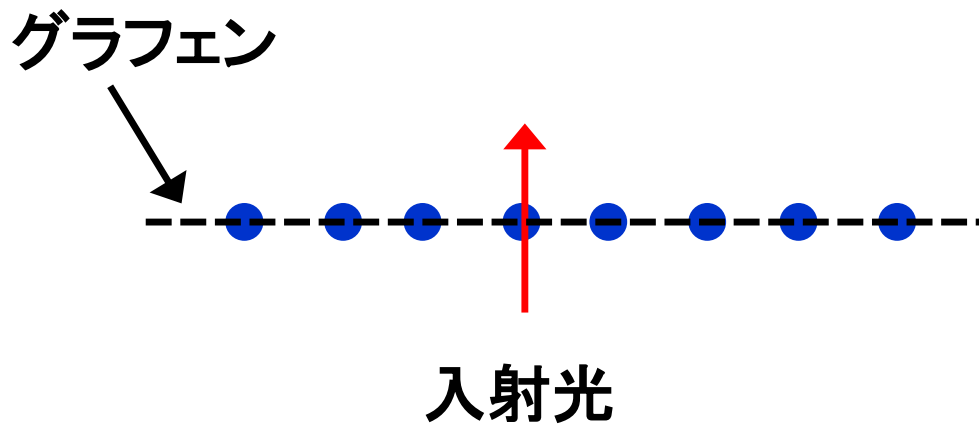


図 3-1-5-2-2-1 グラフェンの電磁界解析モデル

図 3-1-5-2-2-2(a)と図 3-1-5-2-2-2(b)に RCWA 法を用い、ケミカルポテンシャルをパラメータとして解析したグラフェンの吸収率、温度をパラメータとして解析したグラフェンの吸収率をそれぞれ示す。図 3-1-5-2-2-2(a)の解析条件は、 $T = 300 \text{ K}$ (室温),  $\Gamma = 5 \text{ meV}$  である。図 3-1-5-2-2-2(b)の解析条件は、 $\mu_c = 0 \text{ eV}$ ,  $\Gamma = 5 \text{ meV}$  である。また、グラフェンの厚さは  $0.7 \text{ nm}$  としている。

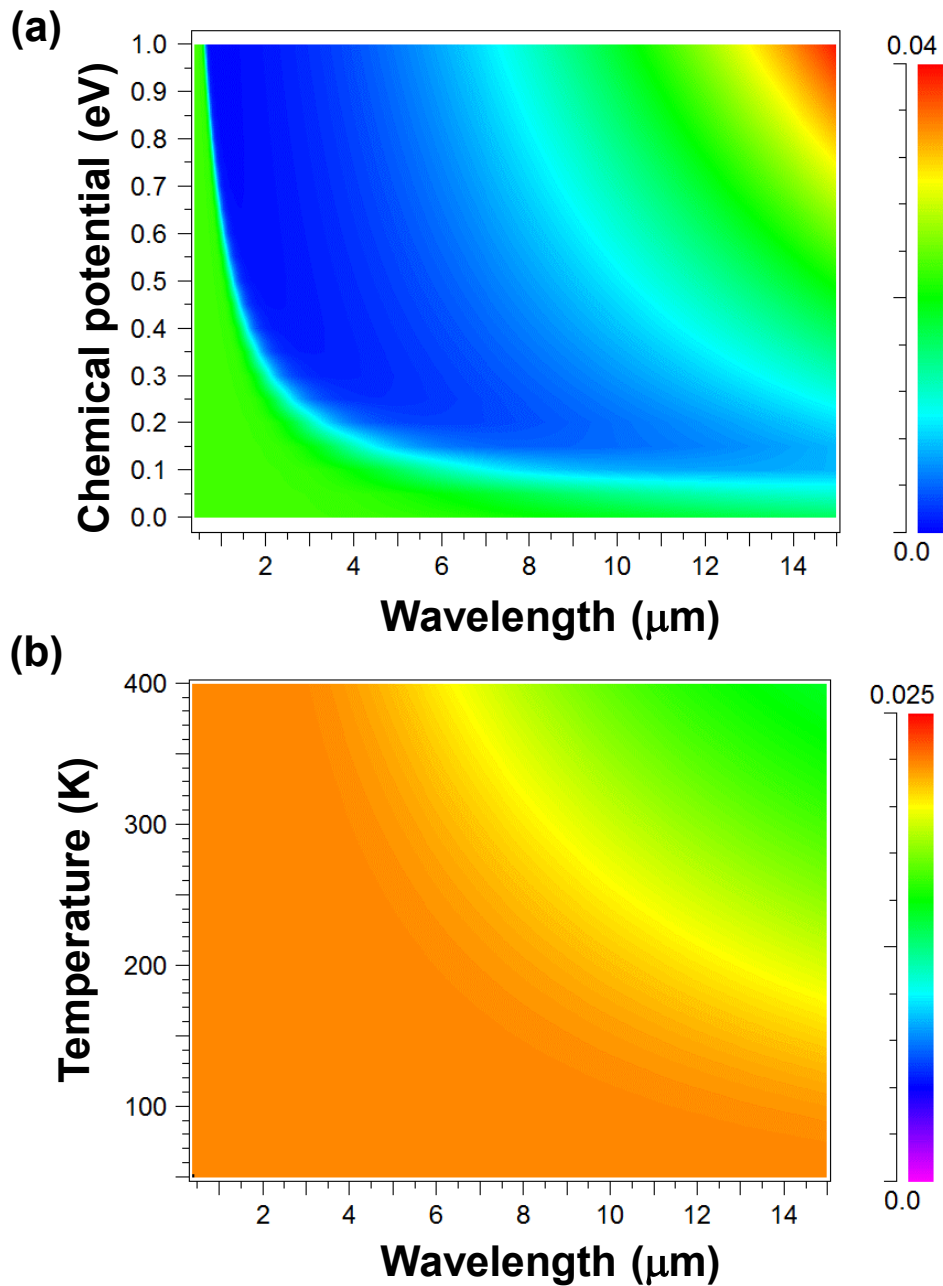


図 3-1-5-2-2-2 グラフェンの吸収率(a)ケミカルポテンシャルおよび(b)温度の影響  
右側のカラースケールは吸収率を表す。

図 3-1-5-2-2-2(a)から、ケミカルポテンシャルが 0 eV 付近の状況では、波長によらず吸収率が一定でありその値はほぼ理論どおり 2%程度であることがわかる。ケミカルポテンシャルが増加すると、フェルミレベルが移動し波長依存性が生じる。図 3-1-5-2-2-2(a)の解析結果も同様に、ケミカルポテンシャルが増加すると短波長側の吸収率の変化は少ないが、長波長側の吸収率は減少している。波長 14  $\mu\text{m}$  においてはケミカルポテンシャルが増加すると、次第に吸収率が増加している。これは、パウリ・ブロッキングと呼ばれるバンド内遷移による吸収が発生していることを示している<sup>11</sup>。

図 3-1-5-2-2-2(b)に示すように、熱の影響により長波長側では吸収率がわずかに減少している。しかし、全体的には吸収率の温度依存性は低いといえる。

### 3.1.5.2.3 グラフェンプラズモニクスによる赤外線検出検討

本節ではグラフェンを用いた赤外線吸収について検討する。特に、従来のメタマテリアル、メタサーフェスと呼ばれる表面構造により電磁波吸収技術をグラフェンに応用するを用いることで、グラフェンの赤外線吸収を増強することを目的として、新規なグラフェンパターンについて検討する。

まず、図 3-1-5-2-3-1(a)に示す平坦なグラフェン、半導体(Si)、金属反射層(Al)の平坦な 3 層構造について赤外線吸収を検討する。次に、図 3-1-5-2-3-1(b)に示すように最上層のグラフェンをパッチ形状に加工したグラフェンメタサーフェスについて検討する。

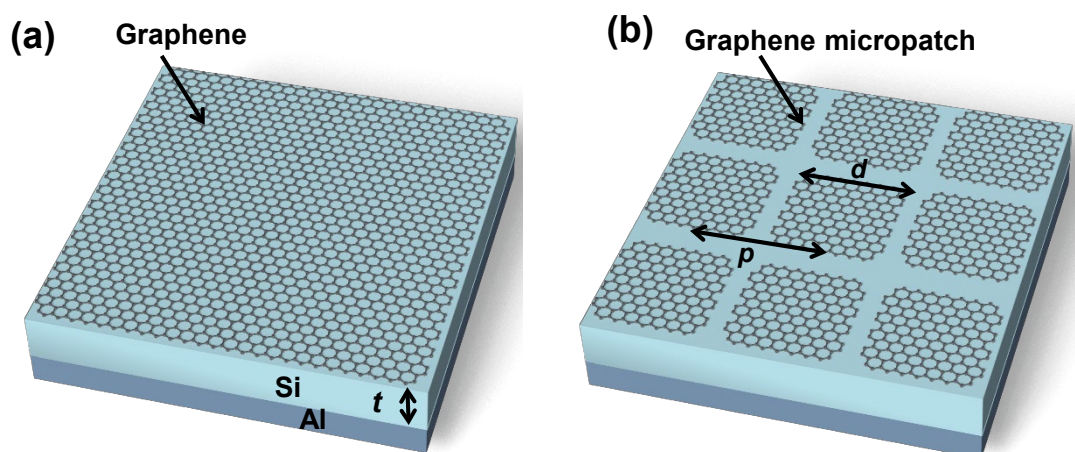


図 3-1-5-2-3-1 グラフェンメタサーフェス : (a)平坦なグラフェン、(b)パッチ形状のグラフェン

12

### グラフェンサリスバリアスクリーン

図 3-1-5-2-3-1(a)に示す構造について吸収率を解析する。Si の厚さを  $t$  とする。  $t$  を連続的に変化させて、ケミカルポテンシャルが 0, 0.3, 1.0 eV の場合について吸収率を解析した。本項での解析においては、 $T = 300$  K(室温),  $\Gamma = 5$  meV とし一般的な条件で解析した。結果を図 3-1-5-2-3-2(a)から図 3-1-5-2-3-2(d)に示す。図 3-1-5-2-3-2(a)は、グラフェンのない Si と Al のみの構造である。この構造と比較することでグラフェンの影響が明確になる。

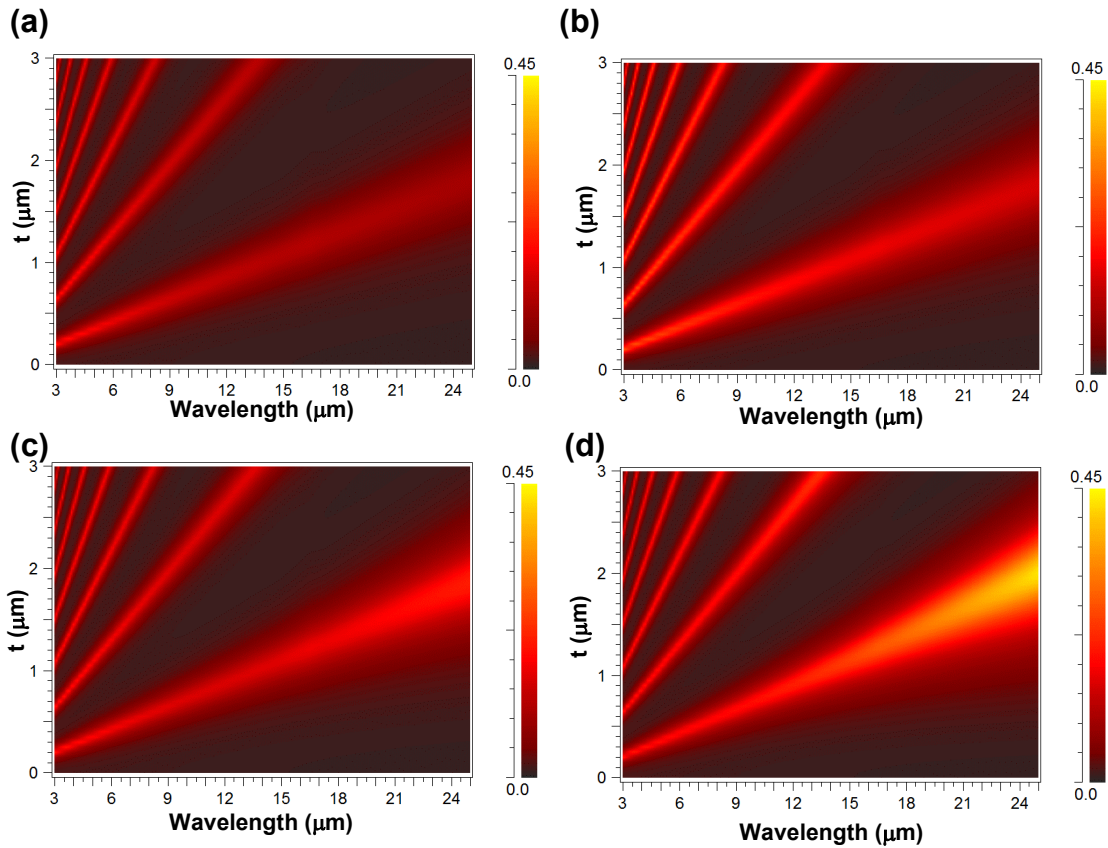


図 3-1-5-2-3-2 (a)Si と Al のみの場合(グラフェンのない構造)の吸収率、平坦なグラフェンを用いた場合の吸収率：ケミカルポテンシャル(b)0、(c)0.3、(d)1.0 eV<sup>12</sup>

図 3-1-5-2-3-2 より、吸収率は Si 層の厚さと比例していることがわかる。これは波長の 1/4 の共振モードを基本とした吸収モードの形成を意味しており、サリスバリースクリーン<sup>13</sup>と呼ばれる最も基本的な吸収体の動作と等しい。本結果から、グラフェンを用いた吸収体構造では、サリスバリースクリーンの性質である反射層とグラフェン膜の中間層の厚さが吸収波長を決定する要因となることが示された。

図 3-1-5-2-3-2 に示すように、グラフェンは原子 1 層の厚さでありながら、吸収率は最大 45% 程度が得られている。図 3-1-5-2-3-2(d)に示すように、ケミカルポテンシャルが 1.0 eV まで増加し金属的な状態になると吸収が増加する。よって、吸収率の増加にはケミカルポテンシャルの増強が有効である。

### グラフェンメタサーフェス

次に、図 3-1-5-2-3-1(b)に示す構造について吸収率を解析する。グラフェンパッチの周期、一辺の長さを  $p$ 、 $d$  と定義した。図 3-1-5-2-3-3(a)に  $d$  を 50 nm とし、 $p$  をパラメータとしたときの吸収率を示す。また、図 3-1-5-2-3-3(b)に  $p$  を 200 nm とし、 $d$  をパラメータとしたときの吸収率を示す。これらの解析において  $t$ 、 $\mu_c$  は 1.0  $\mu\text{m}$ 、0.3 eV に固定した。



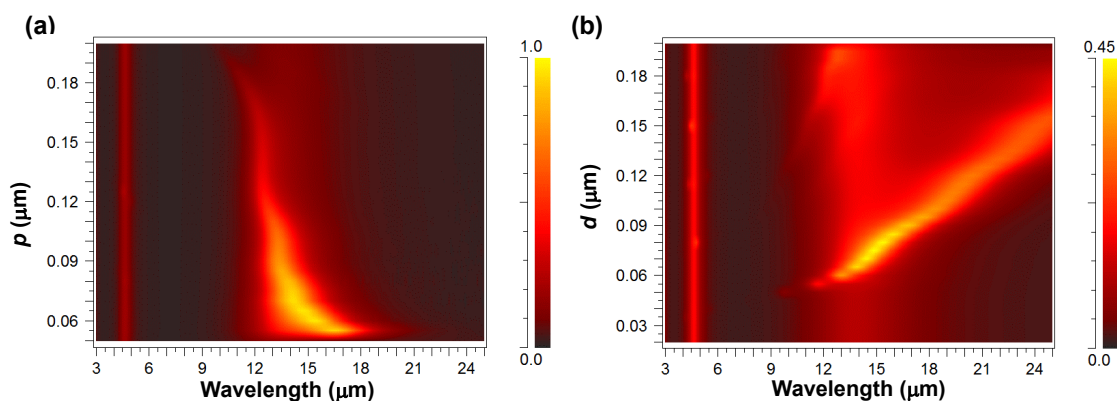


図 3-1-5-2-3-3 グラフェンメタサーフェスの吸収率 : (a) $p$  および(b) $d$  依存性<sup>12</sup>

図 3-1-5-2-3-3(a)より、 $p$  の変化に対する吸収波長の変化はわずかである。一方、グラフェンのパッチサイズに吸収波長はほぼ比例している。特にグラフェンパッチ間隔が狭いほうが、吸収率が大きい。また  $d$  を変化させた場合でも吸収は波長 15  $\mu\text{m}$  付近が強い。よって、本構造の場合、吸収率を決定しているのはグラフェン自体のプラズモン共鳴であるといえる。

次に、ケミカルポテンシャルの影響を検討するために、ケミカルポテンシャルを 0.3、1.0 eV の場合について、 $d$  をパラメータとして吸収率を解析した。 $t$ 、 $p$  は 0.75  $\mu\text{m}$ 、200 nm に固定した。結果をそれぞれ図 3-1-5-2-3-4(a)、(b)に示す。

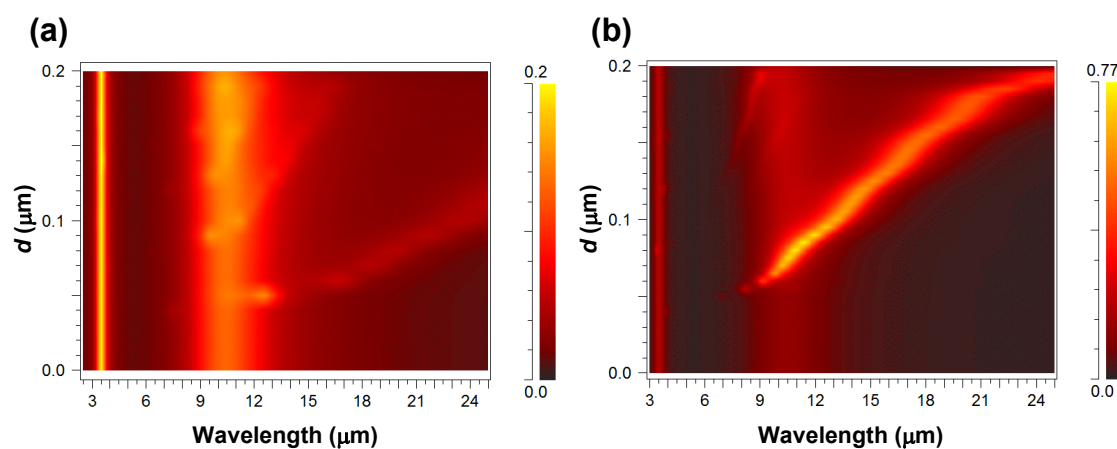


図 3-1-5-2-3-4 グラフェンメタサーフェスの吸収率 :  
ケミカルポテンシャル(a)0.3 eV および(b)1.0 eV<sup>12</sup>

図 3-1-5-2-3-4 においては、カラースケールの最大値が異なるため注意が必要である。図 3-1-5-2-3-4(a)のように、ケミカルポテンシャルが小さい場合は吸収率も小さい。また、グラフェンパッチサイズを変化させても、吸収波長の選択性は明確ではない。

一方、ケミカルポテンシャルが 1.0 eV と大きな図 3-1-5-2-3-4(b)の場合、グラフェンパッチサイズにより、吸収波長の波長選択性が明確に現れている。

これらの結果は、ケミカルポテンシャルによって吸収の ON/OFF が可能であることを示している。また、グラフェンをパッチ状に加工した場合、その大きさに吸収波長を制御可能であることが示された。

## まとめ

- ① 第一原理計算ソフト Advance/PHASE、Advance/NanoLabo により、第一原理計算によって、グラフェンのバンド構造を解析した。
- ② 第一原理計算より、層間距離を広げた 2 層グラフェンは、吸収が増大したまま単層グラフェンと同等の移動度が得られることから、光検出器応用に適していると考えられることを明らかにした。
- ③ グラフェンの光導電率を理論的にモデル化し、電磁界解析により、量子効率(吸収率)のケミカルポテンシャル依存性を電磁界解析により求めた。結果、ケミカルポテンシャルによって、量子効率の波長依存性が大きくなることが明らかになった。特に、赤外波長域において吸収を増強する場合、ケミカルポテンシャルを電荷中性点付近に調整することが有利である。
- ④ RSOFTE の電磁界解析ソフトを用いて、パッチ形状のグラフェンを周期的に配列したメタサーフェスによる吸収体構造を検討した。従来の金属パッチを用いたメタサーフェス吸収体と同様にグラフェンパッチによって吸収波長が制御可能であることが示された。
- ⑤ グラフェンのパッチ形状を制御することで、グラフェンを含めた構造体の吸収が増強することが明らかになった。

### 3.1.5.2.4 メタマテリアル・メタサーフェスによるグラフェンの量子効率向上

前節ではグラフェン自体をパッチ形状に加工することで吸収率を増強したが、ここではグラフェン自体の吸収率増強を目指して、グラフェンと金属の周期構造を基にしたメタサーフェスとの融合を検討した。特に用いたメタサーフェスはプラズモニックメタマテリアル吸収体 (PMA: Plasmonic Metamaterial Absorber) と呼ばれる吸収構造である。一般に PMA としては図 3-1-5-2-4-1 に示す、1)プラズモニック結晶型、2)Metal-Insulator-Metal(MIM)型、3)マッシュルーム型の三種類が候補である<sup>14</sup>。

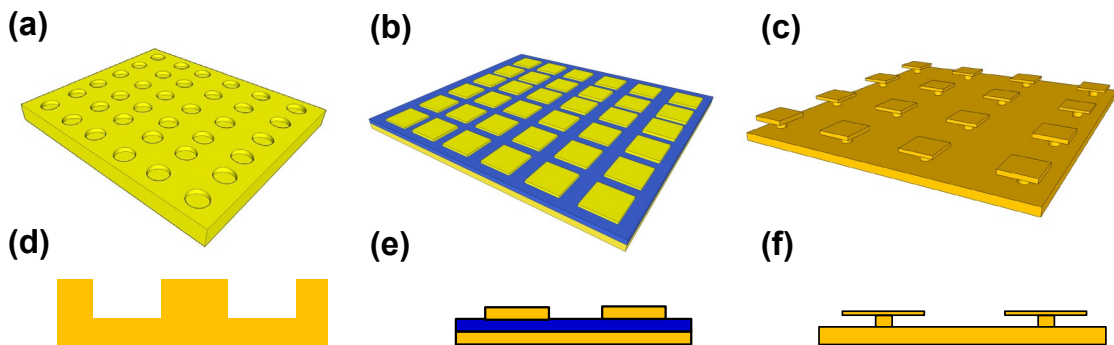


図 3-1-5-2-4-1 PMA ; (a, d) 結晶型、(b, e) MIM 型、(c, f) マッシュルーム型<sup>14</sup>

PMA とグラフェンを融合させることで、PMA の構造によって決定されるプラズモン共鳴波長において電磁界が増強される。局在した電磁界の近傍にグラフェンを設置すると、グラフェンにも電磁界が局在する。この状態は、グラフェンに繰り返して光が入射することと等しいため、グラフェンの吸収率が増強されることが期待できる。同時に、プラズモン共鳴は特定の波長のみで生じる。また、PMA の表面構造によっては偏光依存性をもたせることも可能である。つまり、PMA とグラフェンを融合させることで特定の波長あるいは偏光を選択的に検知することが可能になる。よって、感度が高く、波長選択、偏光検知が可能なグラフェン光検出器が実現できる。

赤外検出器自体で波長選択や偏光検知が可能になれば、物体の検知のみであった赤外線センサに、識別機能が搭載可能となる。熱源は固有のスペクトルをもつため、スペクトル分解することによって、熱源の正体が判別可能になる。また、偏光を統計的に識別することで自然物と人工物の識別が可能となる。

グラフェンは原子層の薄さであるため、PMA はできるだけ表面に凹凸のない構造が望ましい。よって、MIM 型 PMA を採用した。MIM 型 PMA は、最下層の金属層、中間の絶縁層、最上部に周期的に配置された金属パッチからなる。



図 3-1-5-2-4-2(a)に MIM 型 PMA の定常状態の電磁界分布の原理図、(b)(c)にそれぞれ電界、磁界分布を示す。解析については、FDTD 法を用いた。

図 3-1-5-2-4-2 から分かるように、上下の金属間に強い磁気共鳴が生じ、上下の金属層には反平行な電流が流れるため、最上層の金属パッチの端部には強い電界が局在することになる。この電界は、局在表面プラズモン共鳴に相当し、共鳴は金属パッチの長さ(図 3-1-5-2-4-2 の X 方向の長さ)で生じる。よって、共鳴波長は金属パッチの大きさで決定される。また、局在表面プラズモンとなることで、極めて微小な領域に電界が局在することになり、MIM 型 PMA の厚さは、全体で波長の 1/10 程度の薄膜となる。

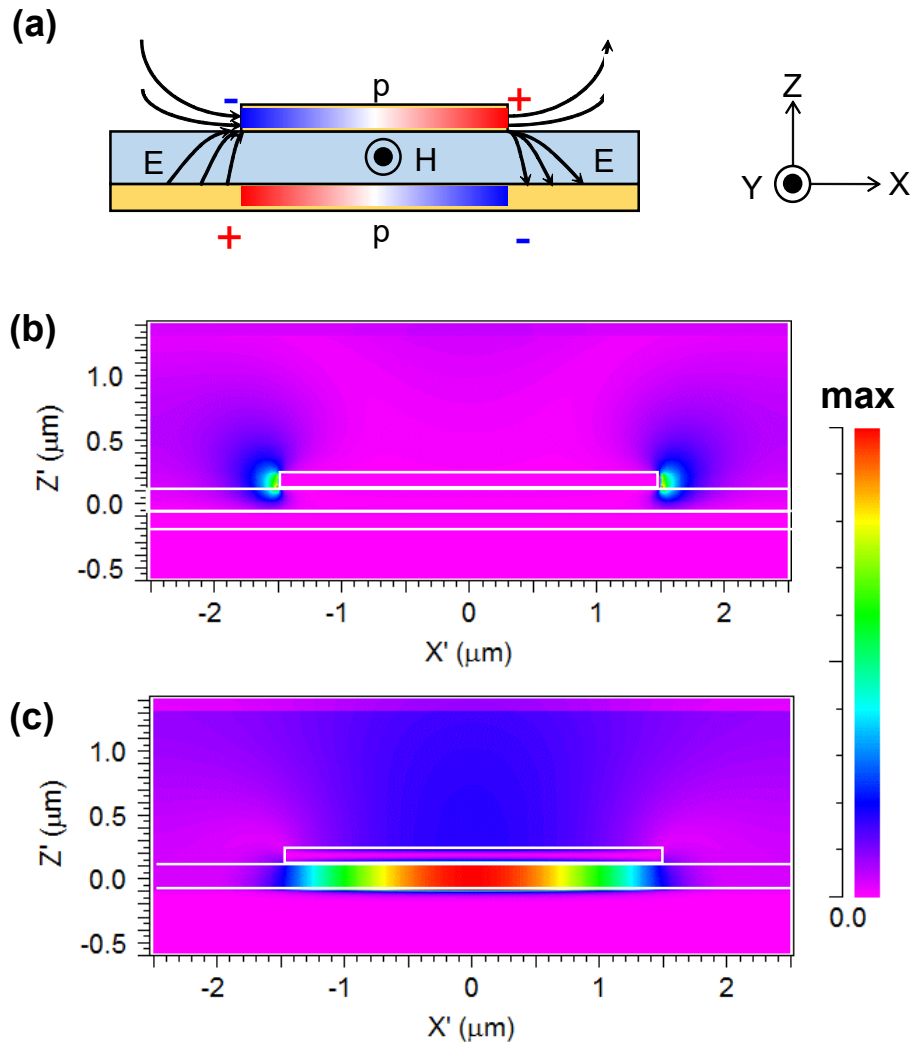


図 3-1-5-2-4-2 MIM 型 PMA : (a)電磁界分布の原理図<sup>15</sup>、(b)電界分布、(c)磁界分布

このような性質を利用すれば、MM 型表面にグラフェンを形成した場合、MIM 型 PMA の表面に形成される局在表面プラズモンがグラフェンにも局在することになり、グラフェンにおいて一種の共振状態となるため、グラフェンの吸収が増強すると考えられる。また、その増強効果はプラズモン共鳴波長のみとなり、波長選択が実現できる。よって、波長選択型グラフェン光検出器が実現できると考えられる。これまで、MIM 型 PMA あるいはメタサーフェスの上にグラフェンを形成し、プラズモン共鳴波長とグラフェンの相互作用を論じてきた。今回はさらに詳細な検討を行い、電磁界解析を用いてグラフェンのみの吸収を評価し、また実際に作製した試料の電気特性を評価することにより、検出器としての感度を検討した。

### MIM 型 PMA 中に形成したグラフェンの電磁界解析

グラフェンの光学モデルを用いて電磁界解析を行う。電磁界解析手法として、FDTD 法を用いた。RCWA 法では、解析に要する時間が少ないが、構造体全体の吸収のみしか求められなかった。一方、FDTD 法では、構造体の一部の吸収も求めることができる。よって、MIM 型 PMA 中のグラフェンのみの吸収を評価することができる。ただし、既に述べたようにグラフェンは極めて薄いため、その絶対的な吸収率の精度には議論の余地がある。よって、本研究では吸収率を相対値として評価した<sup>16</sup>。

図 3-1-5-2-4-3 に MIM 型 PMA 中にグラフェンを導入した解析モデルを示す。単層グラフェンが中間絶縁層と上部金属パッチの界面に形成されている。

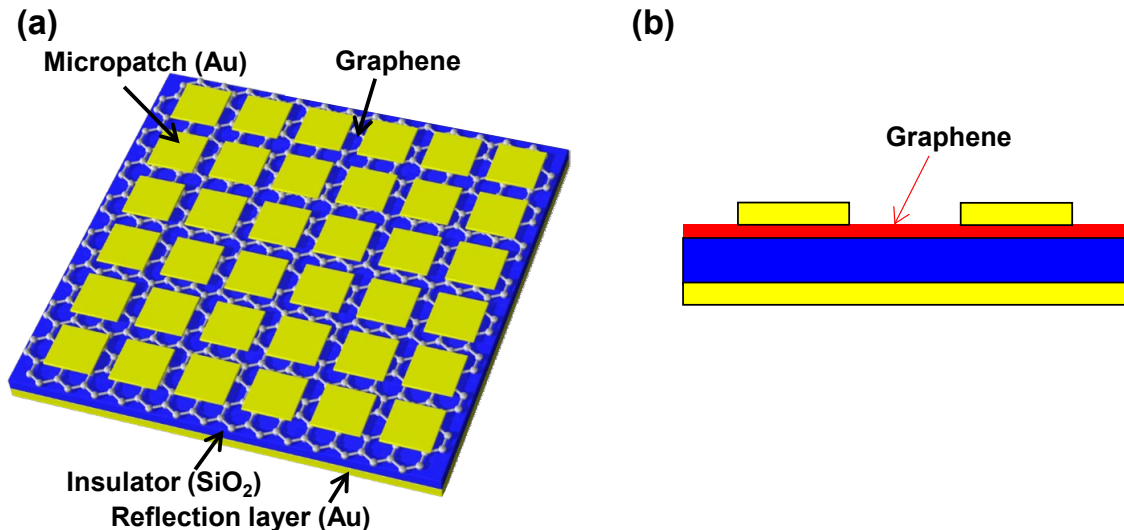


図 3-1-5-2-4-3 MIM 型 PMA 中に導入したグラフェン (a)斜視図、(b)断面図

### 解析結果

図 3-1-5-2-4-4 に金属パッチの一片を 1.1 μm、中間絶縁層を 100 nm とし、周期を変数とした場合のグラフェンの吸収特性を示す。

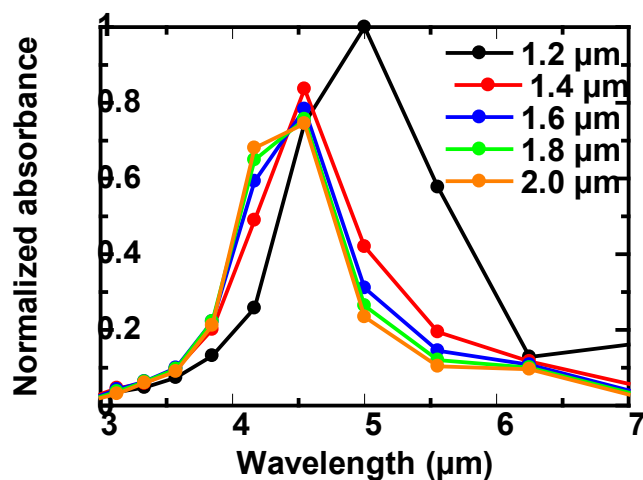


図 3-1-5-2-4-4 周期に対するグラフェン吸収率の変化<sup>16</sup>

図 3-1-5-2-4-4 から MIM 型 PMA によって、グラフェンの吸収特性が波長選択的に増加していることがわかる。また、最も短い周期である 1.2 μm のときが最も吸収が大きいことがわかる。

次に、周期を  $1.2\ \mu\text{m}$ 、金属パッチの一片を  $1.1\ \mu\text{m}$  に固定し、中間絶縁層の厚さをパラメータとしてグラフェンの吸収を解析した結果を図 3-1-5-2-4-5 に示す。

図 3-1-5-2-4-5 中間絶縁層の厚さに対するグラフェンの吸収率の変化<sup>16</sup>

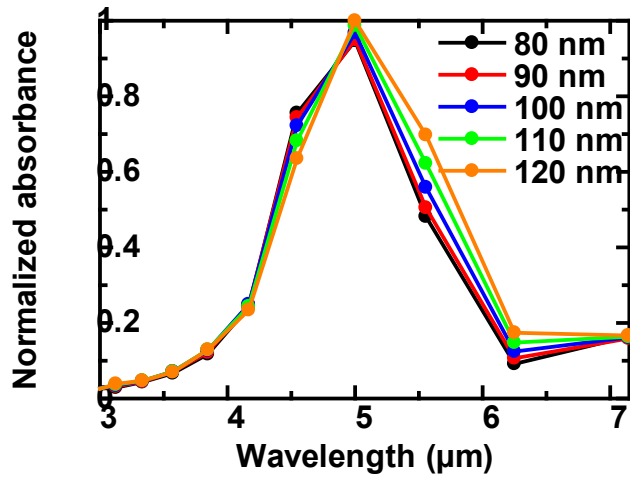


図 3-1-5-2-4-5 から、中間絶縁層を変化させた場合は、グラフェンの吸収率に有意な差が現れず、また吸収が増加している波長もほぼ変化しないことがわかる。これは MIM 型 PMA 自体の吸収特性が中間絶縁層の厚さによらないことから理解できる。

次に、MIM 型 PMA によって生じた局在表面プラズモン共鳴によるグラフェン吸収率の増強について、電磁界分布の定常状態を求めることで確認した。図 3-1-5-2-4-6 に定常状態における電界分布を示す。

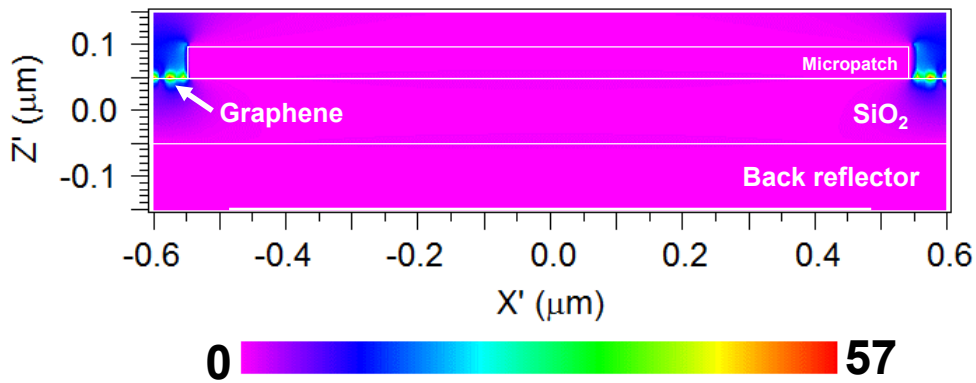


図 3-1-5-2-4-6 MIM 型 PMA に導入したグラフェンの電界分布<sup>16</sup>

図 3-1-5-2-4-6 の定常状態における電界分布から、金属パッチの端部近傍のグラフェンにおいて、入射電界の振幅の 57 倍も強い電界の局在が生じていることがわかる。また、この電界はグラフェン層に沿って伝搬し、距離とともに減衰している。つまり、入射した電磁波は局在表面プラズモンとしてグラフェン層に結合している。このように、MIM 型 PMA にグラフェンを導入することで、グラフェン上でプラズモン共鳴が局在することによって吸収が増加することが解析的に確認された。

### MIM 型 PMA 上に形成したグラフェンの電磁界解析

次に、図 3-1-5-2-4-7 に示す、MIM 型 PMA 上にグラフェンを形成した構造について、グラフェンの吸収について検討した。実際の検出器の作製を考慮した場合、グラフェンのプロセスダメージをできるだけ少なくするため、MIM 型 PMA を作製したのちに、グラフェンを形成することが好ましい。例えば、図 3-1-5-2-4-3 の構造であれば、グラフェンを形成したのちに金属パッチを作製する必要がある。よって、金属パッチを形成するための、フォトリソ、エッチング工程をグラフェン層も経ることになる。このため、レジストの残渣、エッチングの影響などにより、グラフェンの特性が劣化することが懸念される。よって、図 3-1-5-2-4-7 の構造が、グラフェンの受けるダメージが最も少ない構造といえる。

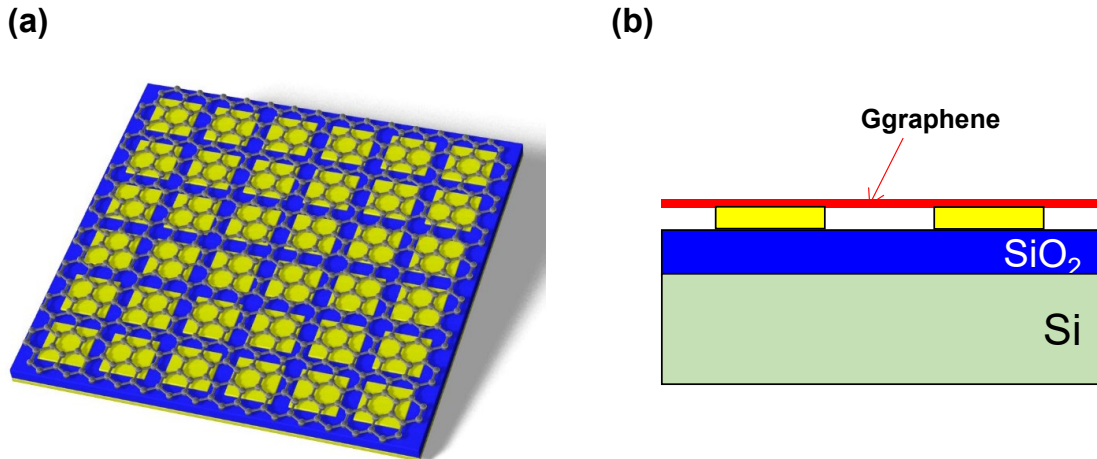


図 3-1-5-2-4-7 MIM 型 PMA 上に導入したグラフェン (a)斜視図<sup>16</sup>、(b)断面図

図 3-1-5-2-4-7 (b)には、グラフェンがたわむことなく平面を保っている構造を示しているが、解析モデルであり、実際にはグラフェンは表面の凹凸に沿った凹凸面となる。

図 3-1-5-2-4-8 に金属パッチの一片を  $1.1 \mu\text{m}$ 、中間絶縁層を  $100 \text{ nm}$  とし、周期を変数とした場合のグラフェンの吸収特性を示す。

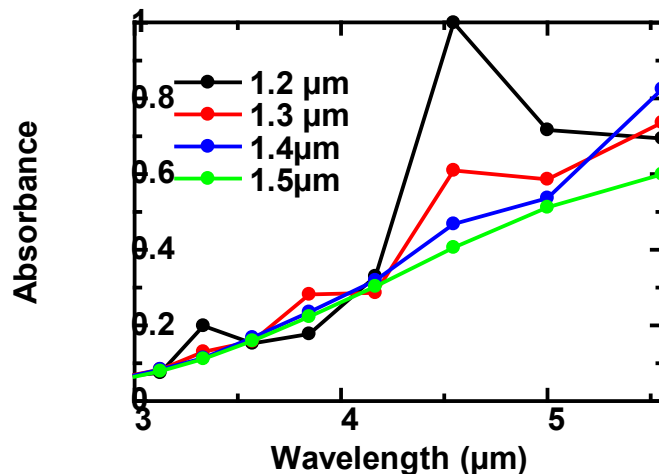


図 3-1-5-2-4-8 周期に対するグラフェン吸収率の変化<sup>16</sup>

MIM 型 PMA 上にグラフェンを形成した構造についても、周期が最も小さい場合に最も明確な吸収率の増加がみられる。しかし、MIM 型 PMA 中にグラフェンを形成した場合よりもその効果は明確ではない。原因は、解析モデルとしてグラフェンが金属パッチ上に平面状で存在し、表面の凹凸に沿う形状ではないことが考えられる。また、図 3-1-5-2-4-6 の電磁界分布からは金属パッチ下部の端部に電界が局在していることがわかる。これは、MIM 型 PMA の原理図 3-1-5-2-4-2(a)と

一致していることからわかる通り、MIM 型 PMA の局在表面プラズモンの性質である。よって、MIM 型 PMA 上にグラフェンを形成した場合でも、表面の凹凸に従ってグラフェンが存在すれば、局在表面プラズモンにより、さらに大きな吸収増強が可能であると考えられる。以下得られた知見をまとめる。

- (1) 金属パッチ下部あるいは上部にグラフェンを形成した構造において、波長選択的吸収増強が実現する。
- (2) 金属パッチの大きさにより、吸収を増強する波長を決定されるが、ギャップが小さい場合はその影響により共鳴波長が長波長化する。
- (3) 金属パッチ間のギャップを小さくすることにより、吸収が増強する。
- (4) 中間絶縁層の厚さは吸収特性にほぼ影響を与えない。
- (5) 金属パッチ下部の端部の電界が増強される。
- (6) 金属パッチ下部の端部の近傍にグラフェンを配置させた場合、グラフェンの吸収を最も増強させる。

### メタサーフェス構造によるグラフェンの吸収増強

MIM 型 PMA の類似構造として、メタサーフェス構造を検討する。メタサーフェスは MIM 型の最上層の周期的な金属パッチと中間絶縁層のみを Si 基板上に形成した構造である。上下の挟む金属共振器を持たないため、それ自体の吸収は弱い。表面上に局在表面プラズモンを生じることから、グラフェンのみの吸収増加に対しては有効な構造であると考えられる。また、最下層の金属層がないことから、作製工程が少なく、絶縁層に熱酸化膜を用いることができるため、絶縁特性の向上やグラフェンに接する絶縁膜の表面粗さが抑制できるなど、有利な点も多い。図 3-1-5-2-4-9 にメタサーフェス中に導入したグラフェンの電界分布を示す。

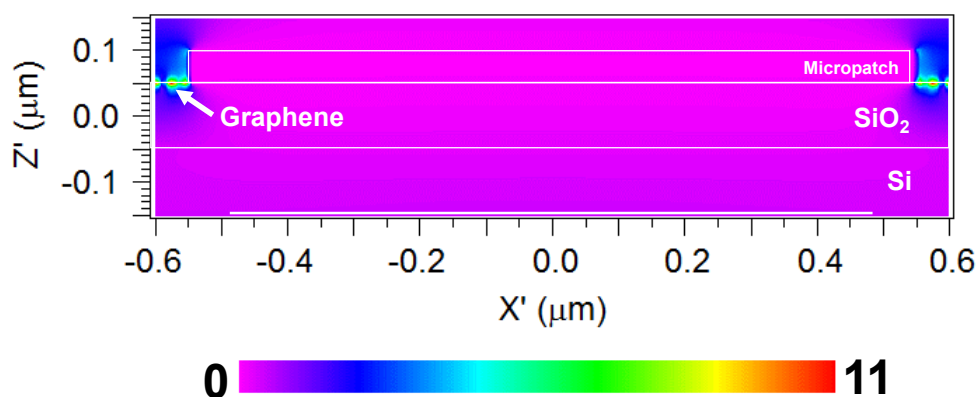


図 3-1-5-2-4-9 メタサーフェス中に導入したグラフェンの電界分布<sup>16</sup>

図 3-1-5-2-4-9 から、MIM 型 PMA と同様に金属パッチの端部に電界が局在していることがわかる。つまり、メタサーフェス構造においてもグラフェンの吸収を増強させることが可能である。

### メタサーフェス上のグラフェン

図 3-1-5-2-4-10(a)および図 3-1-5-2-4-10(b)にメタサーフェス上のグラフェンの模式図と実際に作製したメタサーフェスの SEM 写真を示す。図 3-1-5-2-4-10(a)に示すように、今回は、周期的な金属パッチだけではなく、左右の両端にソース・ドレイン電極を形成した。この場合、トランジスタ構造となりグラフェンの吸収増強効果を吸収率だけでなく、光電気特性の評価が可能になる。

図 3-1-5-2-4-10 (c)および図 3-1-5-2-4-10(d)はメタサーフェスの詳細な構成図である。周期的な金属パッチおよびドレイン・ソース電極は、リフトオフプロセスを用いて形成した。具体的には、EB 描画を用いてレジストを描画し、その後 Cr および Au を蒸着し、レジストを溶剤により除去することで、最終的な金パターンを得た。



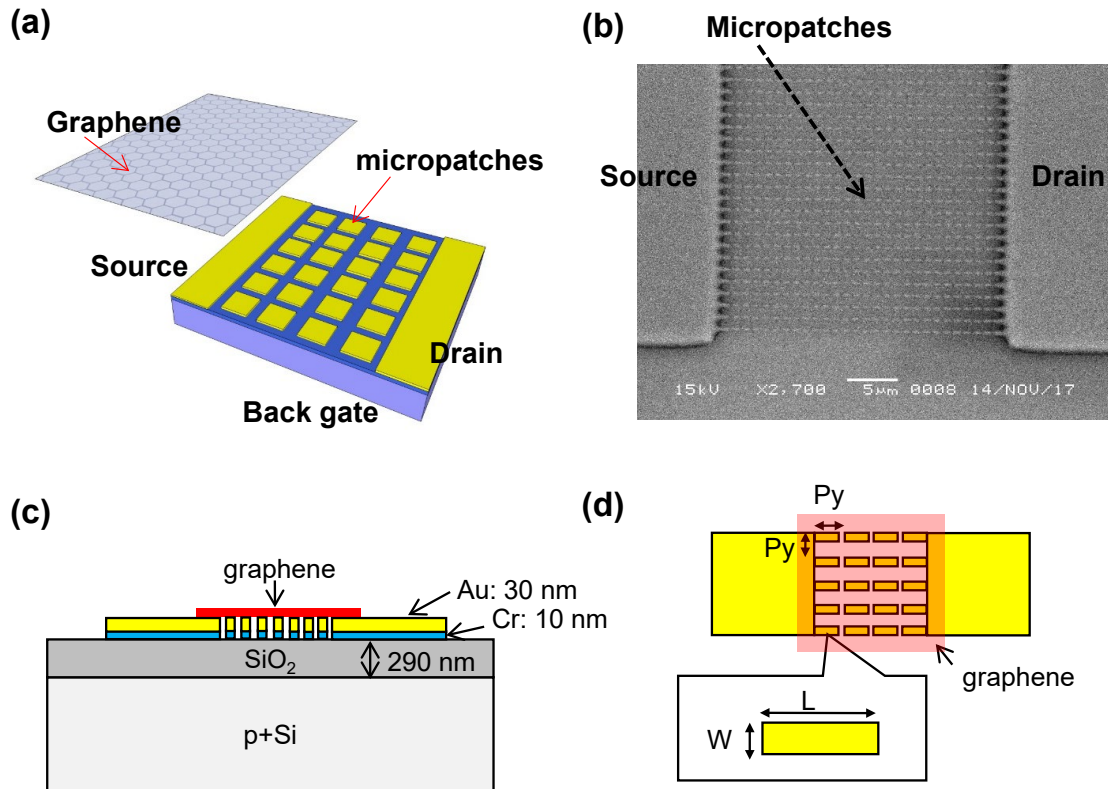


図 3-1-5-2-4-10 (a)メタサーフェス上に導入したグラフェン斜視図、(b)作製したメタサーフェスの SEM 写真、(c)断面図、(d)メタサーフェスの詳細な構成<sup>16</sup>

金属パッチの X 方向、Y 方向の周期を  $P_x$ 、 $P_y$ 、幅を  $W$ 、長さを  $L$  としている。様々な構成について反射率評価を行い、中波長赤外線波長域において最も電界増強が大きいと考えられる  $L=1.79 \mu\text{m}$ 、 $W=80 \text{ nm}$ 、 $P_x=2.01 \mu\text{m}$ 、 $P_y=1.2 \mu\text{m}$  を採用した。Y 方向の金属パッチの数は 15 個、X 方向の金属パッチの数は 24 個である。

図 3-1-5-2-4-10 (b)に示す、メタサーフェス上にグラフェンを形成した試料について、波長  $4.6 \mu\text{m}$  の赤外レーザーのパルスに対する電気応答特性を測定した結果を図 3-1-5-2-4-11 に示す。測定温度は 15 K である。

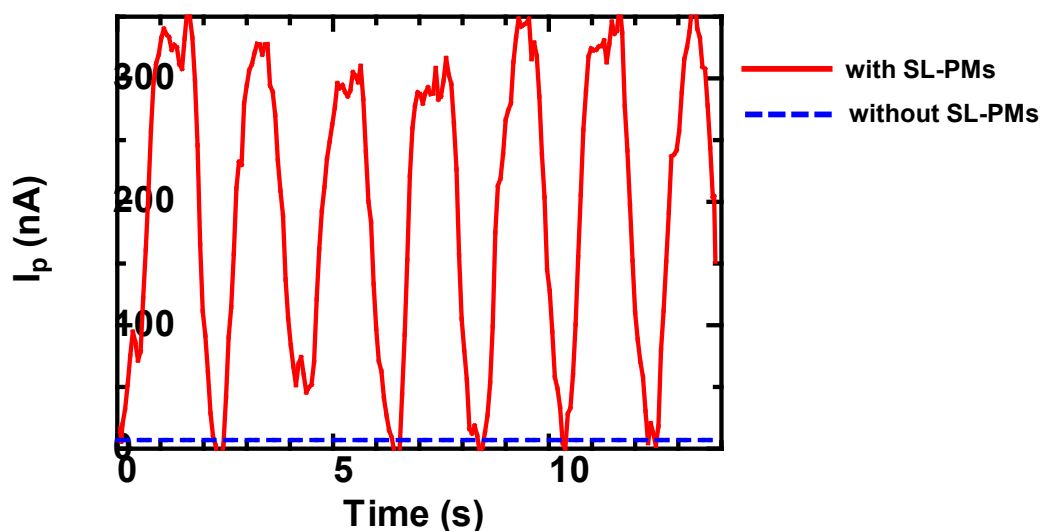


図 3-1-5-2-4-11 メタサーフェス上のグラフェンの波長  $4.6 \mu\text{m}$  赤外線パルス応答特性<sup>16</sup>

図 3-1-5-2-4-11 には比較のため、メタサーフェスを有しない、通常のグラフェントランジスタの応答特性も同時に示した。本結果から、応答の差を比較すると、メタサーフェス上にグラフェンを形成した構造は、メタサーフェスのない通常のグラフェントランジスタと比較して、約 50 倍の感度の増強が得られた。この感度増強はメタサーフェスが形成した局在表面プラズモンの影響であると考えられる。

以下に得られた知見をまとめる。

- (1) メタサーフェス自体の吸収率は MIM 型 PMA と比較して大きくないが、表面に局在表面プラズモンを形成するため、グラフェンの吸収を増強する効果が期待できる。
- (2) 電磁界解析により、グラフェン上への局在表面プラズモンを確認。
- (3) メタサーフェス上にグラフェンを形成した試料を作製。  
メタサーフェス上にグラフェンを形成した試料において、メタサーフェスのない場合と比較して、約 50 倍の感度増強を確認。

### 3.2 ② グラフェン等 2 次元機能性原子薄膜を用いた赤外線検知素子の高性能化の検討

#### 3.2.1 光ゲート効果

図 3-2-1-1 にトランジスタ型グラフェン光検出器の光ゲート効果の原理図を示す。光ゲート効果は、グラフェンチャネルの周囲に位置する光増感層によって生じる。光増感層に光が入射して生じた光キャリアが、素子内に電気的変化を生じさせ、グラフェンチャネルに電圧変化を生成する。その結果、グラフェンのキャリア密度が変化し、大きな電気信号の変化が得られる。光ゲート効果に用いる光増感層として、量子ドット、n 型または p 型 Si 基板、および他の炭素材料<sup>17,18</sup>などが使用されてきた。最近、我々は、Si または InSb または LiNbO<sub>3</sub> 基板による光ゲート効果を用いて、可視および近、中、長波長赤外の高感度グラフェン光検出器を実証した。

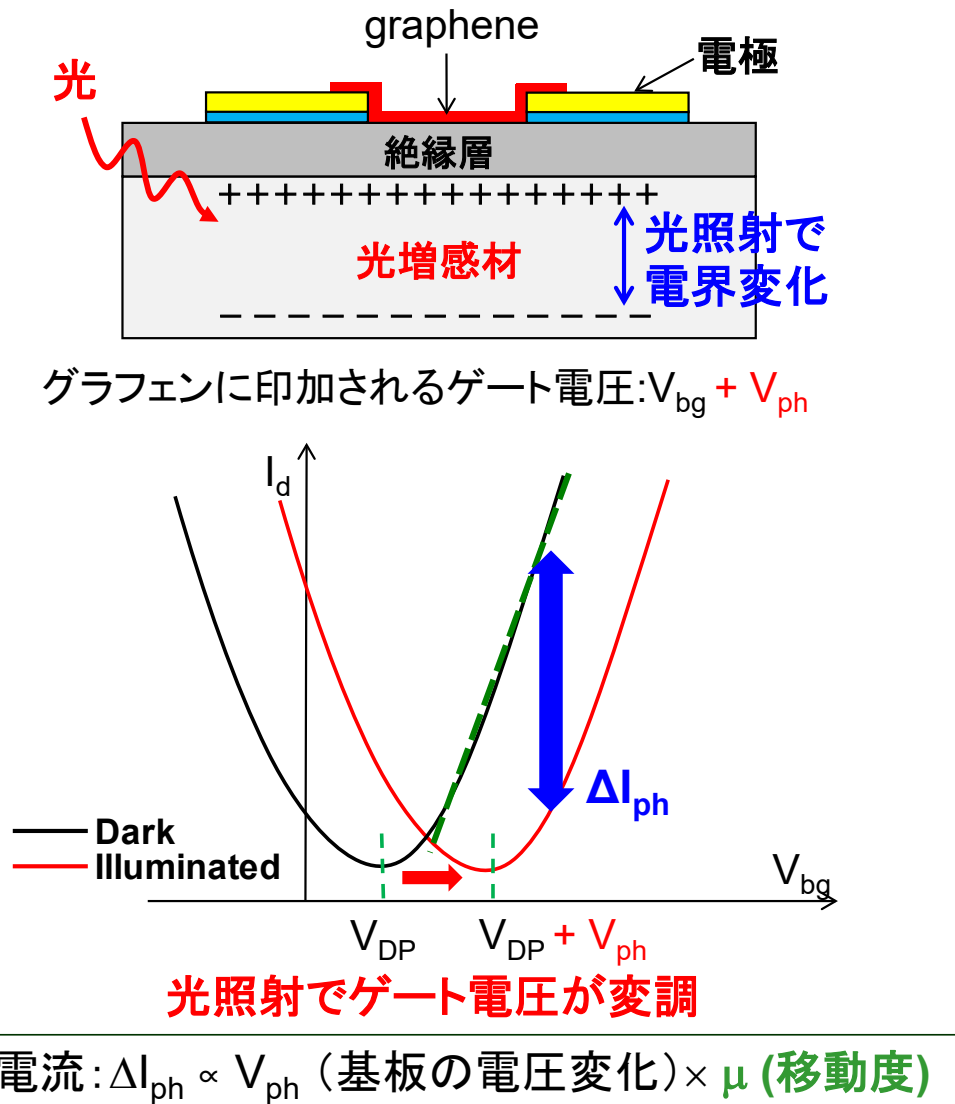


図 3-2-1-1 光ゲート効果の原理図

##### 3.2.1.1 中赤外波長域における光ゲート効果による高感度化

これまでに、InSb 基板を用いた光ゲート効果を適用した高感度グラフェン中赤外を実証している。本節では、グラフェンを用いた赤外線検知素子の高性能化検討として、光ゲート効果の有効性を詳細に評価するとともに、グラフェン光検出器のトランジスタ構造の最適化を行った。



## 素子作製と光応答測定条件

図 3-2-1-1-1 に InSb 基板を用いたグラフェン光検出器の模式図を示す。グラフェン光検出器の構造にはソース、ドレイン、バックゲート電極を有し、絶縁層上にグラフェンを配置するグラフェン FET を用いた。素子の作製プロセスには、すでに述べた Si 基板を用いたグラフェン光検出器と同様の方法で作製した。

Ge ドープ p 型 InSb 基板 (厚み 625  $\mu\text{m}$ 、抵抗率 2.5  $\Omega\text{cm}^{-1}$ 、結晶方位 (111)B、面内キャリア移動度 9,031  $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ) を支持基板兼、光増感材として用いた。プラズマ化学気相成長装置 (PD-270STLC, Samco) を用いて InSb 基板の上に厚み 260 nm のオルトケイ酸テトラエチル (TEOS)-SiO<sub>2</sub> 絶縁層を形成した。TEOS-SiO<sub>2</sub> 絶縁層上にソース、ドレイン電極として、Cr 10 nm/Au 30 nm 金属膜をスパッタ成膜した。グラフェンを CVD によって合成し、TEOS-SiO<sub>2</sub> 絶縁層とソース、ドレイン電極上に転写した。最後に、フォトリソグラフィ工程と酸素プラズマエッチングによって幅 5  $\mu\text{m}$ 、長さ 5、10、15、20  $\mu\text{m}$  の複数の大きさでグラフェンチャンネルを形成した (図 3-2-1-1-1 (b))。

素子の作製後、グラフェンの膜質と層数をラマン顕微鏡によって評価した。図 3-2-1-1-1 (c) に 512 nm レーザ光励起下で得たグラフェンチャンネルのラマンスペクトルを示す。グラフェンを形成する炭素原子の  $\text{sp}^2$  混成軌道由来の G バンド (1580  $\text{cm}^{-1}$ ) ピーク値が、結晶欠陥や端面における炭素結合破断に由来する 2D バンド (2700  $\text{cm}^{-1}$ ) ピーク値よりも小さく、また、2D バンドのスペクトル線幅が細いことから、単層グラフェンがチャンネル部に形成されていることを確認した。

中波長赤外光に対する光応答として、ソース-ドレイン電圧 ( $V_{\text{sd}}$ ) 及びバックゲート電圧 ( $V_{\text{bg}}$ ) 印加時の素子の電気特性を評価した。真空冷却環境 (10<sup>-4</sup> Pa、50-150 K) に設定した真空プローバ (GRAIL10-415-4-LV-HT-OP, Nagase Techno-Engineering) 内に素子を設置した。量子カスケードレーザ (QD4580, Thorlabs) より発振した波長 4.6  $\mu\text{m}$  の中赤外光をグラフェンチャンネル部の直上より照射した。ピンホール ( $\phi$ 1 mm、P1000H, Thorlabs) 通過後のレーザ光強度をパワーメータ (RkP-575, LaserProbe) で測定した。レーザ光強度は 0.9 mW であり、光束密度に換算すると 81.6  $\text{mW} \cdot \text{cm}^{-2}$  に相当した。素子の電気信号を半導体デバイス・パラメータ・アナライザによって測定した。

直流電圧を印加した際の素子の電流変化を、80 ms の積算時間で測定した。電源ノイズを除去するため、半導体デバイスアナライザの PLC (Power Line Cycle) 機能を用い、A/D コンバータの積算周波数を電源周波数と同期した。また、半導体デバイス・パラメータ・アナライザ内の 0 V 電源に仮想接地することで電気接地 (アース) した。光応答として、波長 4.6  $\mu\text{m}$  の中赤外光照射時と非照射時におけるソース-ドレイン電流の変化を評価した (光電流  $I_{\text{ph}} = I_{\text{light}} - I_{\text{dark}}$ )。評価の際、Si 基板を用いたグラフェン FET を従来素子として用意し、試作素子と光応答を比較した。(1) Si 基板を用いたグラフェン FET の絶縁層にはより良好な絶縁性能を有する熱酸化 SiO<sub>2</sub> を厚み 290 nm で成膜したこと、(2) 基板に p 型 Si 基板 (厚み 625  $\mu\text{m}$ 、抵抗率 1-20  $\Omega\text{cm}^{-1}$ 、結晶方位 (100)) を用いたこと、の二点以外は試作素子と同じ作製条件、プロセスを用いた。なお、区別のため InSb 基板を用いたグラフェン FET を「InSb グラフェン FET」、Si 基板を用いたグラフェン FET を「Si グラフェン FET」と呼称する。

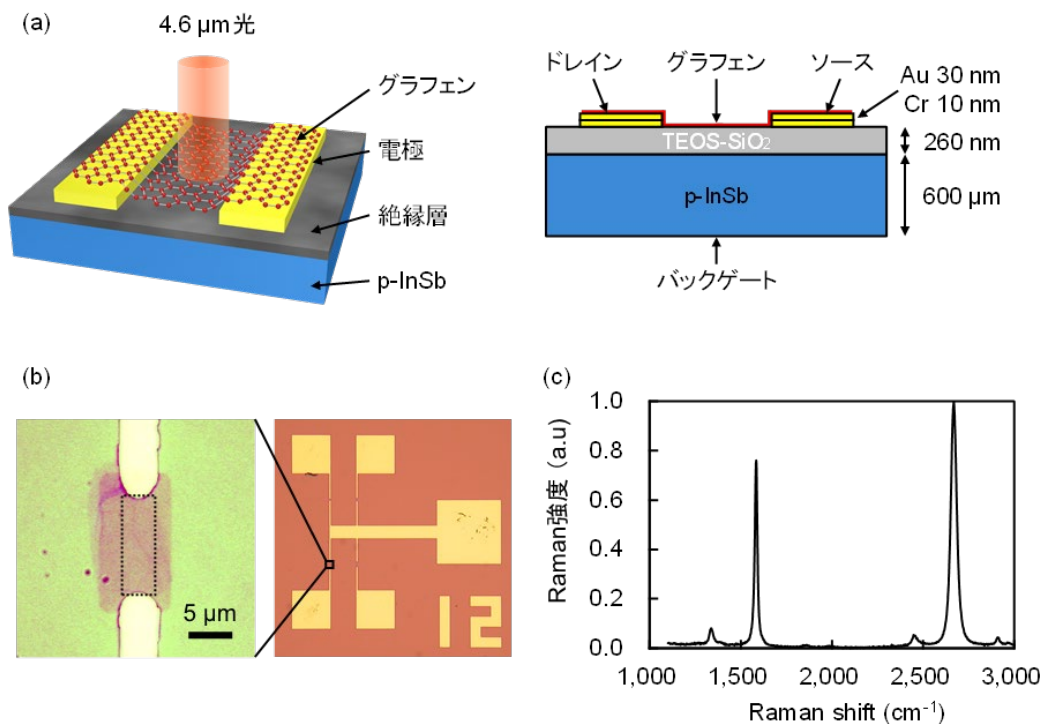


図 3-2-1-1-1 (a) InSb グラフェン FET の模式図。(b) チャンネル部の光学顕微鏡像。(c) グラフェンチャンネル部のラマンスペクトル<sup>5</sup>。

### 光ゲート効果による高感度化原理

図 3-2-1-1-2 に中波長赤外光照射時における光ゲート効果の発生メカニズムを示す。光ゲート効果は、光照射時の光増感材内部電界の変調に伴う、グラフェンに印加されるゲート電圧の変調効果を意味する。光増感材内部の電界変調にグラフェンが影響を受ける様、バックゲート電圧は光増感材を經由してグラフェンに印加される (図 3-2-1-1-2 (a))。中波長赤外光照射により InSb 光増感材内に光キャリアが生じる。バックゲート電圧によって生じた光キャリアは光電子と光正孔に分離される。バックゲート電圧によって絶縁層-InSb 光増感材界面に生じた空乏層が生じている。本素子では光増感材に p 型 InSb 基板を用いており、光励起された電子正孔対のうち光電子の蓄積によって正のゲート電圧変調が生じる (図 3-2-1-1-2 (b))。ゲート電圧の変調によって電界効果に変調され、グラフェンにおける多大な電気特性変化を生じる。つまり、蓄積した光電子はグラフェンに直接注入されてはならず、ゲート電圧、電界効果の変調を引き起こし、グラフェンチャンネルに大きな電流変化を引き起こす役割を持つ (図 3-2-1-1-2 (c))。以上より、光ゲート効果によってグラフェンチャンネルの電流に大きな変化が生じ、光応答として測定される。

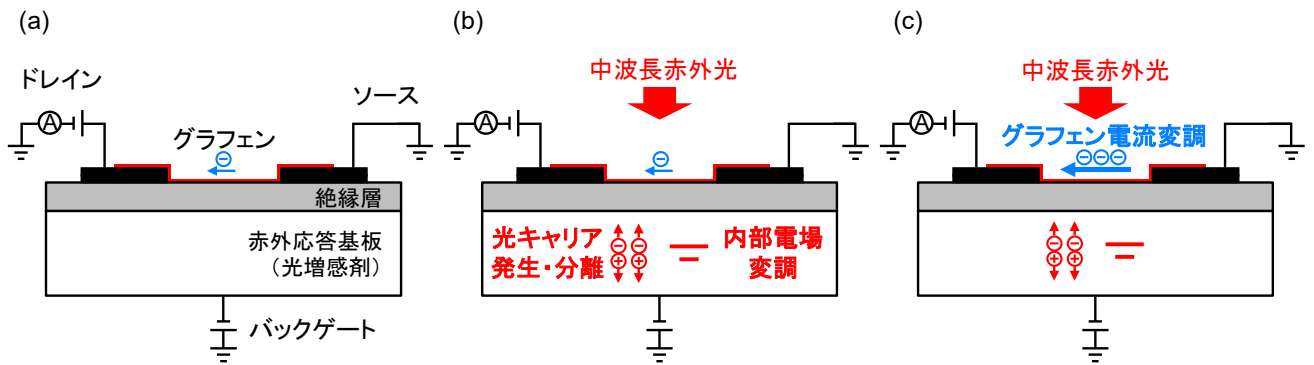


図 3-2-1-1-2 中波長赤外光照射時の光ゲート効果発生メカニズム。(a) 光非照射、(b, c) 中波長赤外光照射時におけるグラフェン光検出器の応答の様子。

### 中波長赤外光応答の評価

試作した中波長赤外グラフェン光検出器の光応答結果について述べる。まず、波長  $4.6 \mu\text{m}$  の中赤外光に対する応答を測定し、受光感度を求めた。また、光強度、光波長、温度依存性について評価した。さらに印荷電圧への依存性を測定し、試作した素子の FET 動作を評価した。

図 3-2-1-1-3 に波長  $4.6 \mu\text{m}$  の中波長赤外光照射時の素子の応答を示す。計測条件として  $V_{sd}$  を  $1.0 \text{ V}$ 、 $V_{bg}$  を  $0 \text{ V}$ 、環境温度を  $50 \text{ K}$  に設定した。また、光源として 2 秒周期 ( $0.8 \text{ s ON}$ 、 $1.2 \text{ s OFF}$ ) のパルスレーザ光を用いた。パルスレーザ光照射に対して、素子は  $2.07 \pm 0.02 \mu\text{A}$  の明瞭な光応答を示した。また、基板電流の変調が素子の光応答に連動することを確認した。基板電流の変動は InSb 基板内の光キャリア生成によるものと考えられ、素子の光応答が InSb 光増感材の光ゲート効果に起因することを示唆する。受光感度  $R$  は

$$R = \frac{I_{ph}}{PA} \quad (3.2.1.1.1)$$

で表される。ここで、 $P$  は入射光強度 [ $\text{W} \cdot \text{cm}^{-2}$ ] である。また、 $A$  は受光面積 [ $\text{cm}^2$ ] であり、グラフェンチャネル面積に相当する。上式 (3.2.1.1.1) より、中波長赤外光に対する素子の受光感度として、 $33.8 \text{ AW}^{-1}$  と極めて高い値が得られる。ここで、 $A$  はグラフェンチャネル面積に相当するとしたが、光ゲート効果はグラフェンチャネル直下の InSb 光増感材における光キャリア生成によって生じることから、 $A$  は InSb 中のキャリア拡散に影響を受ける。キャリアの拡散長  $L_n$  は

$$L_n = \sqrt{D_n \tau_n} \quad (3.2.1.1.2)$$

で表される。ここで、 $D_n$  は拡散係数 ( $\sim 2,000 \text{ cm}^2 \cdot \text{s}^{-1}$ )、 $\tau_n$  は電子の減衰時間 ( $\sim 10^{-10} \text{ s}$  ref.19) である。上式より本素子面内のキャリア拡散長は  $4.47 \mu\text{m}$  と求まる。この値は、グラフェンチャネルの大きさとはほぼ同等の値である。したがって、光ゲート効果に有効な光キャリア生成領域は、グラフェンチャネルのごく近傍のみに制限されることが分かる。この低いキャリア拡散長は、Si や GaAs 等の他の光増感材候補材料が数十から数百  $\text{cm}^2 \cdot \text{s}^{-1}$  の  $D_n$  をもつのに比べて、InSb が高い  $D_n$  をもつことに起因する。拡散長が短い場合、素子上に高密度にチャネルを配置しても迷光の影響が低減されることから、アレイ化、イメージセンサ化に有利である。

図 3-2-1-1-4 に中波長赤外光応答の光強度依存性を示す。 $\phi 1 \text{ mm}$  のピンホール通過後のレーザ光強度をパワーメータ (RkP-575、LaserProbe) で測定し、グラフェンチャネル部における光束密度と受光感度を算出した。強度  $6.5$ 、 $13.5$ 、 $19.9$ 、 $25.5$ 、 $44.6$ 、 $61.2 \text{ nW}$  の  $4.6 \mu\text{m}$  レーザ光入射に対して、素子はそれぞれ  $1.05$ 、 $1.22$ 、 $1.25$ 、 $1.26$ 、 $1.38$ 、 $1.94 \mu\text{A}$  の光電流を示した。同応答を光

束密度と受光感度に換算すると、8.6、18.0、26.6、34.4、59.5、81.6  $\text{mW}\cdot\text{cm}^{-2}$  のレーザ光入射に対して、素子はそれぞれ 162.2、90.3、63.0、49.4、31.0、31.7  $\text{A/W}$  の受光感度で応答を示した。微弱光照射時に素子は高い感度を示した一方で、レーザ光強度上昇に伴い応答の増加量は緩やかになり、受光感度は 30  $\text{A/W}$  程度に飽和した。

高強度の中波長赤外光照射時に対して光感度が低下した原因として、グラフェンの光ゲート効果が素子のごく表面近傍に影響を受けているためだと考えられる。p 型 InSb で生じたフォトキャリアはバックゲート電圧で分離され、光正孔が InSb と TEOS-SiO<sub>2</sub> 絶縁層界面の空乏層に蓄積する。光強度を上げ、InSb 深部に侵入した中波長赤外光によって生じた光正孔の一部は、空乏層まで達せず再結合し失活すると考えられる。より高い光強度でも光ゲート効果を効率的に発生させるには、(1) 光増感材内部に pn 接合を形成するなど、空乏層領域をより拡大する、(2) 素子底部にバックゲート電極を兼ねたメタライズ処理を行うことで、反射光も光キャリア生成に利用する、そして (3) もっとも光ゲート効果の生成への寄与が大きい素子表面部に、プラズモニクス構造など特定波長の吸収を増強する構造を設置することで、素子表面部での光吸収率を向上する等の方法が効果的であると考えられる。

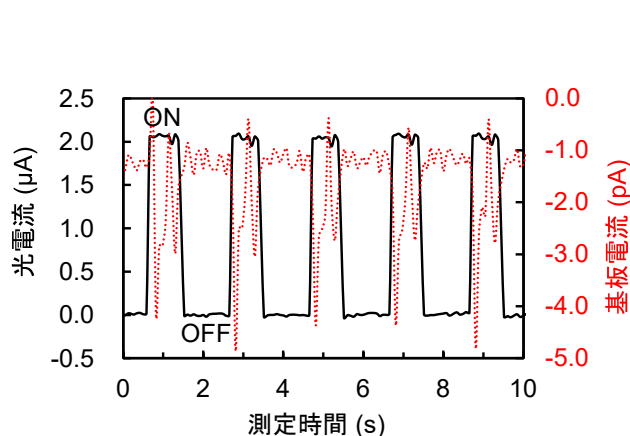


図 3-2-1-1-3 中波長赤外光照射時の光電流 (黒、実線) と基板電流 (赤、点線) の時間変化の様子<sup>5</sup>。

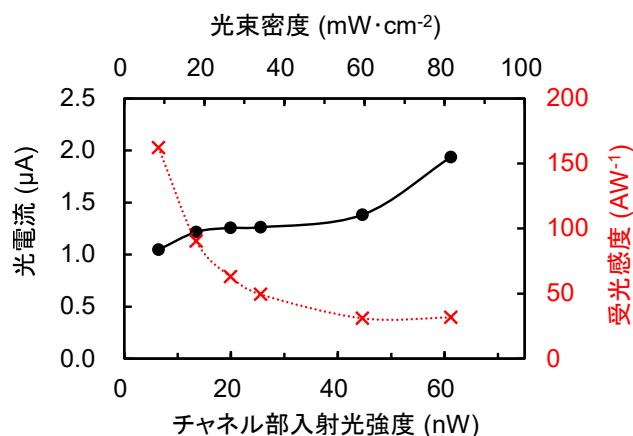


図 3-2-1-1-4 光電流 (黒実線) と受光感度 (赤点線) の光強度依存性。

### ディラックポイント調節による高性能化

上述したグラフェンの中波長赤外光応答は、グラフェンのディラックポイントを制御し、動作電圧印加時の電界効果移動度を向上させることで、光応答を増強した結果である。本評価においては、光応答測定前にグラフェンを 150°C 温度下で真空アニールし、グラフェン表面の水分等吸着物を除去することで、ディラックポイントを調節した。

図 3-2-1-1-5 に測定温度 77 K における、真空アニール前後のグラフェンのディラックポイント推移と中波長赤外光応答の変化を示す。電界効果移動度の最大値はディラックポイントから  $\pm 10$  V の領域で得られることが分かっている。光応答が最大となる  $V_{\text{bg}} = 0$  V 付近で電界効果移動度が最大となるように、 $V_{\text{bg}} = 7.5$  V 付近を目指し、結果として  $V_{\text{bg}} = 7.7$  V にディラックポイントを調節した (図 3-2-1-1-5(a))。ディラックポイントの調節後、 $V_{\text{bg}} = 0$  V における電界効果移動度は、調節前の  $1,070 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$  から  $5,540 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$  へと約 5 倍に向上した。また、中波長赤外光

応答も  $0.58 \pm 0.11 \mu\text{A}$  から  $2.51 \pm 0.33 \mu\text{A}$  へと、ほぼ電界効果移動度の変化と同様に向上した (図 3-2-1-1-5(b))。

また、より高温での中波長赤外光応答動作を実現した。図 3-2-1-1-6 に測定温度 150 K におけるディラックポイント調節前後の中波長赤外光応答を示す。ディラックポイントの調節前は素子の暗電流の変動が大きく、中波長赤外光応答を確認できない (図 3-2-1-1-6 (a))。一方で、ディラックポイントの調節後は暗電流の変動が低下し、素子のレーザ光 ON、OFF と連動した光応答を確認できる (図 3-2-1-1-6 (b))。暗電流の低下はディラックポイントの調節効果にくわえて、熱処理によるグラフェン-電極間のコンタクト改善によるとも考えられる。

以上より、グラフェンのディラックポイント調節によって赤外応答量の増加と、暗電流、ノイズ減少に伴う動作温度の向上を果たした。

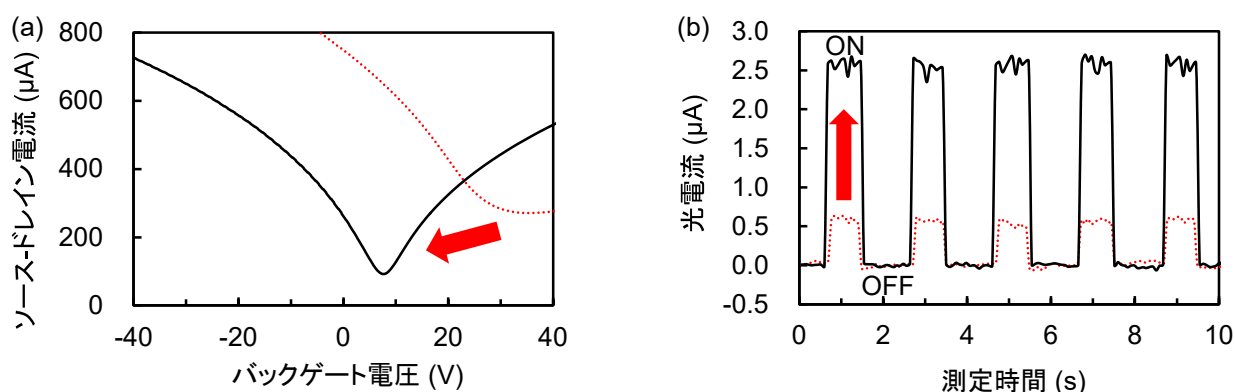


図 3-2-1-1-5 グラフェンのディラックポイント調節前 (黒実線) と調節後 (赤点線) における、グラフェン FET のソースドレイン電流のゲート電圧依存性 (a) 及び波長  $4.6 \mu\text{m}$  中赤外光の応答 (b)。印加電圧:  $V_{\text{sd}} 1.0 \text{ V}$  (a)、 $V_{\text{sd}} 1.0 \text{ V}$ 、 $V_{\text{bg}} 0 \text{ V}$  (b)。測定温度:  $77 \text{ K}$ 。

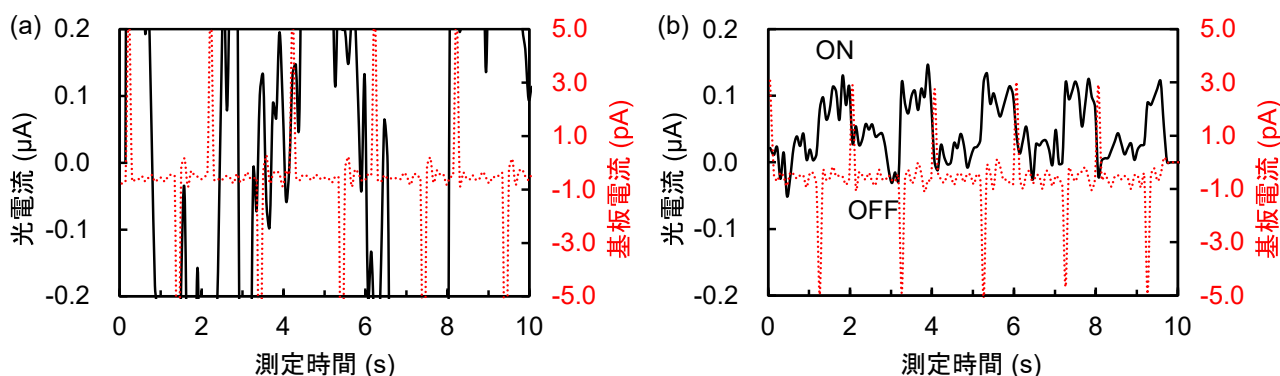


図 3-2-1-1-6 グラフェンのディラックポイント調節前 (a) と後 (b) における、波長  $4.6 \mu\text{m}$  中赤外光応答。黒実線: 光電流。赤点線: 基板電流。印加電圧:  $V_{\text{sd}} 1.0 \text{ V}$ 、 $V_{\text{bg}} 0 \text{ V}$ 。測定温度:  $150 \text{ K}$ 。

### 3.2.1.2 波長依存性

図 3-2-1-2-1 に波長  $0.6 \mu\text{m}$  (可視光)、 $1.6 \mu\text{m}$  (近赤外光)、 $8.0 \mu\text{m}$ 、 $9.6 \mu\text{m}$  (長波長赤外光) を照射した際の素子の光応答を示す。可視光と近赤外光に対する応答を確認した一方で、長波長赤外光



に対する応答は確認できなかった。また、可視光、近赤外光の入射と連動して基板電流の変動が確認された。これは、可視光、近赤外光に対しても InSb 基板内に生じた光キャリアによってゲート電圧の変調が生じていることを示すものである。一方、InSb のカットオフ波長よりも長波長の入射光に対しては、InSb のバンドギャップエネルギーを下回ることから、光キャリアが生成せず光ゲート効果による高感度化が生じなかったものと考えられる。

Si グラフェン FET においても、波長 1.5  $\mu\text{m}$  の近赤外光や波長 4.6  $\mu\text{m}$  の中赤外光など、Si のカットオフ波長より長い波長の光照射に対して、基板電流の変動に伴う光応答は確認されなかった。

これらの結果は、光増感層のカットオフ波長よりも短い波長において光ゲート効果が生じるという動作原理に合致する。

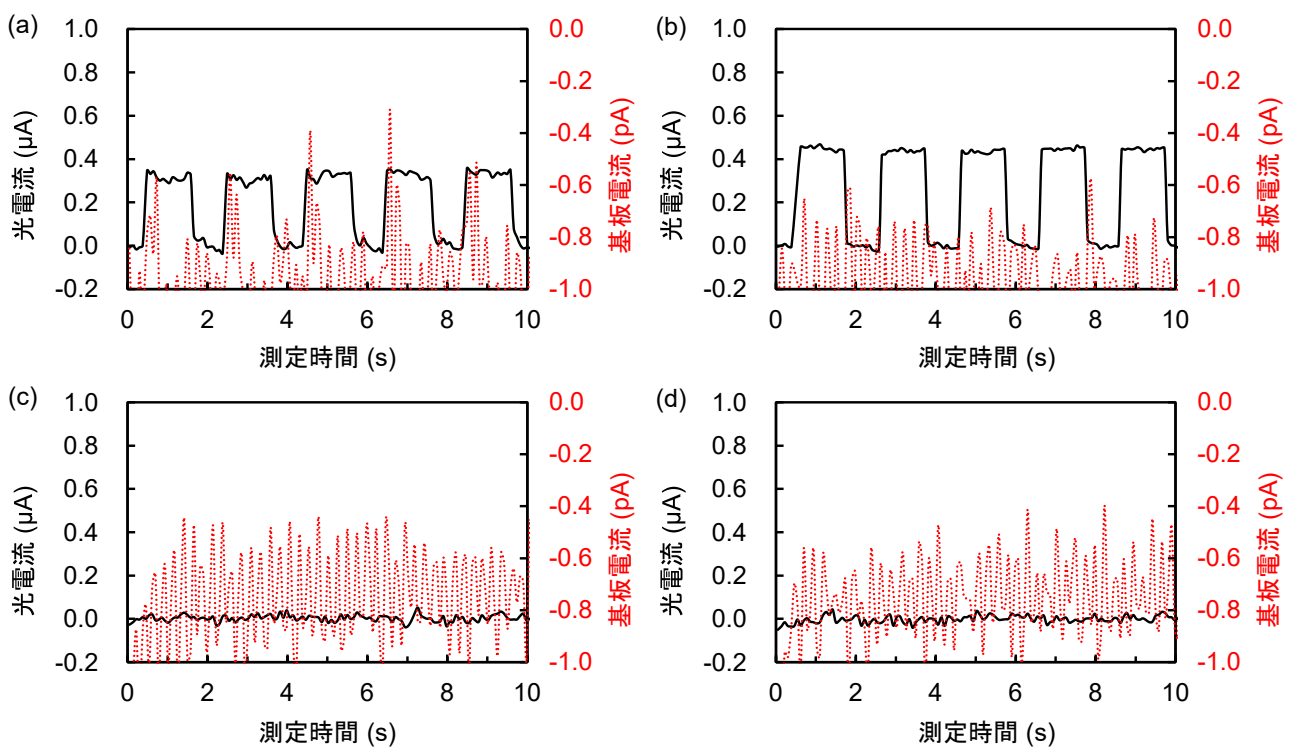


図 3-2-1-2-1 可視-長波長赤外光入射時の素子の応答の様子。黒実線：光電流。赤点線：基板電流。印加電圧:  $V_{sd} = 1.0 \text{ V}$ 、 $V_{bg} = 0 \text{ V}$ 。素子温度: 50 K。入射光波長: 0.6  $\mu\text{m}$  (a)、1.6  $\mu\text{m}$  (b)、8.0  $\mu\text{m}$  (c)、9.6  $\mu\text{m}$  (d)<sup>6</sup>。

### 3.2.1.3 電圧変調

光ゲート効果の有無に伴う応答の違いを詳細に評価する為に、中赤外光照射に対するゲート電圧変調を測定した。図 3-2-1-3-1 に中赤外光照射時、暗時双方において、-40 V から 40 V まで  $V_{bg}$  を掃引し印加した際のソース-ドレイン電流 ( $I_{sd}$ ) の測定値を示す。光ゲート効果の有無を比較する為に、光ゲート効果が最も大きくみられる  $V_{bg} = 0 \text{ V}$  付近と、同様の  $I_{sd}$  を示す  $V_{bg} = 23.5 \text{ V}$  付近を拡大した図を、図 3-2-1-3-1 (b-d) に示す。中赤外光照射によって  $V_{bg} = 0 \text{ V}$  付近で約 87.0 mV のゲート電圧変化が生じた。一方で、 $V_{bg} = 23.5 \text{ V}$  付近においては約 0.5 mV 程度のゲート電圧変調が得られたのみであった。以上より、光ゲート効果の生じない正  $V_{bg}$  側と比較して、負  $V_{bg}$  側においては約 174 倍のゲート電圧変調が光ゲート効果によって生じ、中赤外光応答の増強に寄与していることが分かった。

光ゲート効果の有無による応答量変化を評価した。図 3-2-1-3-2(a) に中赤外光照射時における光ゲート電圧と電界効果移動度の相関図を示す。本図は  $V_{bg}$  を掃引し印加した際のゲート電圧変調を、 $V_{bg}$  に対してプロットした結果である。中赤外光入射に対して、 $V_{bg} = -2.7$  V において最大 104.9 mV の光ゲート電圧が生じた。 $V_{bg} > -2.7$  V の領域では光ゲート電圧は急峻に減衰し、 $V_{bg} = 2.6$  V において消失した。図 3-2-1-3-2 (b) は同図(a)より求めた光電流量のゲート電圧依存性である。光電流の計算値は図 3-2-1-2-1(b) に示した実測値の振る舞いとよく一致し、 $V_{bg} = 1.4$  V において 2.26  $\mu$ A の最大値を示した。以上より、光ゲート効果によって中赤外光応答が高感度化されていることを確認した。

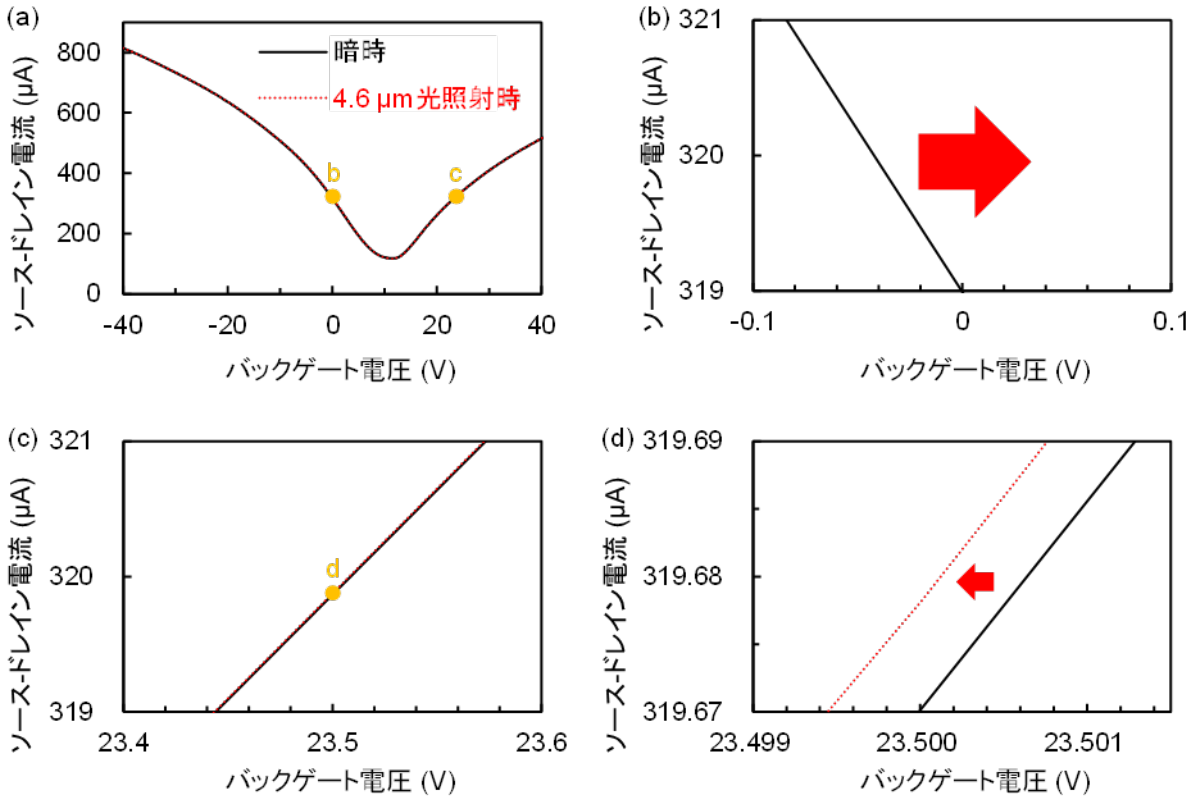


図 3-2-1-3-1 (a)バックゲート電圧を掃引し印加した際の、ソースドレイン電流の測定結果。黒実線：暗時。赤点線：4.6  $\mu$ m レーザ光照射時。(b)  $V_{bg} = 0$  V 付近におけるソースドレイン電流変化。(c, d)  $V_{bg} = 23.5$  V 付近におけるソースドレイン電流変化<sup>6</sup>。

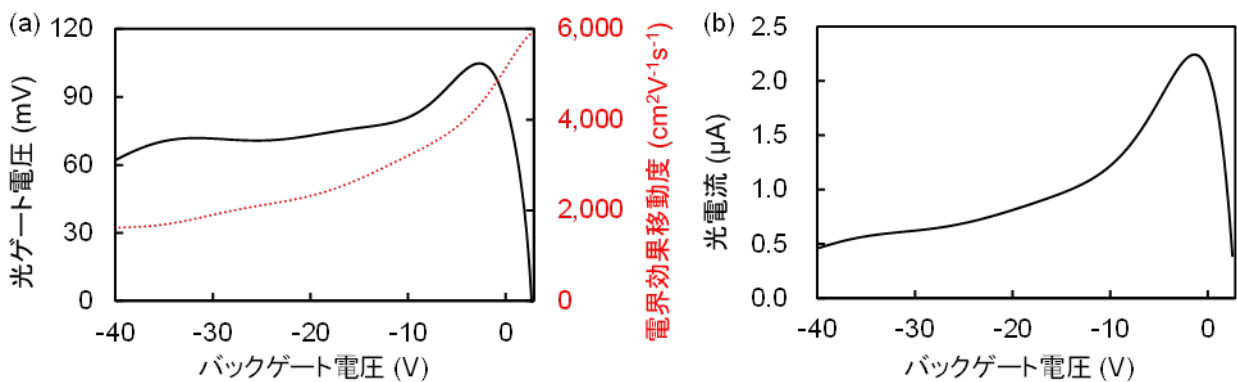


図 3-2-1-3-2 (a) 負  $V_{bg}$  印加時の  $4.6 \mu\text{m}$  中赤外光照射に対する素子の光ゲート電圧実測値（黒実線）と電界効果移動度計算値の相関図。(b) 光ゲート電圧と電界効果移動度より算出した光電流値のバックゲート電圧依存性。電圧設定値：  $V_{sd} = 1.0 \text{ V}^5$ 。

### Si グラフェン光検出器との比較

図 3-2-1-3-3 に今回試作した InSb グラフェン FET と、従来素子である Si グラフェン FET の可視、中赤外光応答を示す。InSb 基板を用いたグラフェン FET の  $4.6 \mu\text{m}$  中赤外光応答（図 3-2-1-3-3 (a, b)）の挙動は、Si グラフェン FET の  $0.6 \mu\text{m}$  可視光応答（図 3-2-1-3-3(c, d)）と (1) 基板電流の変動が光入射と連動して生じている点、(2) 負  $V_{bg}$  側において大きな光電流が得られている点、そして (3)  $V_{bg} = 0 \text{ V}$  を境に正  $V_{bg}$  側で光応答量が減少する点、の 3 点においてよく一致した。上記の特徴は、Si グラフェン FET の可視光に対する光ゲート効果と同様に、InSb グラフェン FET においても中赤外光に対して光ゲート効果が生じたことを示す。また、Si グラフェン FET の  $4.6 \mu\text{m}$  中赤外光応答を図 3-2-1-3-3 (e, f) に示す。同一の測定条件において Si グラフェン FET の中赤外光応答は最大でも  $5.05 \pm 1.50 \text{ nA}$  と低く、またバックゲート電圧に対する光電流の依存性がないことから、Si グラフェン FET の中赤外光応答には光ゲート効果が関与していないことがわかる。一方で、今回試作した InSb グラフェン FET は同一の測定条件で  $2.07 \pm 0.02 \mu\text{A}$  の中赤外光応答を示した。

以上より、光ゲート効果による中赤外光応答の増幅によって従来の Si ベースのグラフェン光検出器と比較して 400 倍を超える高い受光感度が得られることが明らかになった。



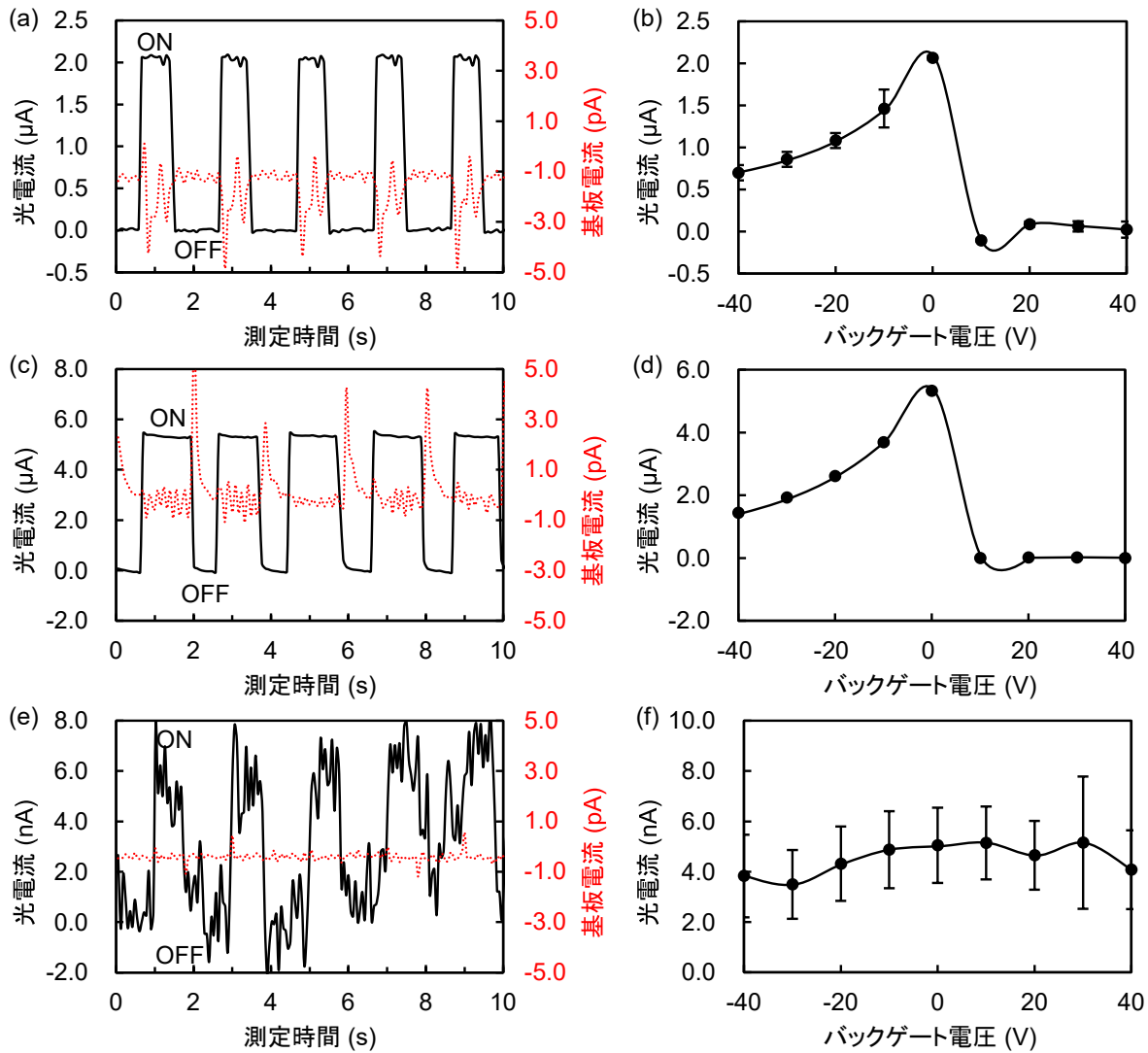


図 3-2-1-3-3 InSb グラフェン FET (a, b) と Si グラフェン FET 素子 (c-f) の光応答の比較。照射光波長：4.6  $\mu\text{m}$  中赤外光 (a, b, e, f)、0.6  $\mu\text{m}$  可視光 (c, d)。印加電圧： $V_{\text{bg}} = 0 \text{ V}$ 、 $V_{\text{sd}} = 1.0 \text{ V}$  (a, c, e)、 $V_{\text{sd}} = 1.0 \text{ V}$  (b, d, f)。素子温度：50 K (a, b)、14 K (c-f)。光照射間隔：0.8 s ON、1.2 s OFF (a, e, 4.6  $\mu\text{m}$  光)、1.2 s OFF、0.8 s ON (c, 0.6  $\mu\text{m}$  光)。

### 3.2.1.4 トランジスタ構造最適化

本節では、光ゲート効果をもちいたグラフェン光検出器について、FET構造の最適を行う。図3-2-1-4-1(a)に示すようにグラフェンチャンネルの長さ、幅をL、Wと定義し、Lを5 $\mu\text{m}$ に固定し、Wを10, 20, 30, 40 $\mu\text{m}$ 変化させた場合における光応答を測定した。測定温度は、77 K、バックゲート電圧は0 V、ソース・ドレイン電圧は1.0 Vである。測定結果を図3-2-1-4-1(b)に示す。

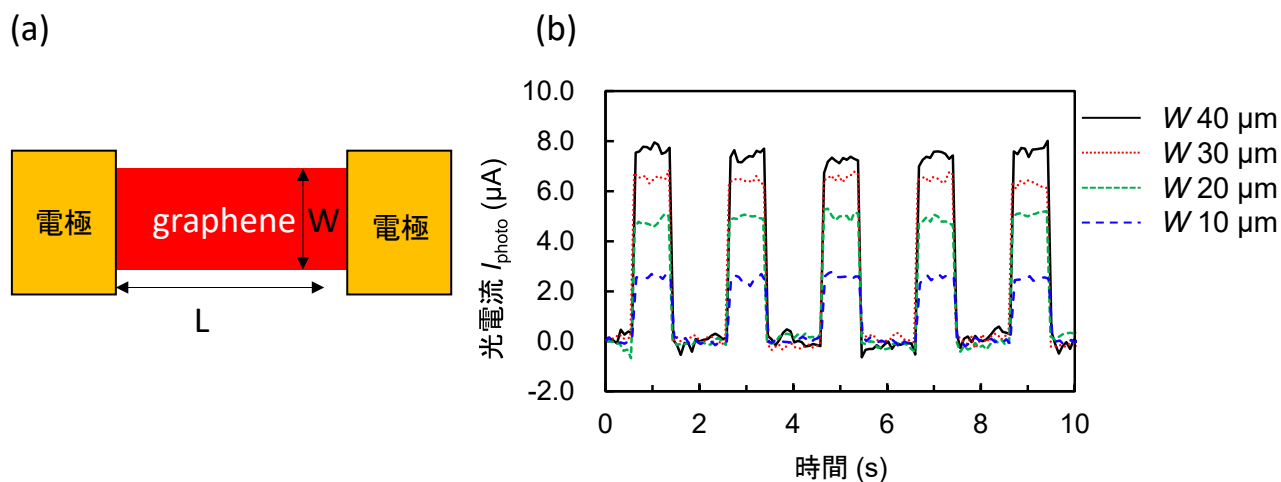


図3-2-1-4-1 (a)グラフェンチャンネルの定義、  
(b)グラフェンチャンネル長さLを固定し、幅Wを変化させた場合の光応答

図3-2-1-4-1(b)より、グラフェンチャンネル幅Wが大きいほうが、光電流が大きいことがわかる。

次に、Wを5 $\mu\text{m}$ に固定し、Lを10, 20, 30, 40 $\mu\text{m}$ 変化させた場合における光応答を同じ条件で測定した。結果を図3-2-1-4-2に示す。

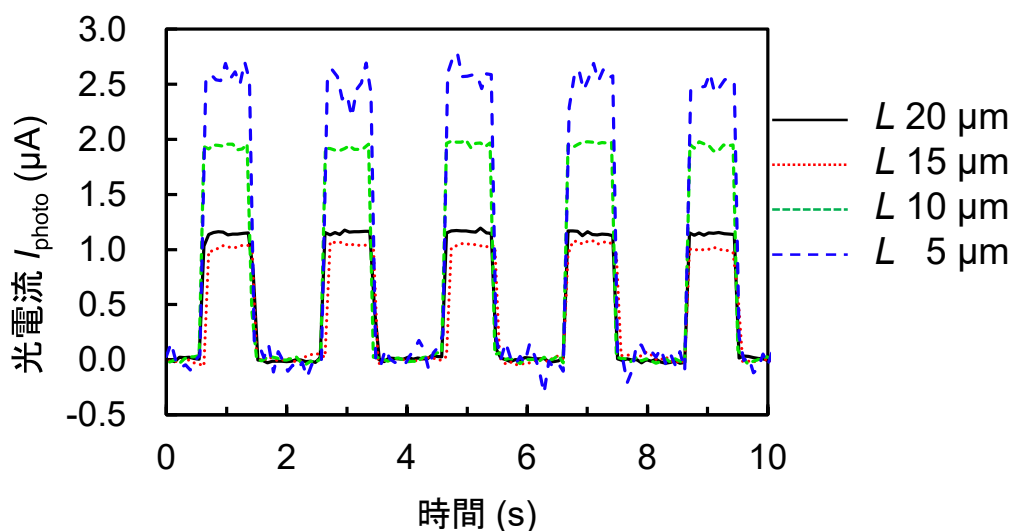


図3-2-1-4-2 グラフェンチャンネル幅Wを固定し、長さLを変化させた場合の光応答

図3-2-1-4-2から、グラフェンチャンネル長さを長くすると光電流は小さくなる、つまり感度が低下することがわかる。チャンネル比を $W/L$ と定義し、 $W/L$ に対して図3-2-1-4-1、3-2-1-4-2の結果をまとめたものを、図3-2-1-4-3に示す。

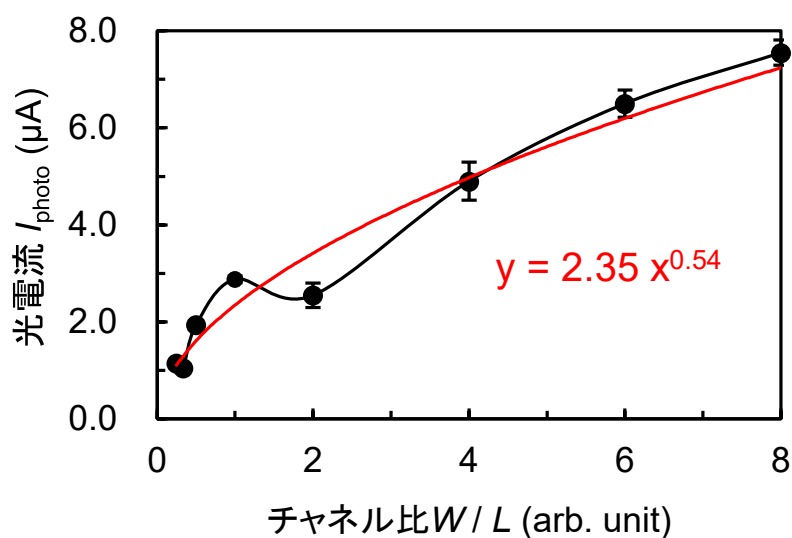


図3-2-1-4-3 グラフェンチャンネル比( $W/L$ )と光電流

レジスト残渣などの作製上の誤差もあるが、チャンネル比 $W/L$ と得られる光電流が比例していることがわかる。よって、光ゲート素子ではできるだけチャンネル長さを短くし、チャンネル幅を大きくすることが有効であることがわかった。

イメージセンサに適用する場合、画素ピッチとプロセス限界で規定される範囲において $W/L$ ができるだけ大きくなる構造にすればよい。

### 3.2.2 グラフェン光ゲートダイオード構造の考案

#### 3.2.2.1 トランジスタ構造の課題

図 3-2-2-1-1(a) にバックゲート型のグラフェン FET の模式図を示す。半導体基板と絶縁層越しに印加されたゲートバイアス  $V_{bg}$  によってグラフェンに電界効果を生じ、ソース・ドレイン電圧  $V_{sd}$  印加時の電流  $I_{sd}$  の変化が検出される。これは、電界効果によりグラフェンのフェルミレベルと表面電荷密度が変調されるためである。ここで、グラフェンはバンドギャップを有しておらず電子・正孔の両極で動作することから、暗電流（オフ電流）が高くオフ動作が困難である。

次に、グラフェン FET 固有の課題として、ディラックポイント変化に伴う暗電流の変動がある。図 3-2-2-1-1 (b) に時間経過に伴うグラフェン FET のソース・ドレイン電流  $I_{sd}$ -バックゲート電圧  $V_{bg}$  特性を示す。時間経過による p ドーピングに伴い、ディラックポイントが 15 V から 35 V、そして 50 V 以上へ推移し、暗電流も変動していることが分かる。

これまでに、グラフェン FET の暗電流低減を目的として、グラフェンナノリボン化によるバンドギャップ形成や、他二次元材料との複合構造、複数ゲート電極構造等の手法が研究されてい

るが、作製プロセスが極めて複雑となる他、受光に適さない構造となり、光検出器への適用が困難である。

そこで我々は、より簡便に高い暗電流低減効果と調節機能を実現し、かつ、高感度光検出を両立するために、電荷注入と光ゲートを発現可能なグラフェン光検出器を開発した。

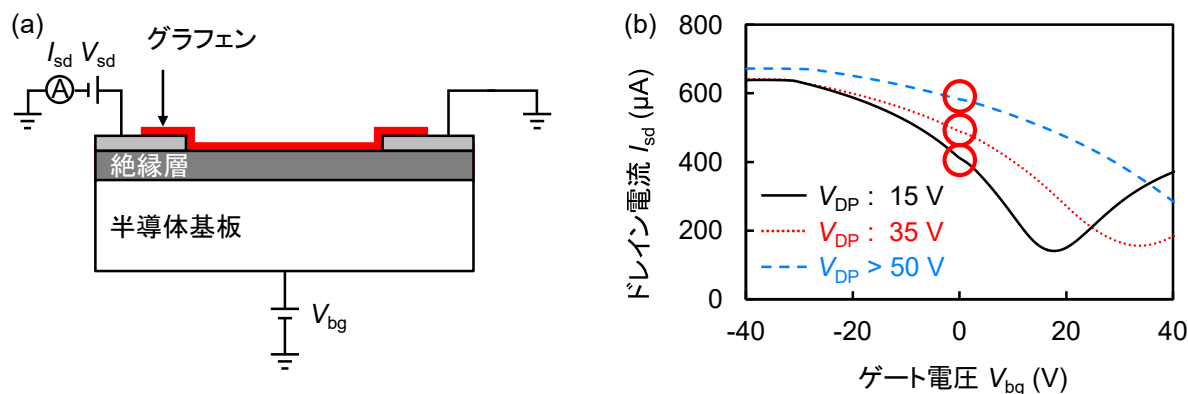


図 3-2-2-1-1 グラフェン FET の (a) 模式図及び (b) ドレイン電流  $I_{sd}$ -ゲート電圧  $V_{bg}$  特性。

### 3.2.2.2 低暗電流・高感度化原理

図 3-2-2-2-1 に電荷注入構造を有するグラフェン光検出器の光応答メカニズムを示す。素子はグラフェン-半導体接合によるショットキーダイオードと、絶縁層上グラフェンの電界効果トランジスタの 2 つの構造を直列することを特徴とする。素子は赤外応答基板と絶縁層、電極、グラフェンで構成される。グラフェンは赤外応答基板と絶縁層の上を覆うように転写されており、本稿では各領域を「電荷注入領域」または「電荷効果領域」と呼称する (図 3-2-2-2-1 (a))。赤外応答基板内部の電界変調、光照射時に生じるキャリアがグラフェンに伝導するように、ドレイン電圧はグラフェンを経由して赤外応答基板に印加される。まず、中波長赤外光照射により赤外応答基板内に光キャリアが生じ、ドレイン電圧によって光電子と光正孔に分離される (図 3-2-2-2-1 (b))。本素子では赤外応答基板に p 型 InSb を用いており、正のドレイン電圧印加によって光電子が電荷注入領域に移動する。次に、光キャリアの一部は電荷注入領域よりグラフェン内に注入される他、ドレイン電圧によって絶縁層-赤外応答基板界面に生じた空乏層に蓄積する (図 3-2-2-2-1 (c))。蓄積した光キャリアによる電界効果によって、電界効果領域上のグラフェンでは光ゲート効果が生じる。注入された光キャリアが電界効果領域上のグラフェンチャネルを通過する際に変調・増幅される。以上より、グラフェンチャネル上の電気特性に大きな変化が生じ、光応答として測定される。本構造によって、グラフェン FET の長所である光ゲート効果による高感度化の特徴を維持しつつ、グラフェン FET と異なり、グラフェン表面電荷密度を直接バイアスによって調節することで暗電流の低減と調節が可能となる。

なお、本稿ではグラフェン FET と区別するために、開発した電荷注入構造を有する素子を電荷注入型電界効果トランジスタ (CIFET: Carrier Injected Field Effect Transistor) と呼称する。

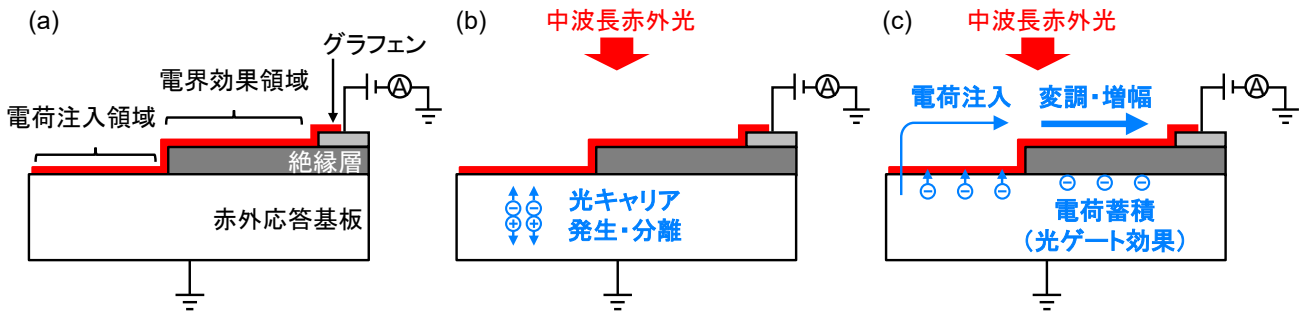


図 3-2-2-2-1 電荷注入構造を有するグラフェン赤外光検出器における、中波長赤外光照射時の光応答メカニズム。

(a) 光非照射、(b, c) 中波長赤外光照射時における応答推移の様子。

### 3.2.2.3 作製工程

図 3-2-2-3-1 に試作した CIFET 素子の模式図を示す。素子はドレイン電極、絶縁層、基板をグラフェンで接続した構造を有し、基板の底部を接地している (図 3-2-2-3-1 (a))。Ge ドープ p 型 InSb 基板 (厚み  $600 \pm 25 \mu\text{m}$ 、結晶方位 (111)B、面抵抗率  $2.5 \Omega\text{cm}^{-1}$ 、面内キャリア移動度  $9,031 \text{cm}^2\text{V}^{-1}\text{s}^{-1}$ 、キャリア濃度  $2.8 \times 10^{14} \text{cm}^{-3}$ 、Lot No ISB653Ge、MTI 社) を基板に用いた。プラズマ CVD 装置を用いて InSb 基板上に厚み  $100 \text{nm}$  のオルトケイ酸テトラエチル (TEOS)- $\text{SiO}_2$  絶縁層を形成した。TEOS- $\text{SiO}_2$  絶縁層上にソース、ドレイン電極として、Cr  $10 \text{nm}$ /Au  $50 \text{nm}$  金属膜をスパッタ成膜した。グラフェンを CVD 法によって合成し、p-InSb 基板、TEOS- $\text{SiO}_2$  絶縁層、ドレイン電極上に転写した<sup>20, 21</sup>。最後に、酸素プラズマエッチングによってグラフェンチャンネルを形成し、グラフェン/絶縁層接触部である電界効果領域と、グラフェン/InSb 基板の接触部である電荷注入領域を設けた (図 3-2-2-3-1 (b))。

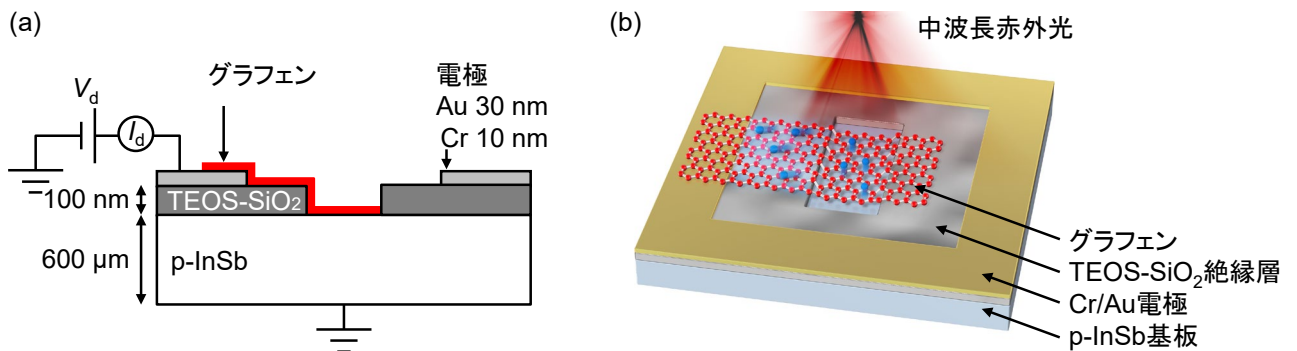


図 3-2-2-3-1 InSb グラフェン CIFET の模式図。(a) 断面図。(b) 光照射時の素子応答の様子。

素子の作製後、本制度で導入したデジタルマイクロスコープ(VHX-7000)によって表面状態を検査し、グラフェンの膜質と層数をラマン顕微鏡によって評価した。図3-2-2-3-2(a)にデジタルマイクロスコープ(VHX-7000)による顕微鏡像と、図3-2-2-3-2(b)に512 nm レーザ光励起下で得た、素子上グラフェンチャンネルのラマンスペクトルを示す。グラフェンを形成する炭素原子の $\text{sp}^2$ 混成軌道由来のGバンド ( $1,584 \text{cm}^{-1}$ ) ピーク値が、結晶欠陥や端面における炭素結合破断に由来する2Dバンド ( $2,671 \text{cm}^{-1}$ ) ピーク値よりも小さく、また、2Dバンドのスペクトル線幅が細いことから、単層グラフェンがチャンネル部に形成されていることを確認した<sup>22, 23</sup>。

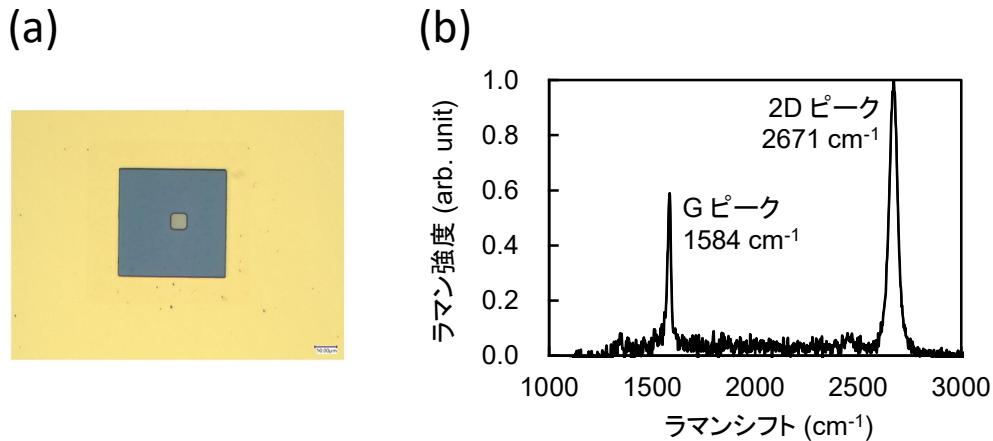


図 3-2-2-3-2 (a)試作素子のデジタルマイクロスコープ像、(b)グラフェンのラマンスペクトル。

### 3.2.2.4 応答評価

図 3-2-2-4-1 に評価系の模式図を示す。中波長赤外光に対する光応答として、ドレイン電圧 ( $V_d$ ) 印加時の素子の電気特性を評価した。真空冷却環境 ( $10^{-4}$  Pa、77 K) に設定した真空プローバ (GRAIL10-415-4-LV-HT-OP, Nagase Techno-Engineering) 内に素子を設置した。光源に  $4.6 \mu\text{m}$  量子カスケードレーザを用いた。真空プローバ直上より素子全体を光束密度  $18.0\sim 81.6 \text{ mW} \cdot \text{cm}^{-2}$ 、周波数 0.5 Hz、Duty 比 0.4 の条件でパルス照射した。なお、光束密度の計算には、ピンホール ( $\phi 1 \text{ mm}$ ) 通過後のレーザ光をパワーメータ (RkP-575、LaserProbe) で測定した際の値を用いた。素子の電気特性を半導体デバイス・パラメータ・アナライザを用いて評価した。直流電圧を印加した際の素子の電流変化を 60 ms の積算時間で測定した。電源ノイズを除去するため、半導体デバイスアナライザの PLC (Power Line Cycle) 機能を用い、A/D コンバータの積算周波数を電源周波数と同期した。また、半導体デバイス・パラメータ・アナライザ内の 0 V 電源に仮想接地することで電気接地 (アース) した。

光応答として、ドレイン電流の変化を測定した。暗時・光照射時の電流変化値を評価した(光電流  $I_{\text{photo}} = I_{\text{light}} - I_{\text{dark}}$ ) 他、暗時電流値との比率を求めオンオフ比とした ( $I_{\text{photo}} / I_{\text{dark}}$ )。また、同一の p-InSb 基板を用いたグラフェン FET を光ゲート FET 素子として用意し、試作素子と光応答を比較した。光ゲート FET 素子の絶縁層には 260 nm の TEOS-SiO<sub>2</sub> を用い、光応答量が最大となるようディラックポイントを調節し測定した際のデータを用いた。

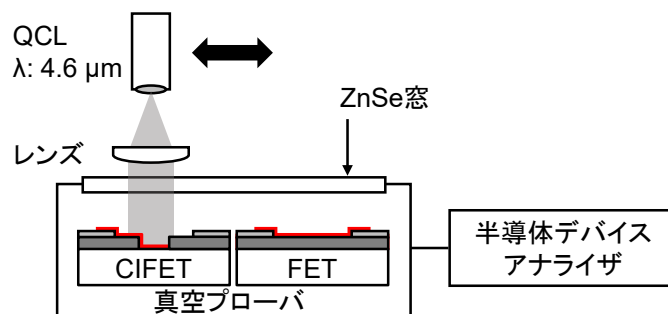


図 3-2-2-4-1 光学評価系の模式図。レンズ : C036TME-F、 $\phi = 5.00 \text{ mm}$ 、 $f = 4.0 \text{ mm}$ 、 $\text{NA} = 0.56$ 、Thorlabs。



### 3.2.2.5 評価結果

図 3-2-2-5-1 (a) に波長 4.6  $\mu\text{m}$  の中赤外光照射時、暗時の素子の  $I_d$ - $V_d$  特性を示す。測定条件として  $V_d$  を -1.0~1.0 V の範囲で掃引印加した他、環境温度を 77 K に設定した。負の  $V_d$  を印加した際、素子は数  $\mu\text{A}$  の負の  $I_{\text{photo}}$  を生じた。また、 $V_d = -20\sim 30\text{ mV}$  において暗電流は 0 となった。正の  $V_d$  印加に対して、 $I_{\text{light}}$ 、 $I_{\text{dark}}$  は共に増加し、 $V_d = 1.0\text{ V}$  において素子は最大値 205.4  $\mu\text{A}$  の  $I_{\text{photo}}$  を示した。また、この時の受光感度は 14.9 A/W であった。

次に、低暗電流時における素子の光応答を図 3-2-2-5-1(b) に示す。 $V_d = -22.6\text{ mV}$  において、 $I_{\text{dark}}$  は約 38.7 pA まで抑制された。また、パルスレーザ光照射に対して素子は明瞭に応答し、 $1.03\pm 0.04\text{ }\mu\text{A}$  の  $I_{\text{photo}}$  を示した。

印可する  $V_d$  の正負により応答特性が変化したのは、光キャリアのグラフェンチャネルへの注入の有無によるものである。中赤外光照射下において InSb 基板内で生じた光キャリアは、正  $V_d$  の印加によってグラフェンチャネル内に注入され、光応答の信号源となる。光増感材に p 型の InSb 基板を用いたことから、負の  $V_d$  印加は逆バイアスとなり、InSb で生じた光電子正孔対は分離せず、光応答に寄与しない。一方で、正の  $V_d$  印加は順バイアスとなり、InSb 内光電子正孔対は分離され、光正孔がグラフェンチャネルに注入されるほか、InSb/TEOS-SiO<sub>2</sub> 界面に生じた空乏層に蓄積する。なお、暗電流値が最小となる際の  $V_d$  が -22.6 mV 付近と、僅かに負電圧値となったのは、グラフェンと InSb 基板の接触によって生じた内部電界によるものと考えられる。

以上より、試作した CIFET 素子の中波長赤外光応答を確認した。

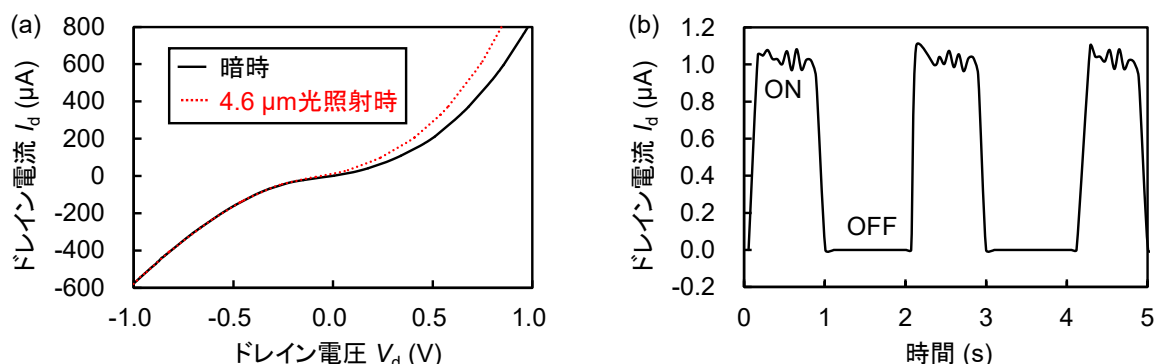


図 3-2-2-5-1 素子の中赤外光応答の様子。(a) 暗時及び 4.6  $\mu\text{m}$  光照射時のドレイン電流  $I_d$ -ドレイン電圧  $V_d$  特性。(b) パルスレーザ照射下における、ドレイン電流  $I_d$  の時間変化。測定条件： $V_d$  -22.6 mV、環境温度 77 K<sup>24</sup>。

また、光応答時オンオフ比の電圧依存性を評価した。図 3-2-2-5-2 に  $V_d$  -0.5~0.5 V の範囲における、オンオフ比の  $V_d$  依存性を示す。各値はパルスレーザ照射下での  $I_d$  継時変化より算出した、まず、 $V_d$  -0.5、-0.2 V 印加時のオンオフ比はそれぞれ  $8.85\times 10^{-3}$ 、 $1.04\times 10^{-2}$  と低い値を示した。次に、 $V_d$  -0.10 V から -22.6 mV までの印加電圧の増加に対して、オンオフ比は  $8.85\times 10^{-3}$  から急峻に増加し、 $2.66\times 10^4$  の最大値を示した。その後、 $V_d$  増加に対してオンオフ比は緩やかに減少し、 $V_d$  -0.5 V においてオンオフ比は 0.40 の値を示した。詳細については表 4-1 に示す通りである。

以上より、試作した CIFET 素子が低暗電流、高オンオフ比を示し、赤外光に良好に応答することを確認した。

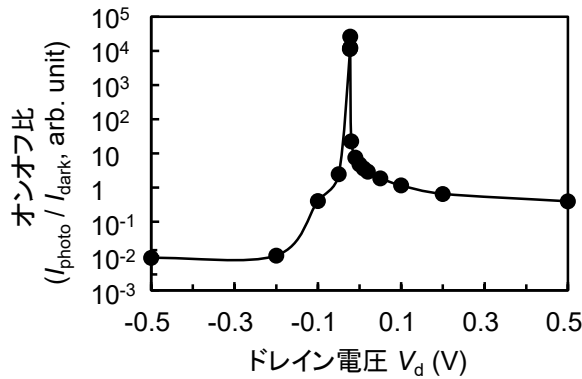


図 3-2-2-5-2 素子中赤外光応答オンオフ比のドレイン電圧  $V_d$  依存性<sup>24</sup>。

表 3-2-2-5-1 中赤外光応答の詳細。オンオフ比： $I_{\text{photo}} / I_{\text{dark}}$ 、SN 比： $I_{\text{photo}} / I_{\text{dark}}$  ノイズ値。

| $V_t$ (V)   | $I_{\text{photo}}$ ( $\mu\text{A}$ ) | $I_{\text{dark}}$ ( $\mu\text{A}$ ) | オンオフ比<br>(arb. unit)  | SN 比<br>(arb. unit)   |
|-------------|--------------------------------------|-------------------------------------|-----------------------|-----------------------|
| -0.50       | $-1.22 \times 10^{-1}$               | -13.8                               | $8.85 \times 10^{-3}$ | $9.82 \times 10^{-1}$ |
| -0.20       | $-1.99 \times 10^{-2}$               | -1.91                               | $1.04 \times 10^{-2}$ | 4.71                  |
| -0.10       | $2.40 \times 10^{-1}$                | $-5.92 \times 10^{-1}$              | $4.06 \times 10^{-1}$ | $1.13 \times 10^2$    |
| -0.05       | $5.03 \times 10^{-1}$                | $-2.04 \times 10^{-1}$              | 2.46                  | $9.42 \times 10^2$    |
| -<br>0.0226 | 1.03                                 | $3.87 \times 10^{-5}$               | $2.66 \times 10^4$    | $5.64 \times 10^4$    |
| -0.02       | $8.05 \times 10^{-1}$                | $3.51 \times 10^{-2}$               | 23.0                  | $7.08 \times 10^3$    |
| -0.01       | $9.29 \times 10^{-1}$                | $1.22 \times 10^{-1}$               | 7.61                  | $2.11 \times 10^3$    |
| 0           | 1.07                                 | $2.20 \times 10^{-1}$               | 4.87                  | $1.59 \times 10^3$    |
| 0.01        | 1.22                                 | $3.36 \times 10^{-1}$               | 3.65                  | $1.17 \times 10^3$    |
| 0.02        | 1.39                                 | $4.71 \times 10^{-1}$               | 2.95                  | $1.37 \times 10^3$    |
| 0.05        | 1.92                                 | 1.01                                | 1.90                  | $2.15 \times 10^2$    |
| 0.10        | 2.84                                 | 2.43                                | 1.17                  | $1.36 \times 10^2$    |
| 0.20        | 4.99                                 | 7.56                                | $6.61 \times 10^{-1}$ | $1.17 \times 10^2$    |
| 0.50        | 16.2                                 | 40.5                                | $4.00 \times 10^{-1}$ | $1.09 \times 10^2$    |

### 3.2.2.6 光ゲートを用いたトランジスタ構造との比較

光ゲート効果を活用し高感度化したグラフェン FET と光応答を比較した。図 3-2-2-6-1 (a) に FET、CIFET 両素子の MWIR 光応答を示す。FET 素子には光増感材に同じ p-InSb 基板を用い、光ゲート効果が発現した素子を用いた。なお、FET は高光電流（高感度）、CIFET は低暗電流が主要な開発目標であることから、FET では  $I_{\text{photo}}$  が最大に、また、CIFET では  $I_{\text{dark}}$  が最低になるようバイアス値を設定した際の応答をそれぞれ示している。中赤外光照射に対して、開発済の FET 素子が  $I_{\text{dark}}$  374  $\mu\text{A}$ 、 $I_{\text{photo}}$   $1.26 \pm 0.06 \mu\text{A}$  の応答を示した一方で、今回開発した CIFET 素子は  $I_{\text{dark}}$  38.7 pA と、FET 素子と比べて約 1,000 万分の 1 程度に低減しつつ、 $I_{\text{photo}}$   $1.03 \pm 0.04 \mu\text{A}$  と、同程度の光応答が得られることを確認した。以上より、CIFET 素子がこれまでに開発した FET 素子に比べて大幅に低暗電流化し光応答可能であることを確認した。

次に、バイアス依存性を比較した。図 3-2-2-6-1 (b) に FET、CIFET 両素子における、 $I_{\text{photo}}$  の  $V_d$ 、 $V_{\text{sd}}$  依存性を示す。FET 素子では最大 0.64  $\mu\text{A}$  まで  $I_{\text{photo}}$  が線形に増加した。一方で、CIFET



素子では正  $V_d$  印加に対して  $I_{\text{photo}}$  が非線形に増加し、最大  $16.2 \mu\text{A}$  の応答を得た。以上より、バイアス印加時の応答量においても、開発した CIFET 素子では優れた結果が得られることを確認した。

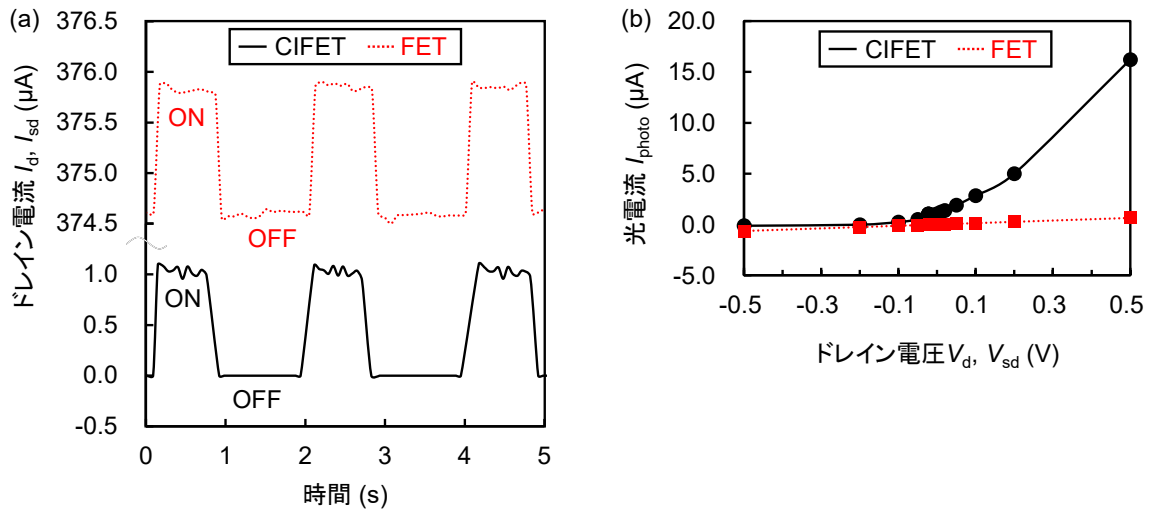


図 3-2-2-6-1 CIFET (黒実線) 及び FET (赤点線) 素子における、中赤外光応答結果。(a) パルスレーザ照射下における、ドレイン電流  $I_d$  (CIFET)、 $I_{sd}$  (FET) の継時変化。測定条件： $V_d$  -22.6 mV (CIFET)、 $V_{sd}$  1.0 V・ $V_{bg}$  0 V (FET)。環境温度 77 K。(b) 光電流  $I_{\text{photo}}$  のドレイン電圧  $V_d, V_{sd}$  依存性<sup>24</sup>。

CIFET 素子の応答量が非線形に増大したのは、素子動作時のドレイン電圧の働きによるものである。図 3-2-2-6-2 に FET 素子及び CIFET 素子の光応答の模式図を示す。まず、FET 素子ではソース・ドレイン電極間に MOSFET チャンネルとしてグラフェンを配置し、グラフェンの表面電荷密度  $\sigma$  の変調を素子応答として検出する (図 3-2-2-6-2 (a))。  $I_{sd}$  はコンダクタンス  $G$  と  $V_{sd}$  を用いて、

$$I_{sd} = GV_{sd} = \left( C_i \frac{\mu_{FE} W}{L} V_{bg} \right) V_{sd} \quad (3.2.2.6.1)$$

で表される。ここで、 $C_i$  は絶縁層容量 ( $\epsilon_1 \epsilon_0 / t$ ;  $\epsilon_1 = 3.9$ : TEOS-SiO<sub>2</sub> 絶縁層の比誘電率、 $\epsilon_0$ : 真空誘電率、 $t$ : 絶縁層の厚み)、 $W, L$  はグラフェンチャンネルの幅、長さ、 $\mu_{FE}$  はグラフェンの電界効果移動度である。上式の通り、FET 素子の  $I_{sd}$  はソース・ドレイン電圧に対して線形に変化する。一方で、CIFET 素子ではグラフェンを InSb 基板に接合しバイアス印加することから、電荷注入時の光導電効果が生じる。さらに、正  $V_d$  印加時には電界効果領域直下における光キャリア蓄積に伴う光ゲート効果が発現することから、非線形に光応答量が増加する (図 3-2-2-6-2 (b))。つまり、FET 素子では光ゲート効果の発現に  $V_{bg}$ 、グラフェンチャンネル上の電流値変調に  $V_{sd}$  をそれぞれ用いるのに比べて、CIFET 素子では両方を  $V_d$  印加のみで実現するため、 $V_d$  変化に対して非線形な応答変化が生じる。

低暗電流を維持しつつ高感度化するためには、(1) グラフェン-InSb 基板間にバリア層を設けるなど、バイアス印加に対して暗電流を抑制する構造を設ける、(2) 電界効果領域上のグラフェンに pn 接合<sup>25</sup>を設けるなど、フェルミレベルの勾配を生じさせることで電流の取り出し効率を

向上させる、(3) 光増感材内部に pn 接合を形成するなど、空乏層領域をより拡大し光ゲート効果を高める、(4) 素子底部にバックゲート電極を兼ねたメタライズ処理を行うことで、反射光も光キャリア生成に利用する、そして (5) もっとも光ゲート効果の生成への寄与が大きい素子表面部に、プラズモニクス構造<sup>26, 27</sup>など特定波長の吸収を増強する構造を設置することで、素子表面部での光吸収率を向上する等の方法が効果的であると考えられる。

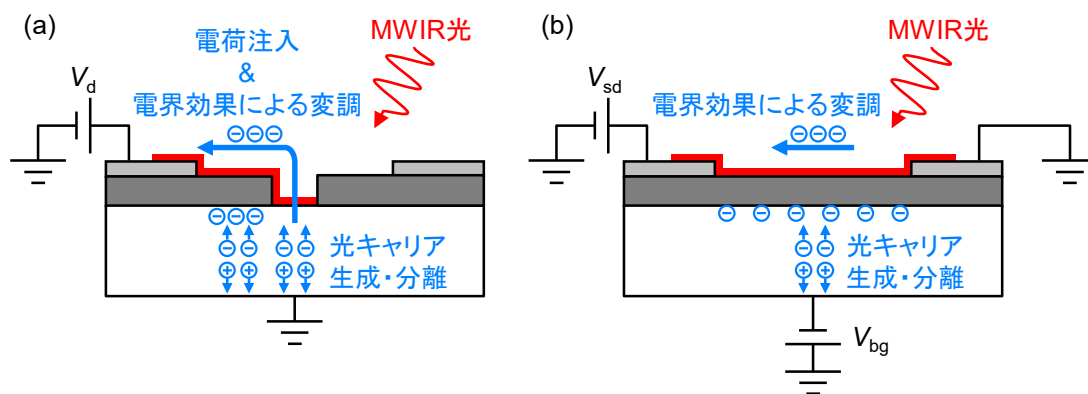


図 3-2-2-6-2 (a) CIFET 及び (b) FET 素子における、中赤外光応答メカニズム。

### 3.2.2.7 素子構造最適化

本節では開発した電荷注入型グラフェン光検出器における構造依存性について述べる。電界効果領域と電荷注入領域の面積を変えた素子を複数作製し、その応答量を比較することで、光ゲート効果と電荷注入の光応答への寄与を考察した。

図 3-2-2-7-1 に作製した複数の寸法を有する電荷注入型グラフェンの寸法図を示す。構造依存性を評価するため、グラフェンチャンネル長さ、幅、グラフェン-InSb 接触幅、長さを変更した (図 3-2-2-7-1 (a))。表 3-2-2-7-1 に各素子の寸法の違いと、比較項目を示す。全素子共通の構造として、 $500 \mu\text{m}$  の矩形穴部を有するドレイン電極を形成し、光照射領域とした。光ゲート効果の寄与を調べるため、グラフェンチャンネルの長さを  $100$ 、 $200$ 、 $300 \mu\text{m}$  に変更し、電界効果領域のみを変更した素子を作製した (図 3-2-2-7-1 (b-d))。また、グラフェンチャンネルの幅を  $50$ 、 $100$ 、 $200 \mu\text{m}$  にそれぞれ変更することで、電界効果領域と電荷注入領域双方の面積を変更した素子を作製した (図 3-2-2-7-1 (e-g))。最後に、主に電荷注入の効果の寄与を評価するために、電荷注入領域を  $50$ 、 $100$ 、 $200 \mu\text{m}$  にそれぞれ変更した素子を作製した (図 3-2-2-7-1 (h-i))。電界効果領域、電荷注入領域評価条件として、 $V_d$  を  $-0.5 \sim 0.5 \text{ V}$  印加した際の  $I_{\text{photo}}$  の継時変化を測定した。また、各領域の依存性を簡易的に評価するために、 $V_d$   $0.5 \text{ V}$  印加時の  $I_{\text{photo}}$  を、電界効果領域の面積  $S_{\text{FE}}$  と電荷注入領域の面積  $S_{\text{CI}}$  を底とした累乗関数にフィッティングし、決定係数  $R^2$  値が  $0.975$  以上となった時点で各指数の計算を終了した。

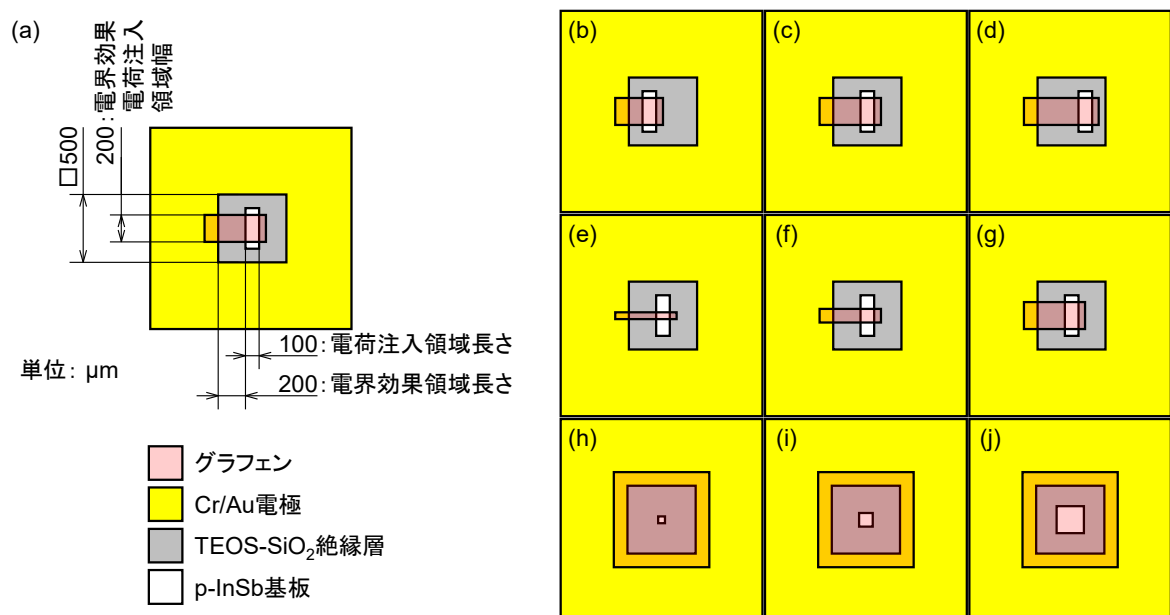


図 3-2-2-7-1 グラフェン CIFET の寸法図 (a) 及び上面図 (b-i)。上図 (a)、(c)、(g) は同一構造。

表 3-2-2-7-1 グラフェン CIFET の比較項目及び寸法情報。  
素子番号は図 3-2-2-7-1 に記載の内容と同一。

| 比較項目               | 素子番号    | 光入射領域               | 電界効果領域  | 電荷注入領域   |
|--------------------|---------|---------------------|---|--|
| 1. 電界効果            | b, c, d | 500 $\mu\text{m}$ □ | 幅:200 $\mu\text{m}$<br>長さ:100, 200, 300 $\mu\text{m}$ | 幅:200 $\mu\text{m}$<br>長さ:100 $\mu\text{m}$          |
| 2. 電界効果・<br>電荷注入効果 | e, f, g |                     | 幅:50, 100, 200 $\mu\text{m}$<br>長さ:200 $\mu\text{m}$  | 幅:50, 100, 200 $\mu\text{m}$<br>長さ:100 $\mu\text{m}$ |
| 3. 電荷注入効果          | h, i, j |                     | 500 $\mu\text{m}$ □<br>(電荷注入領域を除く)                    | 200, 100, 50 $\mu\text{m}$ □                         |

図 3-2-2-7-2 に電界効果領域長さ  $L$  を 100、200、300  $\mu\text{m}$  に設定した素子における光応答結果を示す。 $V_d$  0.5 V を印加した際、 $L$  が増大するにつれて、 $I_{\text{photo}}$  も 16.2±0.51  $\mu\text{A}$ 、37.1±1.93  $\mu\text{A}$ 、59.5±2.05  $\mu\text{A}$  と増加した (図 3-2-2-7-2 (a))。上記  $L$  増大に伴う応答増加は、 $V_d$  0.5~0.5 V の全範囲においてみられ、特に正電圧側で顕著であった (図 3-2-2-7-2 (b))。ここで、 $L$  の増大が、グラフェンチャネル長さの増加に伴う抵抗値の増加・応答量の減少を引き起こさず、応答量は増加していることから、改めて光ゲート効果が CIFET 素子の応答に寄与していることを確認した。次に、図3-2-2-7-3に電界効果領域と電荷注入領域の幅 $W$ を50、100、200  $\mu\text{m}$ に設定した各素子における光応答変化を示す。電界効果領域長さ $L$  同様に、 $W$ の増大に対しても、 $I_{\text{photo}}$ は5.87±0.15  $\mu\text{A}$ 、9.44±0.23  $\mu\text{A}$ 、37.1±1.93  $\mu\text{A}$ と増加した (図3-2-2-7-3 (a))。上記の結果より、各領域の応答への依存性を計算した。電界効果領域のみを変更した結果 (図3-2-2-7-2) と電界効果領域・電荷注入領域双方を変更した結果 (図3-2-2-7-3) をフィッティングしたところ、

$$I_{\text{photo}} \propto S_{\text{FE}}^{1.18} \times S_{\text{CI}}^{0.17} \quad (3.2.2.7.1)$$

を満たすことを確認した。これは、光応答が主に電界効果領域の面積に大きく依存していることを意味し、CIFET素子の赤外光応答が、光ゲート効果に大きく依存していることを示している。ここで、電界効果領域を増加し、より大きな応答を得るために、グラフェンチャネルをTEOS絶縁層全体に形成した際の光応答結果を図3-2-2-7-4に示す。電荷注入領域が50  $\mu\text{m}$ □、100  $\mu\text{m}$ □、200  $\mu\text{m}$ □と増加するにつれて、 $I_{\text{photo}}$ は56.9±0.78  $\mu\text{A}$ 、67.6±4.03  $\mu\text{A}$ 、86.6±1.39  $\mu\text{A}$ に増加し、上述の電極の一辺のみを用いてグラフェンチャネルを形成した素子と比べても大きな応答が得られることを確認した。一方で、応答量は上式より得られた予想値である184.8  $\mu\text{A}$ 、275.1  $\mu\text{A}$ 、334.5  $\mu\text{A}$ に比べて約3分の1から4分の1程度と大きく下回っていた。これは、注入された光キャリアが、周囲四方の電極全体に向かってではなく、一方向の電極に向かって移動し、光ゲート効果を生じる実効的な電界効果領域が制限されたためであると考えられる。更なる高感度化のためには、(1) グラフェンの品質を高め、面内での抵抗値が均一にする、(2) 電荷注入領域幅を増やし、電極まで一方向に幅広のグラフェンチャネルを形成するなど、有効な電界効果領域を最大にするよう設計することが有効であると考えられる。

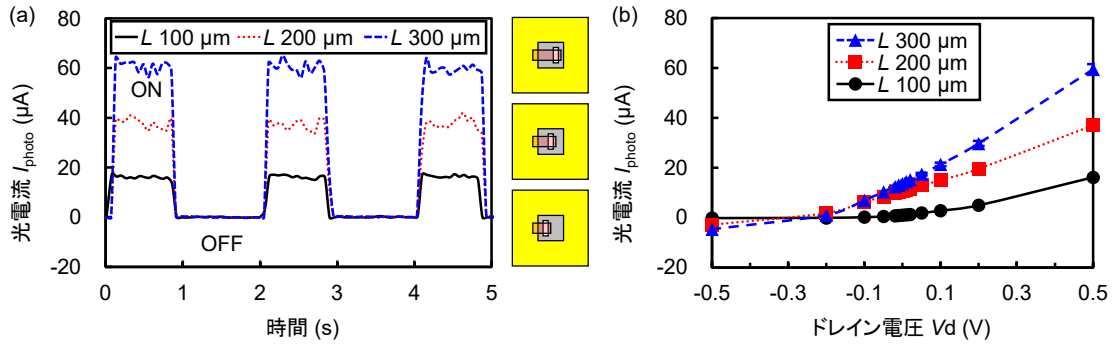


図 3-2-2-7-2 グラフェンチャネル長  $L$  を変えた素子における、(a)  $I_{\text{photo}}$  継時変化及び (b)  $V_d$  依存性<sup>24</sup>。

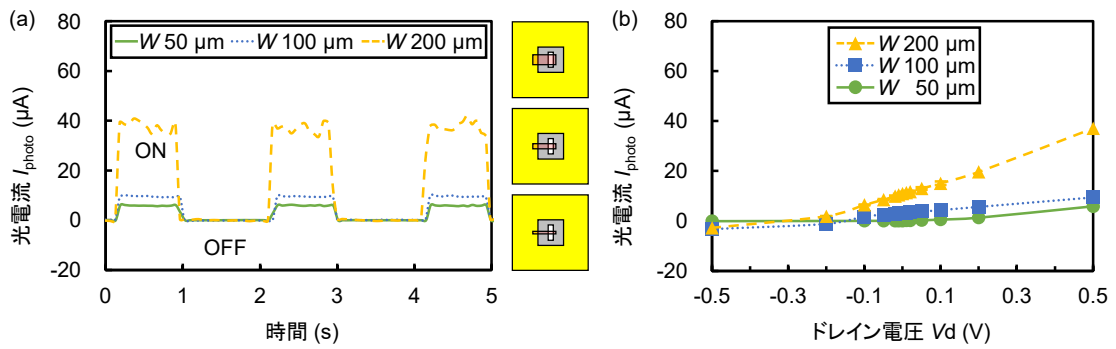


図 3-2-2-7-3 グラフェンチャネル幅  $W$  を変えた素子における、(a)  $I_{\text{photo}}$  継時変化及び (b)  $V_d$  依存性<sup>24</sup>。

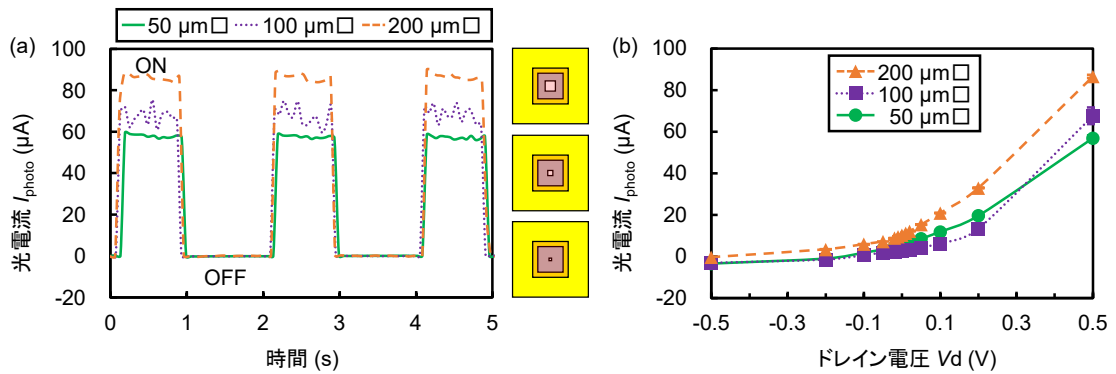


図 3-2-2-7-4 電荷注入領域寸法を変えた素子における、(a)  $I_{\text{photo}}$  継時変化及び (b)  $V_d$  依存性<sup>24</sup>。

### 3.2.2.8 電荷注入構造まとめ

電荷注入構造を用いることで、低暗電流・高感度を両立するグラフェン赤外光検出器を開発した。

- (1) 電荷注入領域を形成し、基板で生じた光キャリアをグラフェンに注入し信号源とすることで、低暗電流化した。
- (2) グラフェンチャンネルを絶縁層上に設け電界効果領域とすることで、光ゲート効果を発現し高感度化した。
- (3) 試作素子は  $4.6\ \mu\text{m}$  中赤外光に対して良好に応答した。正  $V_d$  印加時の応答増加より、InSb 光増感材内で生じた光キャリアがグラフェンに注入されていることを確認した。
- (4) 光ゲート効果で高感度化したグラフェン FET と比較して、1,000 万分の 1 程度に暗電流を低減しつつ、同程度の信号量で光応答を得られることを確認した。
- (5) 暗電流が低減したことで、素子の光応答時のオンオフ比は 4 桁超まで改善し、オフ動作が可能となった。
- (6) 構造依存性の評価において、光電流値が電界効果領域の面積に大きく依存しており、素子の光応答が光ゲート効果によって変調・増幅されていることを確認した。

電荷注入構造の導入によって、グラフェン素子を赤外光検出器に応用する上で大きな課題となっていた暗電流を大幅に低減することができた。

### 3.2.3 乱層積層グラフェン構造による光ゲート効果の増強

#### 3.2.3.1 はじめに

グラフェンの移動度を決定する主な要因は、グラフェン自体の結晶性とグラフェンの下地となる基板におけるキャリア散乱の程度である。グラフェン自体の結晶性を上げる方法として、グラファイトから機械剥離して得られたグラフェン<sup>28</sup>や単結晶基板上に成長させたグラフェン<sup>29</sup>を用いる方法が挙げられるが、いずれも大面積化が困難でありコストがかかる。支持基板のキャリア散乱を抑制する方法として、グラフェンの下地に六方晶窒化ホウ素(h-BN)を用いる手法や<sup>30</sup>、架橋構造を用いる方法<sup>31, 32</sup>などが提案されている。しかしながら、絶縁性能の良い h-BN は機械剥離でしか作製できないため大面積化が困難であり、架橋構造は製造方法が複雑で歩留まりや均一性が劣り、いずれも大量生産には適さない。以上の理由から、図(a)に示す乱層積層グラフェン(Turbostratic stacked graphene)に注目した。図(a)と図(b)はそれぞれ、乱層積層グラフェンと AB 積層グラフェンの構造の平面図である。

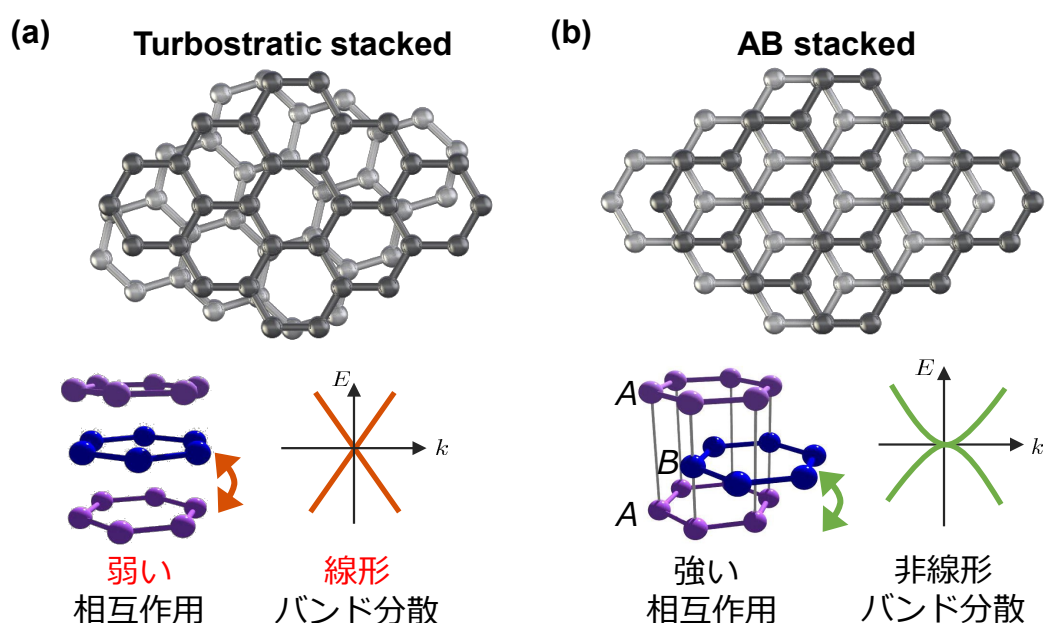


図 3-2-3-1-1(a) 乱層積層グラフェン、(b) AB 積層グラフェン

図(a)に示す乱層積層グラフェンは、AB 積層グラフェンと異なり、積層方位が不整合な状態になっている。乱層積層グラフェンは、単層グラフェンと同様の線形バンド分散を持つ必要があることが理論的に実証されている<sup>33-38</sup>。そのため、多層構造でありながら高い移動度を示すことが期待されている。一方、図 (b)は結晶方位の揃った AB 積層構造を持つ多層グラフェンである。この構造はバルクのグラファイトや多層グラフェンなどでみられる自然界に存在する安定した結晶構造である。積層グラフェンは平行伝導を示す傾向があり、伝導性が高い。しかしながら、AB 積層の場合は非線形分散を有することからキャリア移動度が制限されるという問題がある<sup>39, 40</sup>。

乱層積層グラフェンを用いたトランジスタは、単層 CVD グラフェンを用いたトランジスタと比較して、高い導電率および高いキャリア移動度を示すことが実証されている<sup>41</sup>。一般的に CVD グラフェンは、ランダムに配向した粒子を有する多結晶であり<sup>42</sup>、乱層積層構造は、単層 CVD グラフェンの繰り返し転写によって容易に作製できる。グラフェンの層間ギャップは湿式転写法では制御できないが、層間距離は結晶方位が整列した AB 積層の場合より大きくなる。層間距離が大きいほどグラフェン層間の相互作用が弱くなることから、湿式転写法は乱層積層の作製に有利である。さらに、この作製方法は電子デバイスの商業規模の製造を可能にするのに十分なサイズのグラフェン作製が可能である<sup>43</sup>。したがって、乱層積層グラフェンを用いることで、グラフェンデバイスの性能向上が期待できる。



本研究では、高感度かつ低コストを両立する次世代赤外線イメージセンサを実現するために、乱層積層グラフェンにより光ゲート効果に基づくグラフェン光検出器の高感度化を行った。従来の量子型赤外線センサは分子線エピタキシー法で作製した複雑な構造の半導体材料が用いられており、製造コストが大きく大量生産が困難であり、従来の熱型赤外線センサは安価であるが感度や応答速度に課題がある。グラフェンは CVD で低コストかつ容易に作製が可能であるため、グラフェン光検出器を高感度化することで高感度かつ低コストを両立する次世代赤外線センサの実現が期待できる。しかし、グラフェン自体の光吸収率は 2.3% と大きくないため、何らかの方法で高感度化を行う必要がある。光ゲート効果はグラフェン光検出器の高感度化に有望な手法であり、光増感材の電圧変化をグラフェンにゲート電圧として印加することで大きな光電流を取り出すことができる。光ゲート効果に基づくトランジスタ型のグラフェン光検出器の感度はグラフェンのキャリア移動度に大きく依存しており、グラフェンのキャリア移動度を向上させることで光検出器の高感度化が可能となる。グラフェンのキャリア移動度を向上させるために、グラファイトから機械剥離して得られたグラフェンを用いる方法<sup>28</sup> や、h-BN<sup>30</sup> や架橋構造<sup>31, 32</sup> などで支持基板からのキャリア散乱を抑制する方法が報告されているが、いずれも大面積化が困難であり製造コストが大きくなる。特に赤外線イメージセンサの量産には数インチレベルのウエハプロセスが必要不可欠であり、安価かつ大面積化が可能なグラフェンの移動度向上手法が必要である。本研究では大面積化が容易かつ簡便に作製が可能であるグラフェントランジスタの移動度向上手法として、乱層積層グラフェンを採用した。乱層積層グラフェンは結晶方位が不整合な状態で積層されたグラフェンであり、単層グラフェンと同等のバンド構造を有しながら高い導電率が得られるため、移動度の向上が期待できる<sup>33-38</sup>。そして、乱層積層グラフェンは湿式転写法にて単層 CVD グラフェンを繰り返し転写するだけで容易に作製でき、大面積で作製可能な CVD グラフェンを用いていることから、量産化においても有利である。乱層積層グラフェンを用いてグラフェン光検出器を高感度化することで、高感度かつ低コストを両立する次世代赤外線イメージセンサの実現が期待できる。本研究では乱層積層グラフェンを、可視域の光ゲート効果をベースにしたグラフェン光検出器に適用した。光ゲート効果の詳細なメカニズムを検討し、乱層積層グラフェン光検出器を作製して様々な層数のグラフェン光検出器の光応答を評価した。その結果、半導体を用いた光ゲート効果の詳細メカニズムや乱層積層グラフェンによる光ゲート効果の増強を明らかにした。次に、MWIR 領域に対応した光増感材である InSb を用いて、乱層積層グラフェン赤外線センサを作製し、赤外応答や感度を評価した。乱層積層グラフェンをグラフェン赤外線センサに適用し、その有効性を実証した。

このように乱層積層グラフェンをグラフェン光検出器に適用して高感度化を行った例はこれまで報告されておらず、本研究により乱層積層グラフェンのデバイス応用への可能性を示し、高感度かつ低コストを両立するグラフェン赤外線センサの実用化への貢献が期待できる。

### 3.2.3.2 湿式転写法による乱層積層グラフェンの作製

乱層積層グラフェンは、図 3-2-3-2-1 のように CVD を使用して Cu 箔上に合成した単層グラフェンを複数回繰り返し転写することで作製する。1 層目のグラフェン成膜方法は単層グラフェンの湿式転写法と同様である。2 層目のグラフェンは同様に CVD にて作製し、同一基板上の 1 層目のグラフェン上に PMMA を用いて転写する。このプロセスを繰り返すことで、任意の層数を有する多層の乱層積層グラフェンを作製した。基板上に任意の層数の乱層積層グラフェンを形成した後、単層グラフェントランジスタの作製方法と同様、O<sub>2</sub> エッチングにより不要なグラフェンを除去してグラフェンチャンネルを形成することで、乱層積層グラフェントランジスタを作製することができる。

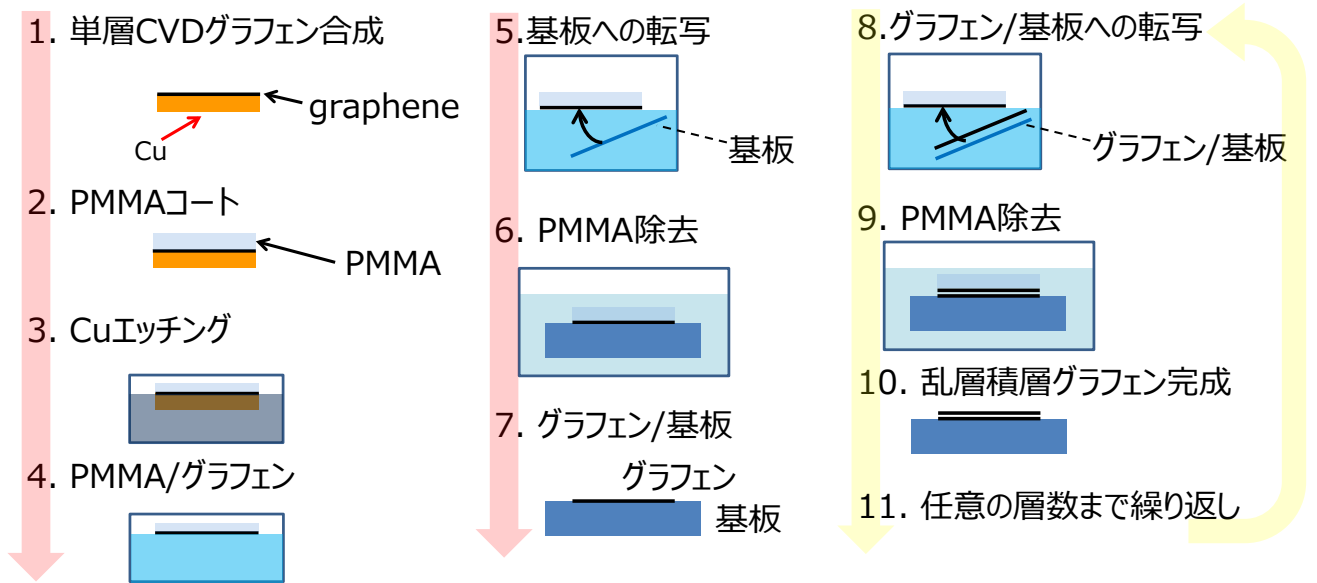


図 3-2-3-2-1 乱層積層グラフェンの作製方法

図 3-2-3-2-2 は湿式転写法により作製した単層グラフェン、2 層、3 層、4 層乱層積層グラフェンにおけるラマンスペクトルの 2D バンドである。以前の研究では、AB 積層の多層グラフェンの場合、 $2700\text{ cm}^{-1}$  付近の 2D バンドは、層数が増えるにつれて非対称で幅広になることが報告されている<sup>40, 44, 45</sup>。一方、乱層積層グラフェンの場合、2D バンドは左右対称で幅は単層と同程度となる。図 3-2-3-2-2 より、作製した乱層積層グラフェンは 2D バンドが左右対称であり、半値幅 (FWHM) が 1~3 層において  $30\sim 40\text{ cm}^{-1}$  程度とほとんど変化しないため、乱層積層が形成されていることがわかる。よって、湿式転写法の繰り返し転写により作製した乱層積層グラフェンは単層グラフェンのような線形バンド分散を示すと考えられる。

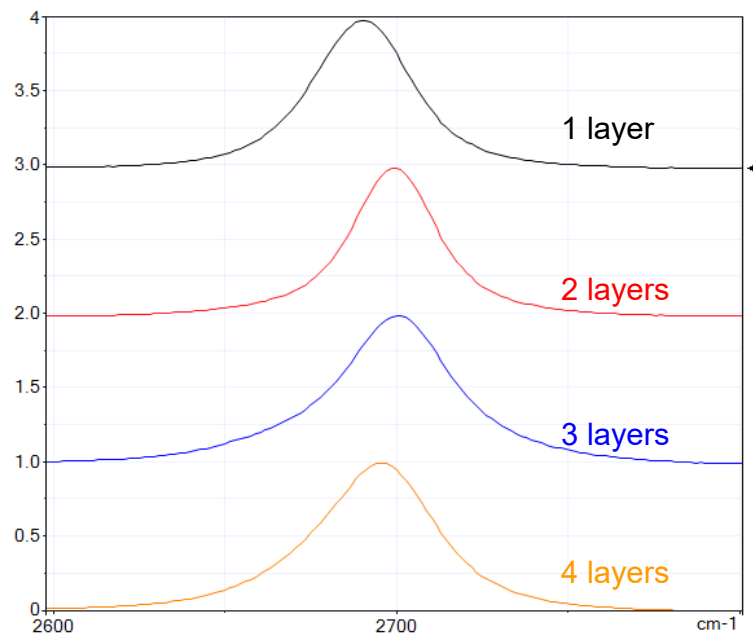
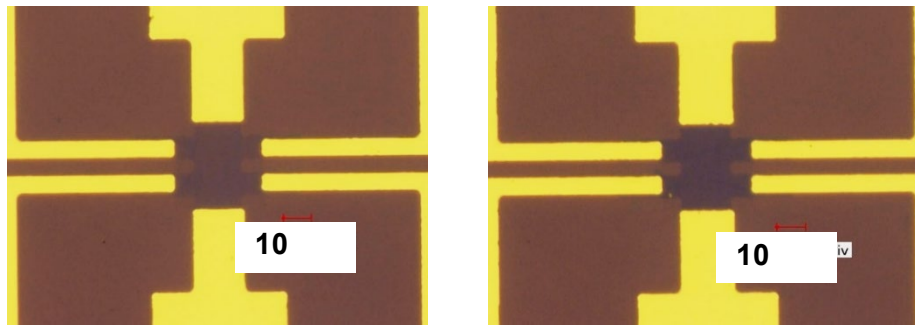


図 3-2-3-2-2 単層グラフェンおよび乱層積層グラフェンの G' ピーク

実際に作製した単層グラフェントランジスタおよび乱層積層グラフェントランジスタの光学顕微鏡像を図 3-2-3-2-3 に示す。本研究で作製した乱層積層グラフェントランジスタは電極とグラフェンの接触抵抗の影響を除去するため、4 端子測定が可能なホールバー形状を採用した。グラフェンは電極である金属材料と接触することでドーピングされることが知られており<sup>46</sup>、電極の影響を除外するために、電極をチャンネル部から離して配置するホールバー形状を用いる必要があ

る。作製した4端子デバイスのチャンネルサイズはチャンネル長  $7\ \mu\text{m}$ 、チャンネル幅  $15\ \mu\text{m}$  である。図 3-2-3-2-3 に示すとおり、積層により紫色のグラフェン部が濃くなるため、光学顕微鏡像のコントラストからグラフェンの層数を判断することができる。



(a) 単層

(b) 2層乱層積層

図 3-2-3-2-3 グラフェントランジスタの光学顕微鏡像

### 3.2.3.3 光ゲート効果を用いた乱層積層グラフェン光検出器

本研究では光ゲート効果を用いたグラフェン光検出器に乱層積層グラフェンを適用した。光ゲート効果を有するグラフェン光検出器への乱層積層グラフェン適用の基礎検討として、乱層積層グラフェンに光ゲート効果を適用し、電気特性と光応答を評価した。単層および2~4層の乱層積層グラフェン光検出器の可視光における光応答を評価し、詳細な高感度化メカニズムを検討した。

図 3-2-3-3-1 に乱層積層グラフェン光検出器の構造を示す。本素子は、乱層積層グラフェンをチャンネルとしたトランジスタ構造を有する。p-Si/SiO<sub>2</sub>基板上に湿式転写した乱層積層グラフェン上に、真空蒸着とリフトオフプロセスにより、厚さ 15 nm の Ni 層と厚さ 30 nm の Au 層からなる4端子電極を堆積した。各デバイスのグラフェンチャンネル(幅  $15\ \mu\text{m}$ 、長さ  $7\ \mu\text{m}$ )は、従来のフォトリソグラフィプロセスと O<sub>2</sub> プラズマエッチングによりチャンネル部以外のグラフェンを除去して形成した。

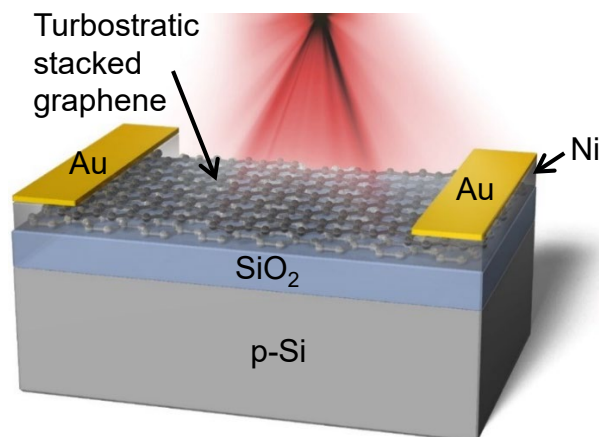


図 3-2-3-3-1 乱層積層グラフェン光検出器の構造<sup>3</sup>

図 3-2-3-3-2 に4端子グラフェントランジスタの測定方法を示す。各素子にソース・ドレイン電圧( $V_d$ )およびバックゲート電圧( $V_{bg}$ )を印加し、光照射時のソース・ドレイン電流( $I_d$ )の変化から光電流を測定した。本節に用いた測定データは特筆しない限り、室温で4端子測定によって得られたもので、グラフェン/金属接触の抵抗の影響を受けない。各素子の光応答は、強度  $9.66\ \text{mW}$  の  $642\ \text{nm}$  ダイオードレーザを使用して、 $10^{-4}\ \text{Pa}$  の圧力の真空プローバにおいて素子の直上から真空ファイバにより照射して測定した。レーザは、周波数  $0.5\ \text{Hz}$ 、デューティ比  $0.6$  で駆動し、スポットサイズは  $1\ \text{mm}$  である。

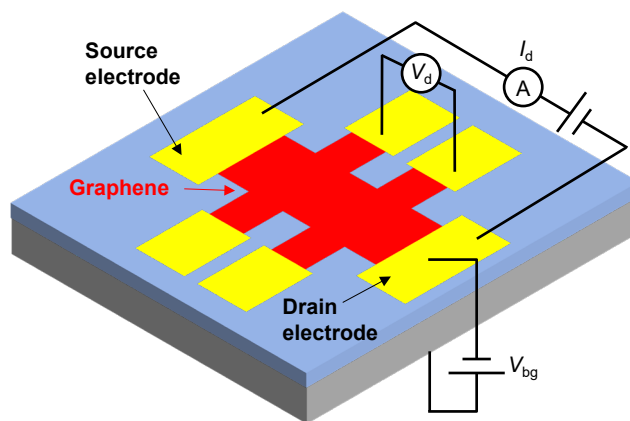


図 3-2-3-3-2 端子グラフェントランジスタの測定方法

### 乱層積層グラフェン光検出器の電気特性と移動度

図 3-2-3-3-3(a)は、 $V_d=0.1\text{ V}$ における単層 CVD グラフェンおよび 2 層、3 層、4 層の乱層積層グラフェンの伝達特性である。ここで、単層グラフェンと 2 層乱層積層グラフェンは 32 時間真空中でアニールすることで、ディラックポイントを調整している。本素子は p 型 Si 基板を使用しており、負のバックゲート電圧を印加することで、光ゲート効果が生じるため、 $V_{bg}=-10\text{ V}$  付近において電界効果移動度が最大となるようにディラックポイントを調整した。図 3-2-3-3-3(a)より、伝達特性の傾きは、層数が増えると大幅に増加することがわかる。図 3-2-3-3-3(b)は、 $V_d=0.1\text{ V}$ におけるグラフェンの電界効果移動度  $\mu_{FE}$  の  $V_{bg}$  依存性である。ここで、 $C_{ox}$  は絶縁膜の静電容量 ( $\epsilon_1\epsilon_0/t$ 、 $\epsilon_1=3.9$  は  $\text{SiO}_2$  の比誘電率、 $\epsilon_0$  は真空の誘電率、 $t=290\text{ nm}$  は絶縁膜の厚さである)、 $W$  および  $L$  はグラフェンチャネルの幅と長さ ( $W=15\text{ }\mu\text{m}$ 、 $L=7\text{ }\mu\text{m}$ ) である。図 3-2-3-3-3(c)は  $V_{bg}=-10\text{ V}$  における正孔移動度である。単層グラフェン、2 層、3 層、4 層乱層積層グラフェンのそれぞれの最高正孔移動度は 2000、2900、3000、3100  $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$  であった。これまでの研究において、機械剥離などで得られた AB 積層を有する 2 層グラフェンは、単層グラフェンよりも移動度が低いことが知られている<sup>40, 47</sup>。これは、AB 積層グラフェンが通常の半導体のような非線形バンド分散を有することに起因する。一方、本研究で得られた乱層積層グラフェンの移動度は、層数の増加とともに大幅に増加することがわかった。具体的には、単層グラフェンと比較して 2 層以上の場合、移動度は約 50%増加した。この大幅に向上した移動度は、キャリア散乱の減少と線形バンド分散の結果と考えられる。以前の研究では、グラフェンは  $\text{SiO}_2$  表面における電荷不均一性などによる電荷不純物からのクーロン散乱の影響を強く受けることが報告されている<sup>48-51</sup>。乱層積層の素子は、 $\text{SiO}_2$  に起因するキャリア散乱が下部のグラフェン層によって抑制されるため、3 層以上において正孔移動度が飽和すると考えられる。図 3-2-3-3-3(b)において電子移動度は 3 層以上の素子よりも 2 層の方が高くなっているが、これは真空アニールによるグラフェン表面において正孔ドーパントとして作用する水分子とレジスト残渣が除去された効果によるものである。

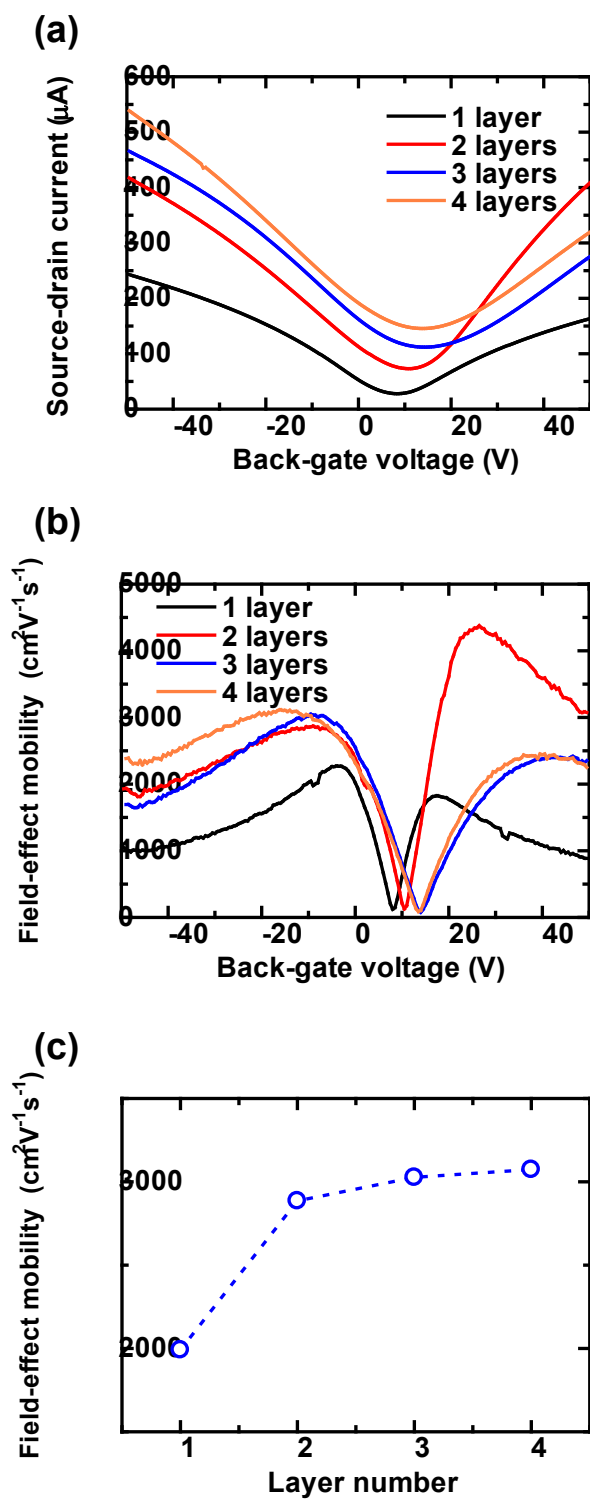


図 3-2-3-3-3 (a) 単層 CVD グラフェン、2 層～4 層乱層積層グラフェン光検出器の伝達特性、(b) 電界効果移動度のバックゲート電圧依存性、(c)  $V_{\text{bg}} = -10$  V における正孔電界効果移動度<sup>3</sup>

### 乱層積層グラフェン光検出器の光応答

図 3-2-3-3-4(a)は、光電流  $I_p$  のバックゲート電圧依存性である。ここで、 $I_p$  は、光照射がある場合とない場合のソース-ドレイン電流  $I_d$  の差である。 $I_p$  はゲート電圧の影響を大きく受けており、 $-V_{bg}$  領域においてグラフェンの層数増加に伴い明確に増加している。 $-V_{bg}$  領域における  $I_p$  は図 3-2-3-3-3(b)に示す  $\mu_{FE}$  と相関があることも明らかである。これらの結果は、素子の光応答が光ゲート効果によって増強されていることを示す。光ゲート効果のメカニズムは次に示すとおりである<sup>1)</sup>。 $-V_{bg}$  を印加すると、正孔(多数キャリア)がバックゲート側に移動して、 $\text{SiO}_2$  と  $\text{p-Si}$  の界面に空乏層が形成される。その後、光キャリアが入射光によってこの空乏層で生成され、グラフェンチャンネルのゲート電圧がわずかに変調される。グラフェンのキャリア移動度は非常に高く、各層は原子スケールの厚さである。したがって、ゲート電圧のわずかな変化によって、非常に大きな光電流を取り出せる。なお、図 3-2-3-3-4(a)において  $+V_{bg}$  領域において光電流が得られないのは、 $\text{p-Si}$  基板では  $+V_{bg}$  において空乏層が形成されず、光ゲート効果が生じないためである。

図 3-2-3-3-4(b)は、 $V_{bg} = -10 \text{ V}$ 、 $V_d = 0.1 \text{ V}$  における単層グラフェン、2 層、3 層、4 層乱層積層グラフェン光検出器の  $I_p$  の時間変化である。単層グラフェン、2 層、3 層、4 層乱層積層グラフェン光検出器の  $I_p$  は、それぞれ 2.6、3.7、4.8、4.8  $\mu\text{A}$  であり、3 層以上の乱層積層グラフェンを用いた場合に得られた値は、単層グラフェンの約 2 倍であった。 $I_p$  は、 $V_{bg} = -10 \text{ V}$  での正孔電界効果移動度と同様に、3 層以上において飽和することがわかる。これらの結果は、 $\text{SiO}_2$  に起因するキャリア散乱は下層グラフェン層によって抑制されるが、光ゲート効果は下層のグラフェンによって遮蔽されないことを示している。これは、光ゲート効果によって引き起こされるゲート電圧の変化の影響が、キャリア散乱の影響よりもはるかに大きいためである。

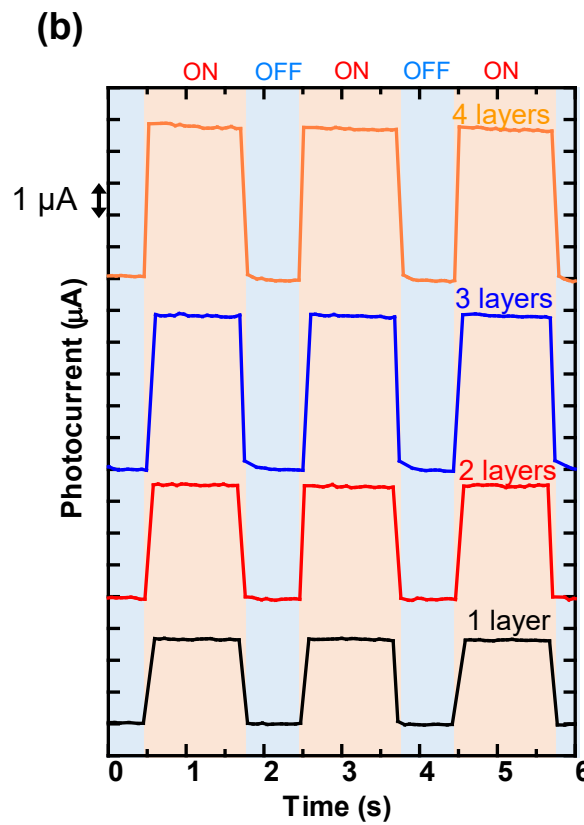
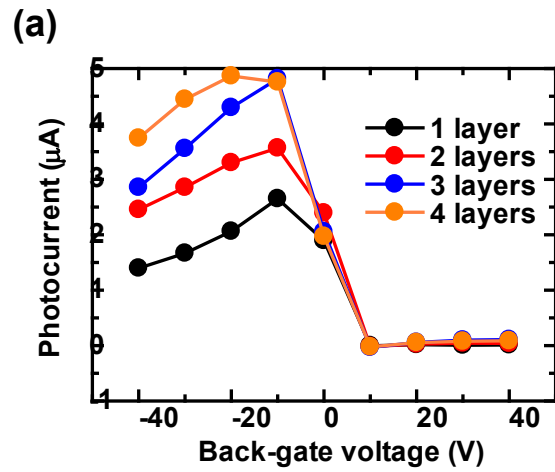


図 3-2-3-3-4 (a)  $V_d = 0.1 \text{ V}$  における光電流の  $V_{bg}$  依存性、  
 (b)  $V_{bg} = -10 \text{ V}$ 、 $V_d = 0.1 \text{ V}$  における  $I_p$  の時間変化<sup>3</sup>



次に、光応答に対する  $V_d$  と光強度の影響を評価した。これらの測定はすべて  $V_{bg} = -10$  V において行った。図 3-2-3-3-5(a) は、単層グラフェン、2 層、3 層、4 層の乱層積層グラフェン光検出器の  $I_p$  に対する  $V_d$  の効果を示す。 $I_p$  は  $V_d$  の増加とともに増加し、3 層以上において飽和している。図 3-2-3-3-5(b) は、3 層乱層積層グラフェン光検出器の、異なる光強度における  $I_p$  の  $V_d$  依存性を示す。 $I_p$  は  $V_d$  に比例しており、光検出器の応答を効果的に調整できることを示している。光ゲート効果を用いた乱層積層グラフェン光検出器は、光強度に関係なく  $I_p$  と  $V_d$  の線形関係を維持できるといえる。この結果は、バイアス電圧を使用して光感度を調整できることを示している。これは、イメージセンサへの応用において有利となる。図 3-2-3-3-5(c) に、3 層乱層積層グラフェン光検出器の様々な  $V_d$  値における  $I_p$  に対する光強度の影響を示す。この結果は、測定で使用したレーザ出力の範囲で再現可能である。したがって、グラフェンはこのレーザ強度の範囲では光学的損傷を受けていないといえる。図 3-2-3-3-5(c) は、 $I_p$  が光強度の対数関数であることを示している。この関係は、光強度が増加するにつれて光ゲート効果によって誘発される電圧変化が飽和することに起因する。光ゲート効果は、Si 基板の空乏層で発生した光キャリアによるバックゲート電圧の変調に基づいているため、光強度が増加するとバックゲート電圧の変調効果は飽和する<sup>1</sup>。また、この対数関数的な増加は、人間の目の感度と同様であり、光ゲート効果に基づく乱層積層グラフェン光検出器は高いダイナミックレンジを持つことが期待できることを示唆している。

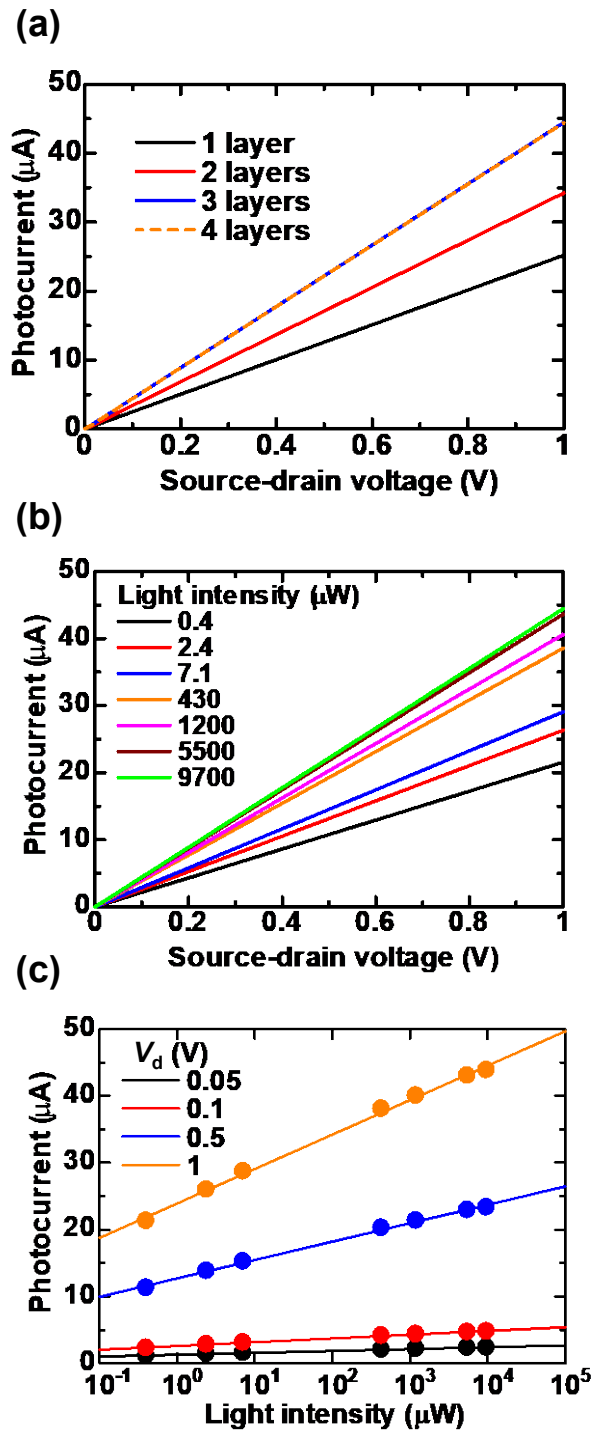


図 3-2-3-3-5 (a)  $V_{\text{bg}} = -10 \text{ V}$  における  $I_p$  の  $V_d$  依存性、(b) 3 層乱層積層グラフェン光検出器の  $V_{\text{bg}} = -10 \text{ V}$  における  $I_p$  の  $V_d$  依存性の変化、(c) 3 層乱層積層グラフェン光検出器の  $V_{\text{bg}} = -10 \text{ V}$  における  $I_p$  の光強度依存性の  $V_d$  による変化<sup>3</sup>

## まとめ

乱層積層グラフェンを Si 基板の光ゲート効果を有するグラフェン光検出器に適用した。その結果、以下の知見を得た。

- (1) 乱層積層グラフェン光検出器の光応答は、単層グラフェン光検出器と比較して、波長 642 nm で約 2 倍に増加した。この高感度化は、線形バンド分散を維持することで得られる高い移動度と、SiO<sub>2</sub> によるキャリア散乱の低減に起因する。
- (2) 2 層以上の乱層積層により移動度が向上し、3 層で飽和した。よって、基板によるキャリア散乱の抑制効果は 3 層で飽和すると考えられる。

以上より、CVD グラフェンを複数回繰り返し転写するという簡便な手法で作製可能な乱層積層グラフェンにより、光ゲート効果を用いたグラフェン光検出器の高感度化を実現した。

### 3.2.3.4 乱層積層グラフェン赤外線センサ

InSb 基板を用いた乱層積層グラフェン赤外線センサを作製し、その電気特性と温度依存性、および中波長赤外応答を調べた。本研究のグラフェン赤外線センサでは、MWIR に対応するバンドギャップを有する InSb 基板を光増感材として用いた。InSb はバンドギャップが 0.17 eV と非常に小さい半導体であり、MWIR の照射により光電変換が生じるため、光ゲート効果を有する赤外線センサに応用することができる<sup>5</sup>。これまでの結果より、光増感材として用いる半導体基板のキャリア濃度が低い方が、光ゲート効果による空乏層幅の変化量が大きくなることが予想されたため、本研究ではキャリア濃度の低いアンドープ InSb を採用した<sup>52, 53</sup>。作製した赤外線センサの電気特性とその温度依存性を評価し、乱層積層の効果とキャリア散乱の影響を詳細に検討した。さらに中波長赤外応答を評価し、乱層積層グラフェン赤外線センサの性能評価を行った結果を報告する。

### 乱層積層グラフェン赤外線センサの作製方法

本研究の乱層積層グラフェン赤外線センサではサファイア基板上に成膜した単結晶銅上に CVD で合成したグラフェンを使用した。この方法で作製したグラフェンは銅箔上に成長させた CVD グラフェンより結晶性が高い<sup>54</sup>。このグラフェンの結晶性の向上は、結晶粒界での発熱<sup>55</sup>を抑制することによって光検出器内のノイズ電流を低減するだけでなく、電子移動度を増加させ、光検出器の感度を向上させることができるため<sup>56, 57</sup>、赤外線センサ応用において有利である。図 3-2-3-4-1 に乱層積層グラフェン赤外線センサの作製方法を示す。作製方法の詳細は以下のとおりである。

- (a) キャリア濃度  $0.5\text{--}5.0 \times 10^{14} \text{ cm}^{-3}$  (77 K) のアンドープ InSb 基板上に絶縁層として TEOS (TetraEthyl OrthoSilicate)-SiO<sub>2</sub> を 310 nm の厚さでプラズマ CVD により形成する。
- (b) CVD 法により Cu 上に単層グラフェンを合成し、ポリメチルメタクリレート樹脂 (PMMA) を用いて TEOS-SiO<sub>2</sub> 上に湿式転写する<sup>21</sup>。その後、PMMA を除去し、残渣除去のために Ar/H<sub>2</sub> 混合ガス下において 803 K で 1 時間アニールする。
- (c) (b) と同様の手順で 1 層目のグラフェン上に 2 層目のグラフェンを転写し、これを繰り返すことで乱層積層グラフェンを得る。
- (d) 電子ビーム蒸着により Ni 15 nm / Au 30 nm 電極を成膜し、リフトオフにより電極パターンを形成する。
- (e) フォトリソグラフィと O<sub>2</sub> エッチングにより幅 15 μm、長さ 7 μm のグラフェンチャンネルを形成する。最後に、473 K で真空アニールを行い、ディラックポイント電圧が  $V_{\text{bg}} = 30 \text{ V}$  付近になるよう調整する。

乱層積層グラフェンは 3.2.3.3 項と同様に湿式転写工程を複数回繰り返すことにより作製した。基板として用いた InSb は、その狭いバンドギャップが MWIR 領域に対応するため<sup>5</sup>、光増感材として機能する。光増感材として使用したアンドープ InSb は n 型材料であり、バックゲー

ト電圧  $V_{bg} = 30 \text{ V}$  以上において良好な赤外応答が得られる。CVD グラフェンは大気中の水分、酸素、そして  $\text{SiO}_2$  によってドーピングされることで p 型になることが知られており、ディラックポイント電圧が  $V_{bg} = 30 \text{ V}$  付近になるようなドーピング濃度に調整するために真空アニールを使用した。本研究では層数の異なる乱層積層グラフェン赤外線センサを作製し、それぞれの赤外応答を評価した。

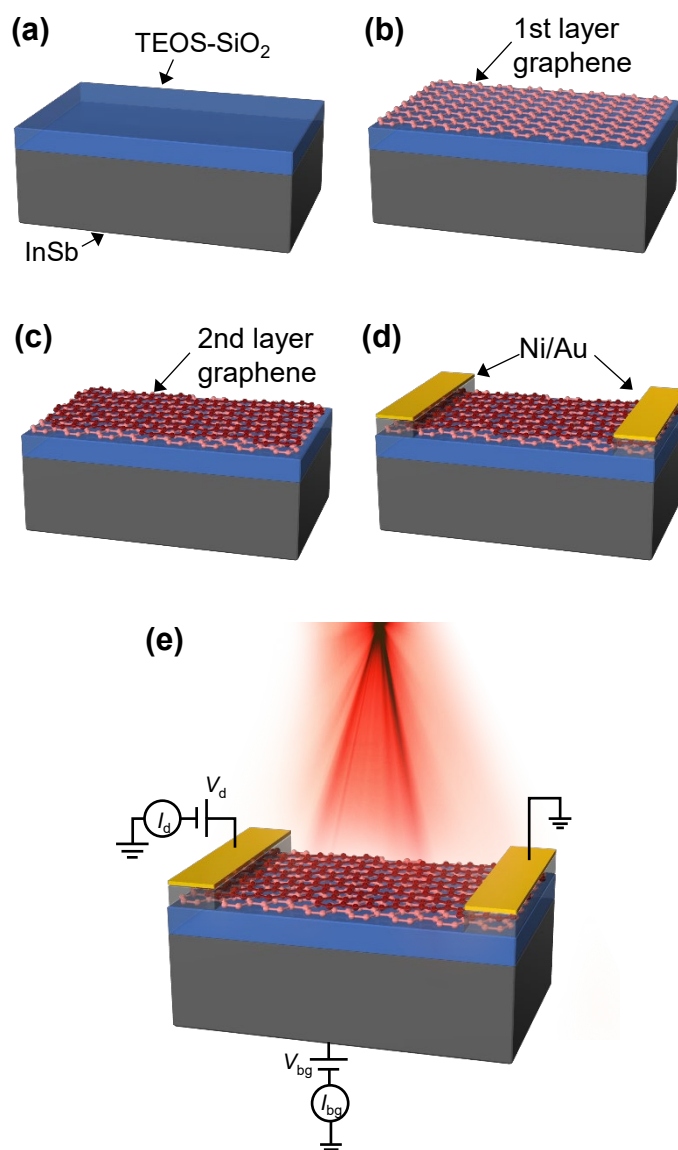


図 3-2-3-4-1 乱層積層グラフェン赤外線センサの作製方法 <sup>53</sup>  
 © 2022 Optica Publishing Group

### 乱層積層グラフェン赤外線センサの電気特性と温度依存性

各デバイスの性能は、 $V_{bg}$  およびソース-ドレイン電流  $I_d$  を測定することによって評価した。ここで示した値は、ホールバー形状を用いた 4 端子測定により得られており、グラフェン/金属の接触抵抗値の影響は無視できる。測定は、温度 77 K、圧力  $10^{-4}$  Pa の真空冷却下において行った。1 V のソース-ドレイン電圧  $V_d$  で 1、2、または 3 層の CVD グラフェン層を組み込んだデバイスから得られたバックゲート電圧特性を、図 3-2-3-4-2(a) に示す。ディラックポイント電圧は真空アニールによって  $V_{bg} = 30$  V 付近に調整した。図 3-2-3-4-2(a) よりグラフェン層数の増加に伴い、電流値が著しく増加している。

図 3-2-3-4-2(b) は、グラフェン層数と最大電子および正孔電界効果移動度値  $\mu_{FE}$  の関係を示す。図 3-2-3-4-2(c) は、1 層、2 層および 3 層のグラフェンを含む各デバイスについて、 $\mu_{FE}$  を  $V_{bg}$  の関数としてプロットしたものである。単層グラフェンの移動度は、機械剥離によって作製された規則的な積層を有する多層グラフェンの移動度を上回ることが以前に示されている<sup>40,47</sup>。しかしながら、本結果では  $\mu_{FE}$  値はグラフェンの層数の増加に伴い著しく増加し、3 層の乱層積層グラフェンで得られた移動度は単層で観察された移動度の約 3 倍であることがわかった。移動度の顕著な増加は、乱層積層グラフェン特有の線形バンド分散に加えて、キャリア散乱の影響が低いことにも起因する。以前の研究で、電荷不純物(不均一な  $\text{SiO}_2$  表面電荷を含む)から生じるクーロン散乱がグラフェンの特性に大きな影響を与えることがわかっている<sup>48-51</sup>。本研究では、下層のグラフェン層が TEOS -  $\text{SiO}_2$  によるキャリア散乱を減少させ、 $\mu_{FE}$  の増加をもたらしたと考えられる。今回の結果では、2 層グラフェンは単層グラフェンと比較して移動度のわずかな増加を示し、3 層グラフェンは単層または 2 層グラフェンと比較して移動度を大幅に増加した。3.2.3.3 項の結果では 2 層の乱層積層グラフェンは単層グラフェンに比べて移動度が大幅に増加していた。これは、3.2.3.3 項ではグラフェンの下層膜として熱酸化された  $\text{SiO}_2$  を用いている一方、本実験で使用した TEOS- $\text{SiO}_2$  は熱酸化  $\text{SiO}_2$  よりも表面粗さが悪く、キャリア散乱の影響が大きいことに起因する。したがって、熱酸化  $\text{SiO}_2$  の場合には、キャリア散乱を抑制するには 2 層のグラフェンで十分であったが、TEOS- $\text{SiO}_2$  の場合には、同じ散乱抑制効果を得るには 3 層のグラフェンが必要であったと考えられる。

キャリア散乱の影響をさらに詳細に検討するために、3 層乱層積層グラフェンの特性の温度依存性を調べた。図 3-2-3-4-2(d) は、3 層乱層積層グラフェンにおけるバックゲート電圧依存性の温度変化を示している。ソース-ドレイン電流は、高電界領域と電荷中性点付近の両方で変化している。高電界領域での挙動は単層グラフェンと類似しており<sup>58</sup>、移動度が冷却によって増加する。電荷中性点付近では、AB 積層 2 層グラフェンと同様の挙動を示し<sup>58</sup>、導電率は冷却とともに低下する。単層グラフェンでは、電荷中性点付近の温度変化は基板中のクーロン散乱の影響を受けるため大きく変化しないことが知られている<sup>41, 58</sup>。今回作製した 3 層乱層積層グラフェンでは、AB 積層グラフェンの場合と同様に、電荷中性点近傍で大きな温度変化が生じることが観察された。これは基板におけるクーロン散乱の影響が抑制され、温度変化の影響が大きいグラフェンのフォノン散乱と熱励起の影響が支配的になったためであると考えられる。この結果は熱雑音が大きな影響を与える赤外線センサにとって重要であり、冷却によるクーロン散乱の抑制によりキャリア移動度を著しく増加させることが期待できる。

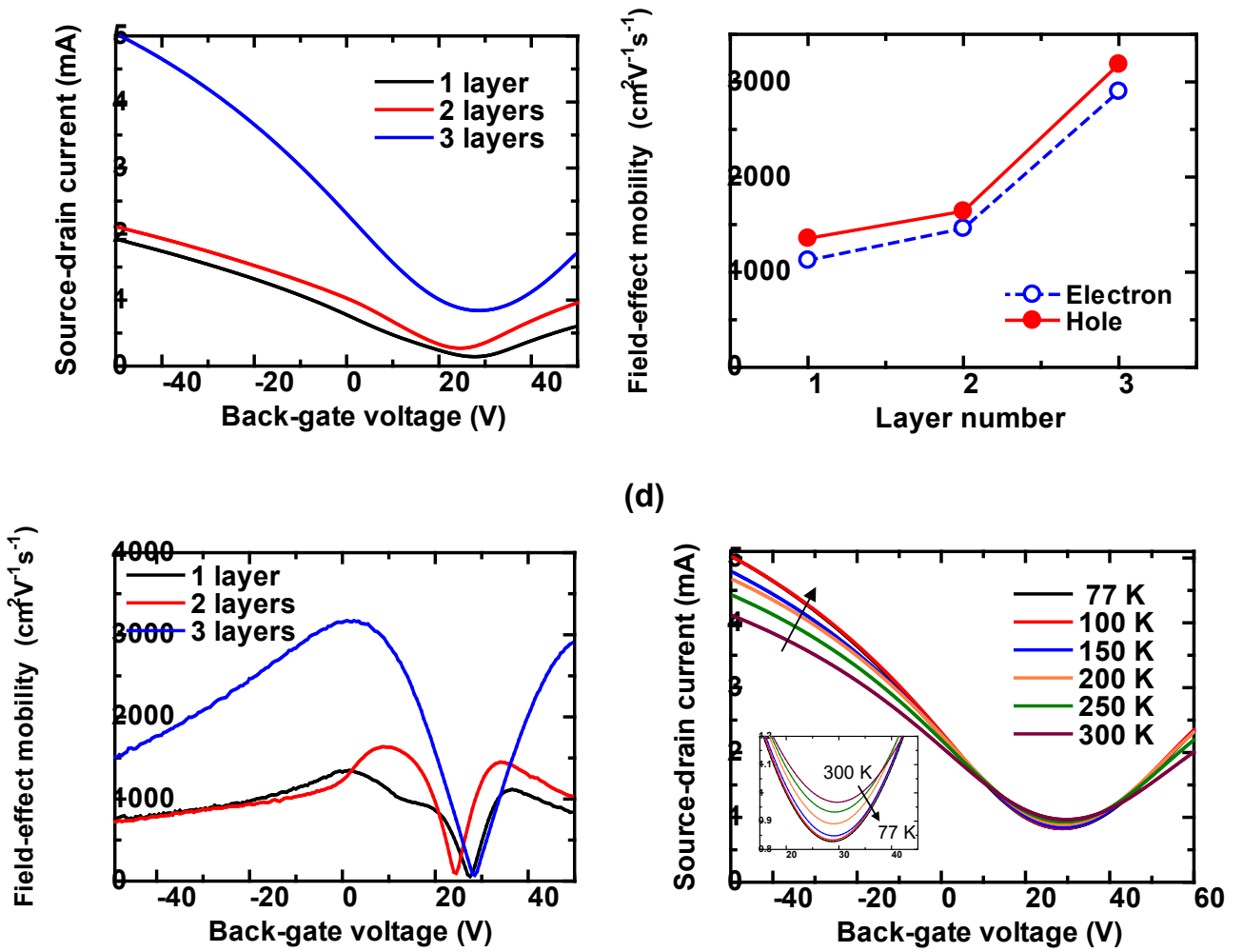


図 3-2-3-4-2 (a) CVD グラフェン単層または 2 層、3 層乱層積層グラフェンのゲート電圧依存性、(b) グラフェン層数と正孔・電子の最大電界効果移動度、(c) 電界効果移動度のゲート電圧依存性、(d) 3 層乱層積層グラフェンにおけるゲート電圧依存性の温度変化；挿入図は電荷中性点付近の拡大図<sup>53</sup>

© 2022 Optica Publishing Group

### 乱層積層グラフェン赤外線センサの中波長赤外応答

赤外応答測定は真空プローバ(GRAIL10-415-4-LV-HT-OP、Nagase Techno-Engineering)内にて、 $10^{-4}$  Pa、77 K の真空冷却状態で行った。図 3-2-3-4-3 に測定系模式図を示す。素子の電気特性は半導体デバイス・パラメータ・アナライザを用いて評価した。光源として 3~5  $\mu\text{m}$  のみを透過するフィルタを用いた光源パワー13.2  $\text{mW}/\text{cm}^2$  のフィラメント型の熱光源にメカニカルシャッタを使用し、周波数 0.5 Hz、duty 比 0.4 にて素子全体に赤外線照射して測定を行った。

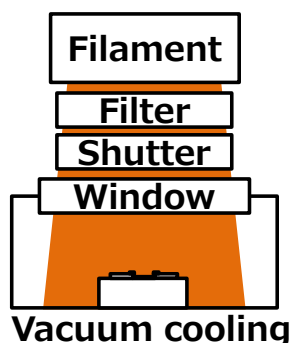


図 3-2-3-4-3 中波長赤外応答測定系

光電流  $I_p$  は、光源の照射中に測定されたソースドレイン電流  $I_{\text{photo}}$  から暗条件下でのソースドレイン電流  $I_{\text{dark}}$  を減算することによって得られる。図 3-2-3-4-4(a) に光電流のバックゲート電圧依存性を示す。光電流はバックゲート電圧に大きく影響され、 $V_{\text{bg}} > 30 \text{ V}$  の領域では、グラフェン層数の増加に伴って光電流が増加している。図 3-2-3-4-4(a) のピンク色の領域、すなわち  $V_{\text{bg}} > 30 \text{ V}$  における領域の光電流値は、図 3-2-3-4-2(c) に示すように同じバックゲート電圧領域での電界効果移動度と相関することがわかった。これらの結果は、本デバイスの光応答が光ゲート効果によって増強されていることを示している。図 3-2-3-4-4(b) に各層数のデバイスにおける  $I_p$  の時間応答を示す。これらのデータは  $V_d = 1 \text{ V}$  にて最大の  $I_p$  が得られるように選択された  $V_{\text{bg}}$  を用いて取得した。単層、2層、および3層のデバイスは、40、35、および50 V の  $V_{\text{bg}}$  値において、それぞれ 0.713、0.848、および 1.94  $\mu\text{A}$  の  $I_p$  を有し、3層乱層積層グラフェンでは単層グラフェンの約3倍の光電流が得られた。この結果は、グラフェンの電界効果移動度の増加による光ゲート効果の増強に起因する。基板と直接接触しているグラフェンは、光ゲート効果を減少させることなく、基板からのキャリア散乱効果を抑制したといえる。これは、光ゲート効果によるゲート電圧の変調がキャリア散乱により生じる影響よりもはるかに大きいためである。これらのデバイスの応答時間は、少なくとも 60 ms の測定間隔よりも短い。実際の応答時間は、InSb 基板の光応答によって決定され、数 ns 程度であると予想される。



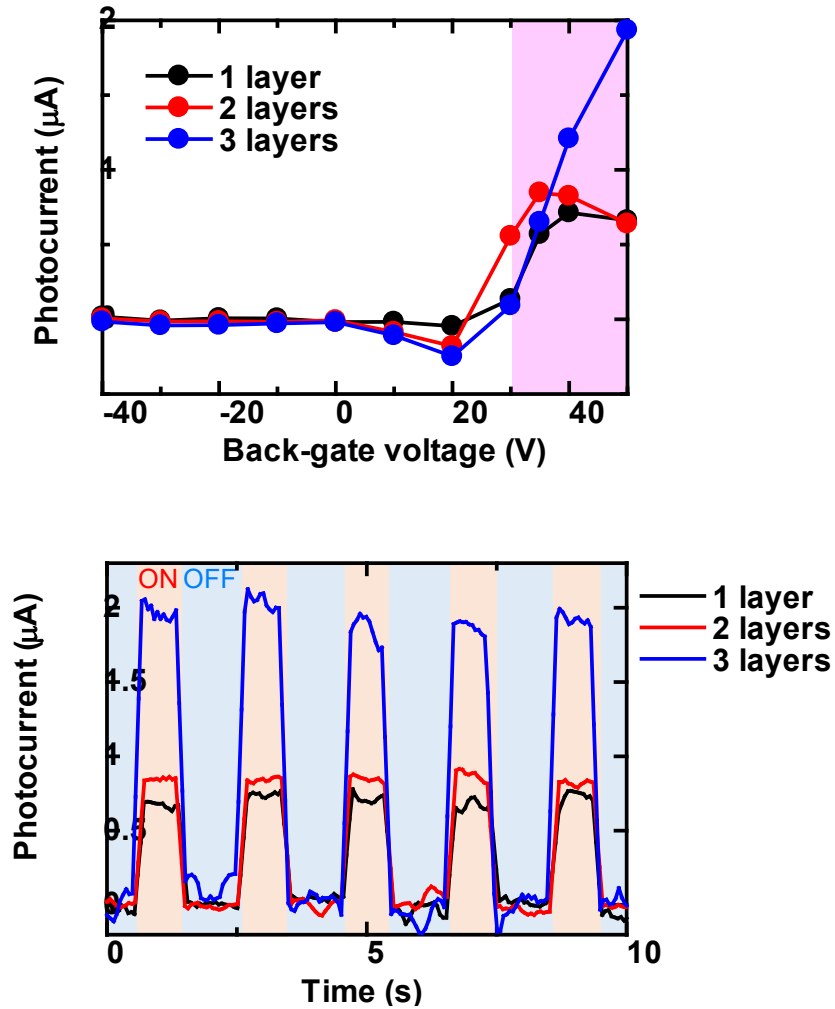


図 3-2-3-4-4 (a) 単層グラフェンおよび2層、3層の乱層積層グラフェン光検出器に対する光電流のバックゲート電圧依存性、(b) 各素子の MWIR 時間応答<sup>53</sup>

© 2022 Optica Publishing Group

表 3-2-3-4-1 MWIR 応答における各種パラメータ

| 層数 | 暗電流<br>$I_{\text{dark}}$ (μA) | 光電流<br>$I_p$ (μA) | ノイズ電流<br>$I_n$ (nA) | 感度<br>$R$ (A/W) | 雑音等価電力<br>$NEP$ ( $\text{W} \cdot \text{Hz}^{1/2}$ ) | 比検出能力<br>$D^*$ ( $\text{cm} \cdot \text{Hz}^{1/2} \cdot \text{W}^{-1}$ ) |
|----|-------------------------------|-------------------|---------------------|-----------------|--|--|
| 1  | 381                           | 0.713             | 58.1                | 51.5            | $3.91 \times 10^{-10}$                               | $2.62 \times 10^6$   |
| 2  | 511                           | 0.848             | 37.9                | 61.2            | $2.14 \times 10^{-10}$                               | $4.78 \times 10^6$   |
| 3  | 1710                          | 1.94              | 94.9                | 140             | $2.35 \times 10^{-10}$                               | $4.36 \times 10^6$   |

表 3-2-3-4-1 に図 3-2-3-4-4(b)の MWIR 応答における各種パラメータを示す。表 3-2-3-4-1 より暗電流は層数の増加に伴い増加していることがわかる。これは積層グラフェンによる導電率増加の影響である。ノイズ電流  $I_n$  は暗電流  $I_{\text{dark}}$  の標準偏差である。ノイズ電流は 2 層が最も小さい値であり単層と比較して 2/3 程度に低減しており、3 層は単層の 1.6 倍程度である。赤外線センサにおいて一般的なノイズであるショットノイズは、暗電流の平方根に比例するため、暗電流の増加はショットノイズ増加の要因となる<sup>59</sup>。しかしながら、2 層乱層積層では単層と比較して暗電流が増加しているにも関わらず、ノイズ電流が減少している。3 層乱層積層においても暗電流が単層の 4.5 倍程度増加していることから、ショットノイズは 2 倍以上増加すると考えられるが、実際のノイズ電流の増加は 1.6 倍程度に留まっている。このことから、乱層積層によりノイズ電流が低減できていることがわかる。これは、乱層積層によりグラフェンチャネルの抵抗が減少したことで熱ノイズが抑制されたか、基板からのキャリア散乱の影響が抑制されたことに起因すると考えられる。感度  $R$  は、式(3.2.3.4.1)を用いて計算することができる。

$$R = \frac{I_p}{PA} \quad (3.2.3.4.1)$$

ここで、 $P$  は入射光強度であり、 $A$  は照射表面積でありグラフェンのチャネル面積(幅  $W=15 \mu\text{m}$ 、長さ  $L=7 \mu\text{m}$ )を使用した。なお、今回の計算ではチャネルの外側に照射された光は考慮されていない。本来であれば InSb のキャリア拡散長を考慮すべきであるが、今回使用した InSb のキャリア寿命が明確に決定されておらず、本研究ではチャネル面積を照射表面積とした。感度  $R$  は層数の増加に伴い増加しており、乱層積層により高感度化できていることがわかる。雑音等価電力 ( $NEP$ : noise-equivalent power) は、1 Hz の帯域幅において信号対雑音比が 1 となる入力電力として定義され、式(3.2.3.4.2)を用いて計算できる。

$$NEP = \frac{I_n}{R(\Delta f)^{1/2}} \quad (3.2.3.4.2)$$

$NEP$  は乱層積層により 1/2 程度に減少しているがオーダとしては同程度である。比検出能力( $D^*$ ) は異なるタイプの赤外線センサを比較するために使用される一般的な性能指標であり、式(3.2.3.4.3)を用いて計算できる。

$$D^* = \frac{A^{1/2}}{NEP} \quad (3.2.3.4.3)$$

$D^*$  は乱層積層により 2 倍程度に増加し検出性能は向上しているものの、オーダとしては同程度に留まっている。また、これまで報告されている中波長赤外線センサは  $10^8 \sim 10^{10}$  程度のオーダであり<sup>60</sup>、これらと比較しても低い値である。これは FET 型のグラフェン光検出器では OFF 動作が困難であり、暗電流が大ききことで必然的にノイズ電流が大きくなってしまうためである。更なる検出性能を向上するためには、ダイオード型のグラフェン光検出器<sup>61, 62</sup>を用いるなど暗電流の低減によりノイズを低減する必要がある。光ゲート効果を用いたダイオード型のグラフェン光検出器では  $2.28 \times 10^{10} \text{ cm Hz}^{1/2}/\text{W}$  の  $D^*$  が得られており<sup>62</sup>、今後はこのようなダイオード型のグラフェン光検出器に乱層積層グラフェンを応用することで暗電流を低減し、更なる高性能化が期待できる。

次に、3 層乱層積層グラフェン光検出器の光応答に及ぼす  $V_d$  および光強度の影響を評価した。これらのすべての測定を通して、 $V_{\text{bg}}$  は 50 V に維持された。図 3-2-3-4-5 3(a)は、3 層乱層積層グラフェン赤外線センサの光強度の関数としての  $I_p$  および  $R$  を示し、 $I_p$  は入射光の強度とともに増加する。約 1 nW の光強度において、光電流と感度の勾配が変化している点は注目に値する。この結果は、1 nW 以下の低パワー入射光において高感度であることを示している。このことは、光ゲート効果に基づく乱層積層グラフェン赤外線センサが、可視領域における乱層積層グラフェン光検出器と同様に、高いダイナミックレンジを有することが期待できることを示唆している<sup>3</sup>。図 3-2-3-4-5 3(b)は、3 層乱層積層グラフェン赤外線センサについて、 $I_p$  の依存性および  $V_d$  に対する応答性を示す。これらのデータから、 $V_d \leq 0.5 \text{ V}$  の低  $V_d$  領域では、 $I_p$  は  $V_d$  に比例し、デバイスの感度を効果的に調整できることがわかる。 $V_d > 0.5 \text{ V}$  の高  $V_d$  領域では  $I_p$  は緩やかに増加するが、この結果は、感度がバイアス電圧を使用して調整できることを示しており、これはイメージセンサ用途に有利である。

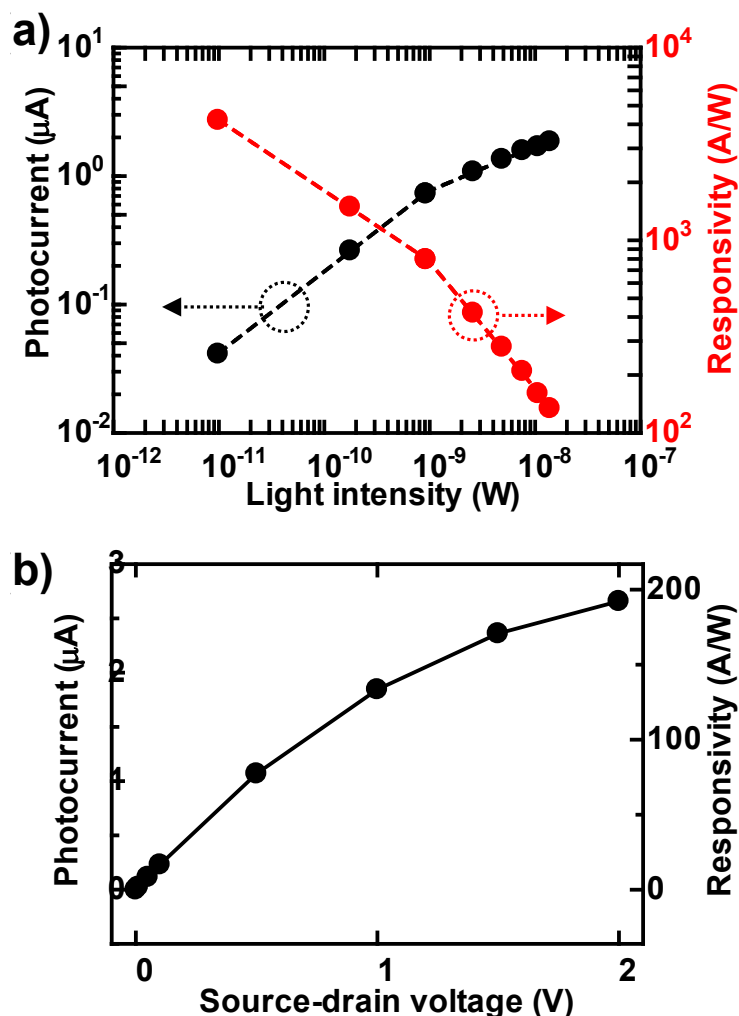


図 3-2-3-4-5 3層乱層積層グラフェン光検出器の  $I_p$  および  $V_{bg} = 50 \text{ V}$  における感度  
(a) 光強度依存性、(b)  $V_d$  依存性<sup>53</sup>

© 2022 Optica Publishing Group

これらの特徴的な赤外応答は、光ゲート効果を利用して得られた光応答と一致した<sup>1, 3, 5</sup>。したがって、乱層積層グラフェンは MWIR 領域においても光ゲート効果を効果的に生成し、MWIR 光検出器の感度を効果的に増加させるために使用できるといえる。また、赤外線センサは冷却状態で使用されるため、基板内のクーロン散乱の影響が抑えられてフォノン散乱が支配的になる乱層積層グラフェンは、冷却による移動度の向上とノイズ低減により、検出器として高い性能を発揮することが期待できる。

### まとめ

赤外線センサへの応用に向けて MWIR 領域に吸収波長を有する InSb 基板を光増感材として用いた乱層積層グラフェン赤外線センサについて報告した。MWIR 領域に吸収波長を有する InSb 基板を光増感材として用いた乱層積層 CVD グラフェン赤外線センサを作製し、電気特性とその温度依存性および中波長赤外応答特性を評価した結果、以下の知見が得られた。

- (1) 乱層積層グラフェンでは、基板によるクーロン散乱の影響が抑制され、温度変化の影響が大きいグラフェンのフォノン散乱と熱励起の影響が支配的である。
- (2) ゲート絶縁層として TEOS-SiO<sub>2</sub> を用いた場合、熱酸化 SiO<sub>2</sub> を用いた場合に比べて 2 層乱層積層グラフェンによる移動度の改善効果は低下し、3 層では大きく改善された。
- (3) 光ゲート効果による赤外応答と電界効果移動度は相関を示し、3 層乱層積層グラフェンは単層グラフェンと比較して電界効果移動度および 3~5 μm の赤外応答による感度が共に約 3 倍

に増加した。

- (4) 乱層積層により暗電流が大幅に増加したがノイズ電流は減少しており、乱層積層グラフェンによりノイズ電流低減の効果が期待できる。
- (5) 移動度および感度の向上は、TEOS-SiO<sub>2</sub> 表面のキャリア散乱の影響抑制と、乱層積層グラフェンにおける線形バンド分散に伴う高いキャリア移動度に起因する。
- (6) NEP および  $D^*$  は乱層積層グラフェンにより改善がみられたものの、オーダとしては単層と同程度であった。大幅な改善には FET 構造ではなくダイオード構造を用いるなど暗電流を大幅に低減する必要がある。

以上より、簡便な手法で作製でき大面積化が容易である CVD 乱層積層グラフェンは光ゲート効果を用いたグラフェン赤外線センサの高感度化に有効であり、低コストかつ大量生産可能な高感度グラフェン赤外線イメージセンサの実現が期待できる。

### 3.2.4 グラフェン光ゲートダイオードの高性能化

#### 3.2.4.1 はじめに

図 3-2-4-1-1 に光ゲートダイオード型グラフェン光検出器の模式図を示す。素子はグラフェン - 半導体接合によるショットキーダイオードと、絶縁層上グラフェン FET の 2 つの構造を直列することを特徴とする。素子は光応答基板と絶縁層、電極、グラフェンで構成される。グラフェンは赤外応答基板と絶縁層の上を覆うようにチャンネル形成されており、本稿では各領域を「電荷注入領域」及び「光ゲート効果領域」と呼称する。素子のうち電極と光応答基板底部を電気的に接続し、電極からはドレイン電圧を印加し、基板底部はアース接続する、またはその逆に電気接続することで、2 端子動作させる。

これまでの検討では単画素を対象としていたが、画像センサ化のためには集積化が可能かつ信号取り出しが既存の読み出し回路で可能であることが望ましい。この観点からも、3 端子で暗電流の大きい FET 型よりも、2 端子で暗電流の小さいダイオード型が望ましい。ここではダイオード型の動作原理について説明する。中波長赤外光照射により赤外応答基板内に光キャリアが生じ、ドレイン電圧によって光電子と光正孔に分離される。赤外応答基板に p 型基板を用いる場合は正のドレイン電圧印加によって光電子が赤外応答基板内部から電荷注入領域に移動し、n 型基板を用いる場合は負のドレイン電圧印加によって光正孔が赤外応答基板内部から電荷注入領域に移動する。次に、光キャリアの一部は電荷注入領域よりグラフェン内に注入され、光照射時の駆動電流源となる。また、ドレイン電圧によって絶縁層-赤外応答基板界面に生じた空乏層に蓄積する。蓄積した光キャリアによる電界効果によって、光ゲート効果領域上のグラフェンチャンネルに対して電界効果が生じ、注入された光キャリアがグラフェンチャンネルを通過する際に変調増幅される。以上より、グラフェンチャンネル上の光電流に大きな変化が生じ、光応答として測定される。本構造によって、光ゲート FET 型素子の電界効果に伴う高感度化の特徴を維持しつつ、暗電流をドレイン電圧によって調節し暗電流の低減が可能となる。

光ゲートダイオード型グラフェン赤外光検出器では、赤外応答基板内部で光キャリアが発生する機構に加えて、光照射下におけるグラフェンチャンネルの表面キャリア密度変調(光ゲート効果)を光電流の増倍に用いており、従来の量子型赤外光検出器と比べ高い光感度が期待される。

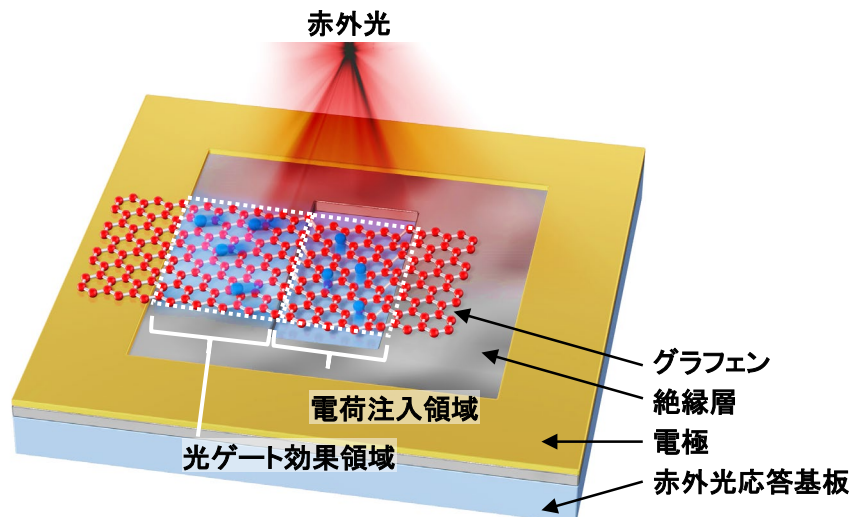


図 3-2-4-1-1 光ゲートダイオード型グラフェン赤外光検出器の各部名称と光応答機構の模式図。

#### 3.2.4.2 作製工程

光ゲートダイオード型グラフェン光検出器の模式図と光学顕微鏡像を図 3-2-4-2-1 に示す。基板には p, n 型の InSb 基板を用いた (表 3-2-4-2-1)。絶縁層には TEOS (TetraEthyl OrthoSilicate) を用い、電極には Cr/Au 金属膜を用いた。また、光感度評価の為に、電極は光照射領域を制限する遮光窓としても利用した。

まず、絶縁層として、プラズマ CVD を用いて InSb 基板表面に 100 nm 及び 300 nm の TEOS を成膜した。

次に、TEOS 膜をエッチングし、電荷注入領域を形成した。まず、エッチング用のレジストパターンを形成した。スピコート (1H-D7, Mikasa) を用いてヘキサメチルジシラザン (HMDS, 080-04143, Wako) をレジスト密着膜として塗布後 (500 rpm 10 s → 4 krpm 40 s → 5 krpm 2 s)、ホットプレート (RSH-1DN, アズワン) を用いて 90°C 5 min プリベークした。OFPR レジスト (OFPR-800LB 34 cp, 東京応化工業) を塗布後 (500 rpm 10 s → 4 krpm 40 s → 5 krpm 2 s)、90°C 5 min プリベークした。マスクレス露光機 (DL-1000, Nano System Solution) を用い露光量 100 mJ/cm<sup>2</sup> で露光した後、TMAH 現像液 (TetraMethyl Ammonium Hydroxide, 2.38%NMD-3, 東京応化工業) を用いて現像した (22.5-23.5°C TMAH 50 s → Distilled water 10 s)。次に、エッチング液 (LAL1000, ステラケミファ) を用いて TEOS 膜をウェットエッチングした後、不要となったレジストパターンを除去 (1-メチル-2-ピロリドン, 132-12101, Wako, 10 min → アセトン 20 s → イソプロピルアルコール (IPA) 20 s) した。

さらに、電極を形成した。まず、電極のレジストパターンを形成した。リフトオフレジスト (LOR3A, Micro Chem, 500 rpm 5 s → 3 krpm 45 s → 150°C 3 min) と OFPR レジストを塗布・プリベークした。マスクレス露光機を用いて露光した後、TMAH 現像液を用いて現像した。次に、反応性イオンエッチング (RIE, RIE-10NR, Samco, O<sub>2</sub> ガス 60 sccm, 6.7 Pa, 100 W, 1 min) を用いてスカムを除去した後、スパッタ装置 (SPL-500L, アネルバ) を用いて、Cr 金属膜を 2 Å/sec、Au 金属膜を 4 Å/sec の成膜速度で、Cr 10 nm/Au 50 nm 金属膜を成膜した。また、不要となったレジストパターンを除去 (1-メチル-2-ピロリドン 70°C, 30 min 静置及び超音波処理 → アセトン 20 s → IPA 20 s) した。

最後に、素子表面にグラフェンチャネルを形成した。まず、基板上に CVD 単層グラフェンを転写した。OFPR レジストを塗布、プリベークした。マスクレス露光機を用いてグラフェンチャネルのレジストパターンを露光後、現像した。RIE を用いて不要な領域のグラフェンを除去 (O<sub>2</sub> ガス 60 sccm, 4 Pa, 20 W, 20 s) した後、不要となったレジストパターンを除去 (1-メチル-2-ピロリドン, 10 min 静置 → アセトン 20 s → IPA 20 s) した。窒素ブローチップを乾燥した後、顕微鏡で検査した。

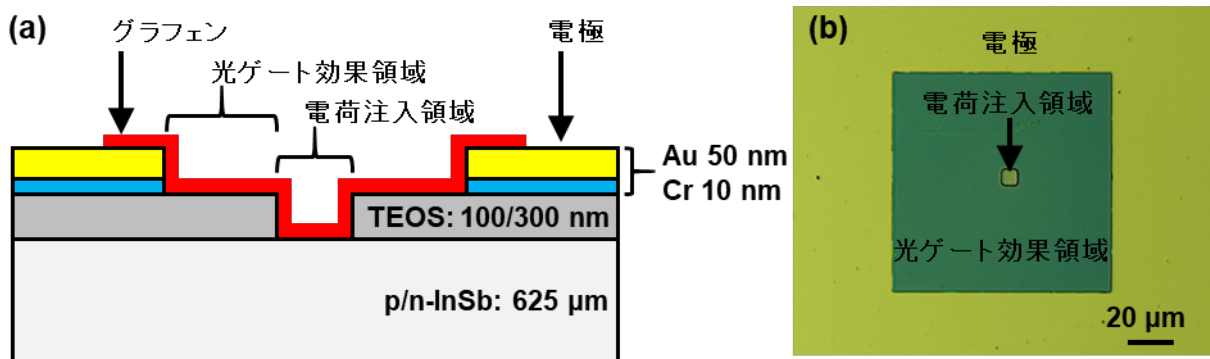


図 3-2-4-2-1 光ゲートダイオード型グラフェン赤外光検出器の模式図 (左) と光学顕微鏡像 (右)。

表 3-2-4-2-1 InSb 基板の仕様

| 型 | ドーパント | 結晶方位   | キャリア密度 (cm <sup>3</sup> ) | 厚み (μm) |
|---|-------|--------|---------------------------|---------|
| p | Ge    | (111)B | 2E+14-2E+15               | 625     |
| n | Te    | (111)B | 1E+15-3E+15               | 625     |



### 3.2.4.3 赤外線応答評価方法

中波長赤外光に対する光応答として、ドレイン電圧 ( $V_d$ ) 印加時の素子の電気特性を評価した。真空プローバ (GRAIL10-415-4-LV-HT-OP, Nagase Techno-Engineering) 内に素子を設置し、 $10^{-4}$  Pa、77 K に真空冷却した。素子の電気特性を半導体デバイス・パラメータ・アナライザを用いて評価した。直流電圧を印加した際の素子の電流変化を 60 ms の積算時間で測定した。電源ノイズを除去するため、半導体デバイスアナライザの PLC (Power Line Cycle) 機能を用い、A/D コンバータの積算周波数を電源周波数と同期した。また、半導体デバイス・パラメータ・アナライザ内の 0 V 電源に仮想接地することで電気接地 (アース) した。

暗電流特性として、 $I_d$  が  $\pm 5 \mu\text{A}$  以内となる電圧領域を低暗電流を保つ電圧範囲と定義し、各素子において比較した。

光応答として、ドレイン電流の変化を測定した。光源に  $4.6 \mu\text{m}$  量子カスケードレーザ (QD4580, C036TME-E, LDMC20/M, ITC4005QCL, Thorlabs) を用いた。真空プローバ直上より素子全体を光束密度  $18.0 \sim 81.6 \text{ mW} \cdot \text{cm}^{-2}$ 、周波数 0.5 Hz、Duty 比 0.4 の条件でパルス照射した。暗時・光照射時の電流変化値を評価した (光電流  $I_{\text{photo}} = I_{\text{light}} - I_{\text{dark}}$ )。

図 3-2-4-3-1 (a) に測定例を示す。光源からの参照信号を用いて光照射時と暗時の素子電気特性値を分離した (図 3-2-4-3-1 (b))。光照射下での光電流量を信号量  $S$ 、暗時  $I_d$  の標準偏差値をノイズ  $N$  とした。ノイズ  $N$  には立下り電流値も含まれる (図 3-2-4-3-1 (c))。このようにノイズ特性も評価可能となった。

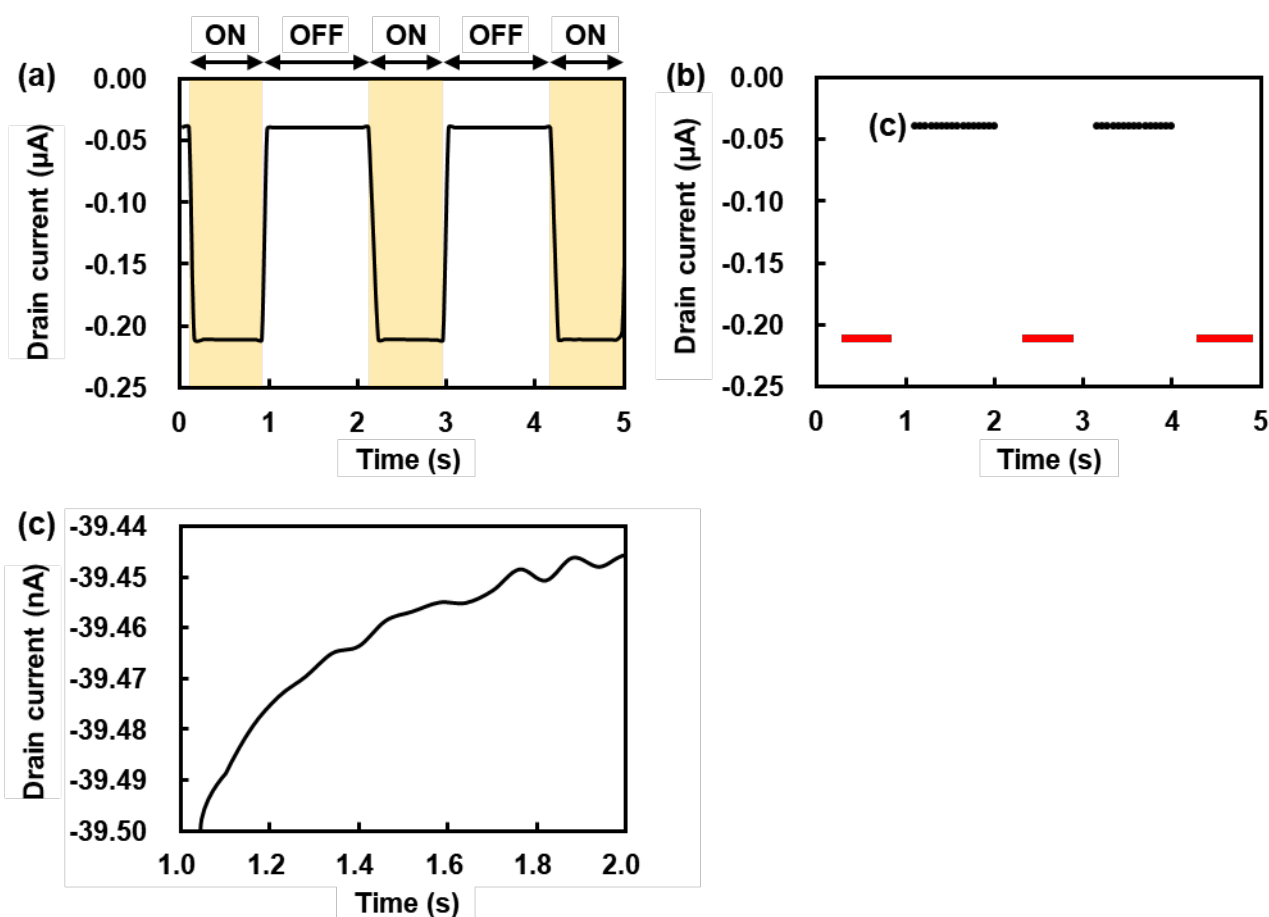


図 3-2-4-3-1 赤外応答評価の例。(a) パルス光照射下における素子ドレイン電流-時間特性。  
(b) パルス光照射時、暗時のデータ分離の様子。赤線：光照射時。黒線：暗時。  
(c) (b)内暗時データの拡大図。



### 3.2.4.4 接触領域界面の検討

素子内グラフェンと基板接合部における導電性、機械物性の可視化を目的として、SPMを用いてグラフェンチャンネル部の導電性評価を行った。図 3-2-4-4-1(a)に装置の写真を示す。SPM(Dimension ICON, Bruker Nano Surface)内試料ステージ側導電部と素子裏面が接するようカプトンテープを用いて固定し(図 3-2-4-4-1 (b))、AFM(Atomic Force Microscopy, 原子間力顕微鏡)像と印加電流マッピング像を取得した。測定条件の概要は下記の通りである。

- (1) 観察装置：Dimension ICON , Bruker Nano Surface
- (2) 測定方法：高感度電流アンプによる Conductive-AFM と、高速フォースカーブ測定
- (3) 機械物性マッピングの同時測定(PeakForce Tapping-AFM ベース)
- (4) 探針材質：Pt-Ir コート探針(シリコン基材)
- (5) 接触荷重：0.8 nN
- (6) 印加電圧：素子底面より-0.1 V 印加

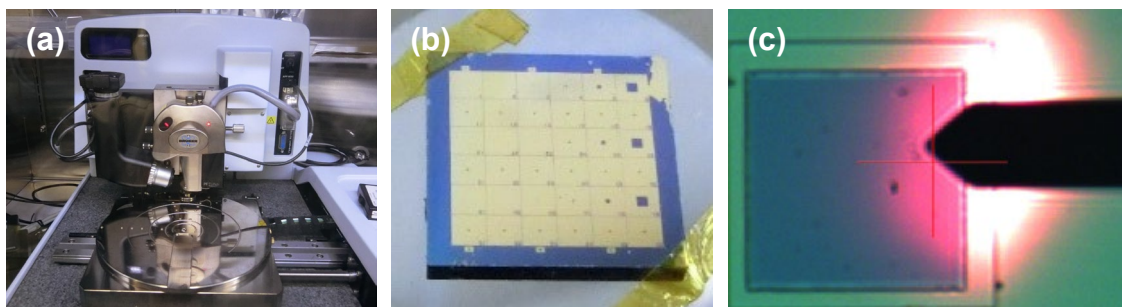


図 3-2-4-4-1 SPM 評価の様子。(a) 装置外観写真。(b) 試料ホルダに固定した素子の外観写真。(c) 測定時の試料表面及びプローブ背面写真。

### 3.2.4.5 低暗電流領域の拡大

これまでの開発において、光ゲートダイオード型素子の素子構造のうち、光ゲート効果領域の面積が光電流量に大きく影響を与える知見を得ている<sup>61</sup>。一方で、暗電流が光電流に対して十分に低い値となる電圧範囲は数 mV 程度と狭く、光検出器の動作としては不安定であった。そこで、低暗電流を保つ動作電圧領域の拡大を目的に、必要な構造を検討した。

図 3-2-4-5-1 に異なるサイズの電荷注入領域を有する光ゲートダイオード型素子の模式図を示す。グラフェンと基板の接触領域である電荷注入領域には自然酸化膜、レジスト残渣などの接触抵抗源が存在し、素子の動作特性への影響が大きいと考えられる。そこで、電荷注入領域サイズのみを変更した素子を作製し、暗電流特性を比較した(図 3-2-4-5-1)。

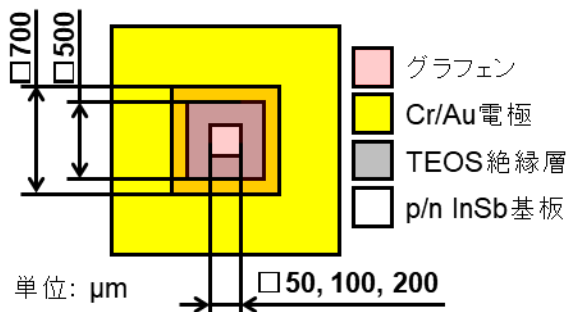


図 3-2-4-5-1 比較素子の寸法図。

図 3-2-4-5-2 に p 型 InSb 基板を用いた素子における、電荷注入領域サイズを変更した際の暗電流特性を示す。素子を 77 K まで冷却し、 $V_d$  を -0.5~0.5 V の範囲で掃引印加し、 $I_d$  が 5  $\mu\text{A}$  以下となるドレイン電圧領域を算出した。電荷注入領域サイズが 200  $\mu\text{m}^2$  の素子では -42~20 mV の 62 mV、100  $\mu\text{m}^2$  の素子では -47~26 mV の 73 mV、50  $\mu\text{m}^2$  の素子では -108~23 mV の 85 mV と、暗

電流領域が最大 37% (85 mV/62 mV) 拡大した。電荷注入領域のサイズ縮小に伴う、低暗電流を保つ電圧範囲の拡大を確認した。

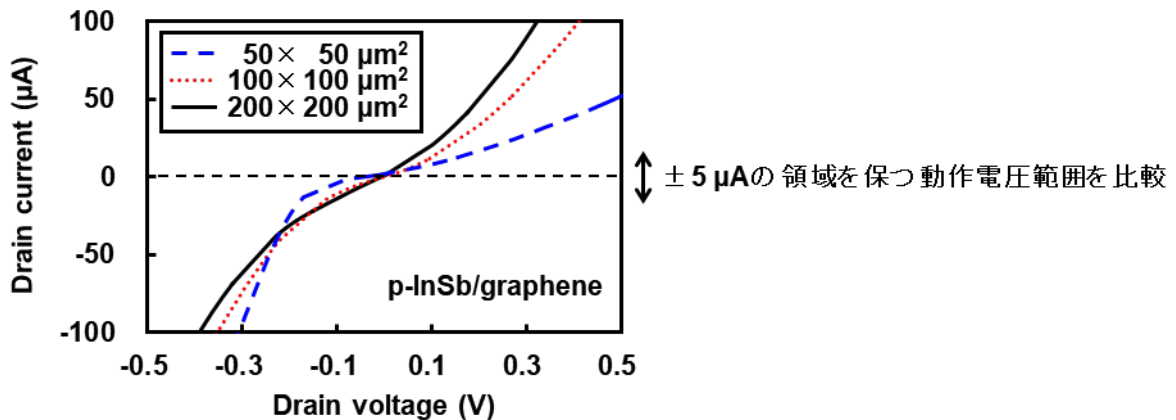


図 3-2-4-5-2 p-InSb/グラフェン素子における電荷注入領域サイズと暗電流特性の関係。

金属-半導体ショットキー接触における飽和電流値  $I_0$  は、

$$I_0 = J_0 A = A^* T^2 e^{-\phi_B/kT} A \quad (3.2.4.5.1)$$

で表される。ここで、 $J_0$  は飽和電流密度 [ $A \cdot cm^{-2}$ ]、 $A^*$  はリチャードソン定数 [ $A \cdot cm^{-2} \cdot K^{-2}$ ]、 $T$  は温度 [K]、 $\phi_B$  はショットキー障壁高さ [eV]、 $k$  はボルツマン定数 [ $1.381 \times 10^{-23} J \cdot K^{-1}$ ]、 $A$  は接触面積 [ $cm^2$ ] である。ショットキーダイオードにおける障壁高さは、ショットキー領域のサイズに依存しないことから、低暗電流を保つ電圧範囲の拡大は注入領域の縮小に伴い、グラフェンと基板の接触面積が低下したためと考えられる。

### 3.2.4.6 半導体光増感層におけるドーパント型の影響

グラフェン/基板間のショットキー接合は暗電流特性に大きく寄与する。基板のドーパントを変更することで、障壁高さが変化し暗電流特性を調節できると考えられる。そこで、p型とn型の光ゲートダイオード型グラフェン光検出器を作製し、両素子の暗電流特性を比較した。

図 3-2-4-6-1 に n 型 InSb 基板を用いた素子における、暗電流特性を示す。p 型 InSb 基板を用いた素子同様、 $V_d$  を -0.5 ~ 0.5 V の範囲で掃引印加し、 $I_d$  が 5 μA 以下となるドレイン電圧領域を算出した。電荷注入領域サイズが 200 μm<sup>2</sup> の素子では -32 ~ 31 mV の 63 mV、100 μm<sup>2</sup> の素子では -500 (測定限界値) ~ 196 mV の 696 mV、50 μm<sup>2</sup> の素子では -500 (測定限界値) ~ -123 mV の 623 mV であった。n 型 InSb 基板を用いた素子間では最大 1,005%、p 型 InSb 基板を使用した素子と比較した場合は 632%、低暗電流を保つ電圧範囲が拡大した。p-InSb/グラフェン素子と比較して、n-InSb/グラフェン素子では負電圧側における顕著な低暗電流化が確認された一方で、正電圧側では電荷注入領域サイズが 50 μm<sup>2</sup> の素子の暗電流値が 100 μm<sup>2</sup> の素子のそれを上回った。正電圧側ではグラフェン/n-InSb ショットキー接合に伴う障壁は存在せず、暗電流を抑制する機構が存在しないことから、素子の特性ばらつきによるものと考えられる。特に暗電流特性に大きく影響を与えると考えられるグラフェンと InSb 基板の接合状態を明らかにするため、SPM 試験による導電性評価を実施したため、後述を参照されたい。

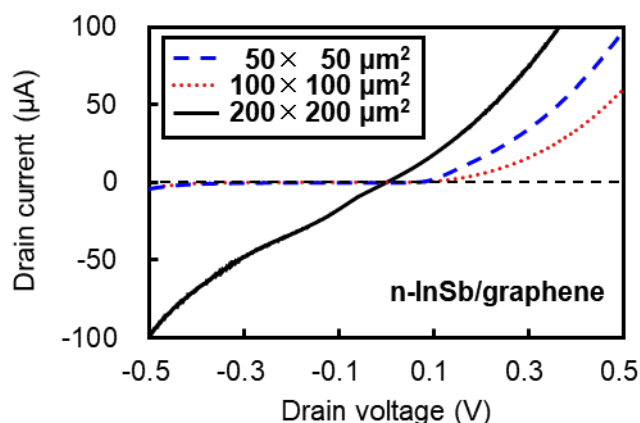


図 3-2-4-6-1 n-InSb/グラフェン素子における電荷注入領域サイズと暗電流特性の関係。

特に、広い電圧範囲で低暗電流を保持した電荷注入領域サイズ  $100\ \mu\text{m}^2$  と  $50\ \mu\text{m}^2$  の素子における飽和電流について比較した。図 3-2-4-6-2 に各素子の暗電流変化量を示す。電荷注入領域サイズ  $100\ \mu\text{m}^2$ 、 $50\ \mu\text{m}^2$  の両素子において、 $V_d$   $0.0 \sim -0.1\ \text{V}$  の範囲において暗電流の平均変化量が  $0.1\ \mu\text{A}\cdot\text{V}^{-1}$  以下となっており、良好な整流作用を示した。

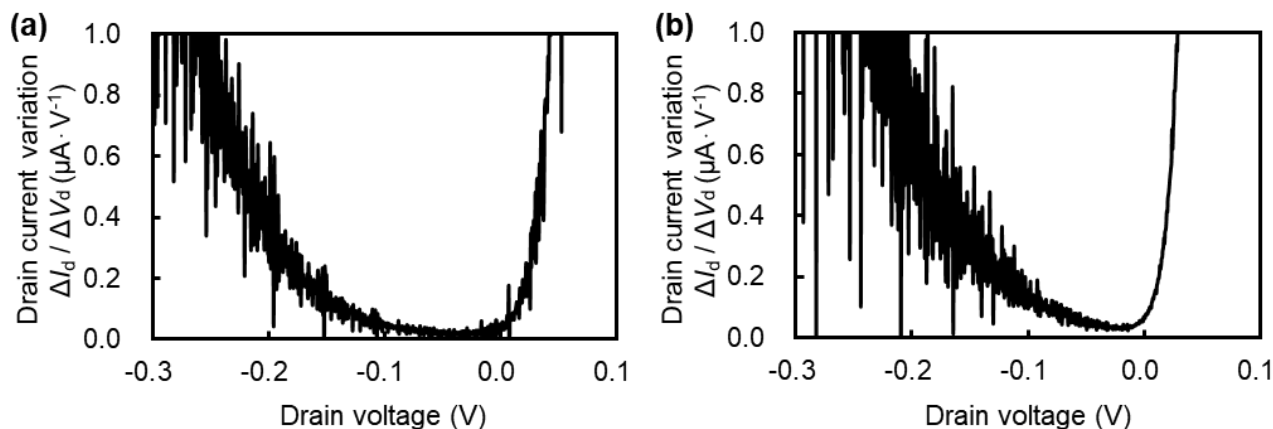


図 3-2-4-6-2 n-InSb/グラフェン素子における暗電流変化量。  
(左) 電荷注入領域サイズ  $100\ \mu\text{m}^2$ 、(右)  $50\ \mu\text{m}^2$ 。

n 型基板を用いた全素子において、p 型基板を用いた素子と比較して低暗電流を保つ電圧範囲が拡大したのは、グラフェン/InSb 界面接合面におけるショットキー障壁高さが拡大したためと考えられる。図 3-2-4-6-3 に p-InSb/グラフェンショットキー素子と n-InSb/グラフェンショットキー素子における、電圧印加前後の障壁高さ変化の模式図を示す。中性状態のグラフェンと InSb のフェルミレベルはそれぞれ約  $4.8\text{--}5.0\ \text{eV}$ 、 $4.77\ \text{eV}$  と近い値を有するため、InSb 基板とグラフェンショットキー障壁高さは極めて低いと考えられる。一方で、グラフェンは素子作製、保持の過程において絶縁層との接触や水分の吸着等により p ドーピングされ、n 型基板と接合した際により大きな障壁高さが形成されたと考えられる。

より低暗電流を保つ電圧範囲を拡大するための方策として、p ドーピングの他にも、現像液の塗布や電子線照射、水素ガス雰囲気下でのアニール処理によるグラフェンの n ドーピングなど、グラフェンのフェルミレベルの調節を基板に合わせて実施するのも有効であると考えられる。

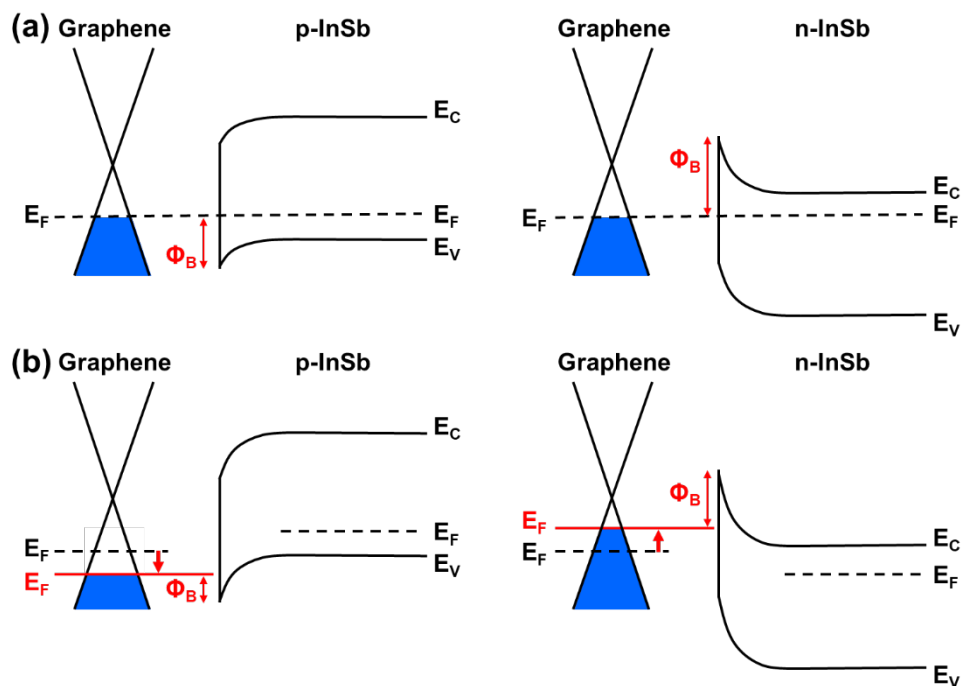


図 3-2-4-6-3 (a) 無バイアス及び (b) 逆方向バイアス印加時の、グラフェン/InSb 接合面でのショットキー障壁高さ変化の模式図。左: p-InSb/グラフェン素子、右: n-InSb/グラフェン素子。

低暗電流を保つ電圧範囲の拡大をめざし、電荷注入領域サイズと基板ドーパント型の暗電流特性への影響について評価した結果を以下にまとめる。

- (1) 電荷注入領域を縮小することで、p 型素子で最大 37%、n 型素子で最大 1,005%の低暗電流を保つ電圧範囲の拡大を確認した。  
電荷注入領域の縮小に伴うグラフェン/InSb 基板接触面積低下によるものと考えられる。
  - (2) n 型 InSb 基板を用いることで、p 型 InSb 基板を使用した素子と比較して約 632% の低暗電流を保つ電圧範囲の拡大を確認した。  
水分吸着などによってグラフェンが p ドーピングされたことで、n 型 InSb 基板を用いた方がより高いショットキー障壁が形成されたためと考えられる。
- 以上の通り、光ゲートダイオード型素子の構造を変更することで、素子の動作特性の制御が可能となることを明らかにした。

### 3.2.4.7 ダイオード型グラフェン光検出器の構造検討

これまでの光増感層の詳細検討をもとに、光ゲートダイオード型グラフェン光検出器の光応答・暗電流特性を評価した。図 3-2-4-7-1 と表 3-2-4-7-1 に素子光学顕微鏡像、寸法図、寸法値をそれぞれ示す。下記の点を考慮し素子の構造を決定した。

- (1) 光ゲート効果領域の拡大に伴う光電流量の増加  
光電流量へはグラフェンと絶縁層の接触領域である光ゲート効果領域の面積が支配的である。そこで、光照射領域の全面にグラフェンチャンネルを形成することで、光電流の増加を目指した (図 3-2-4-7-1(b))。
- (2) 実用サイズの素子形成  
前回の試作では各画素当たりの光照射領域が約  $500\ \mu\text{m}^2$  と、実用サイズを大幅に上回る規模の素子を用いて光応答評価と動作検証を行っていた。そこで、光照射領域を  $10\ \mu\text{m}^2$ 、 $20\ \mu\text{m}^2$ 、 $50\ \mu\text{m}^2$ 、 $100\ \mu\text{m}^2$  に制限し、光応答量の変化を比較した。
- (3) グラフェンチャンネルの形状  
周囲のドレイン電極と電荷注入領域が接続するようグラフェンチャンネルを形成した場合、実際に形成した光ゲート効果領域のうち、約  $1/3$  から  $1/4$  程度しか光応答に有効な領域が得られない。そこで、電荷注入領域からドレイン電極まで架橋形状にグラフェンチャンネルを形成することで、光ゲート効果領域として機能するグラフェンチャンネル面積の増大を目指した (図 3-2-4-7-1(c))。
- (4) n 型基板の使用  
p 型基板を用いた場合と比較して、n 型基板を用いた素子において優れた暗電流特性が得られたことから、n ドープ型の基板を用いて素子を作製することで、暗電流特性の改善を目指した。

上記の観点より素子を作製し、光電流、暗電流を測定した。また、SPM を用いてグラフェンチャンネル部の導電性評価を行った。

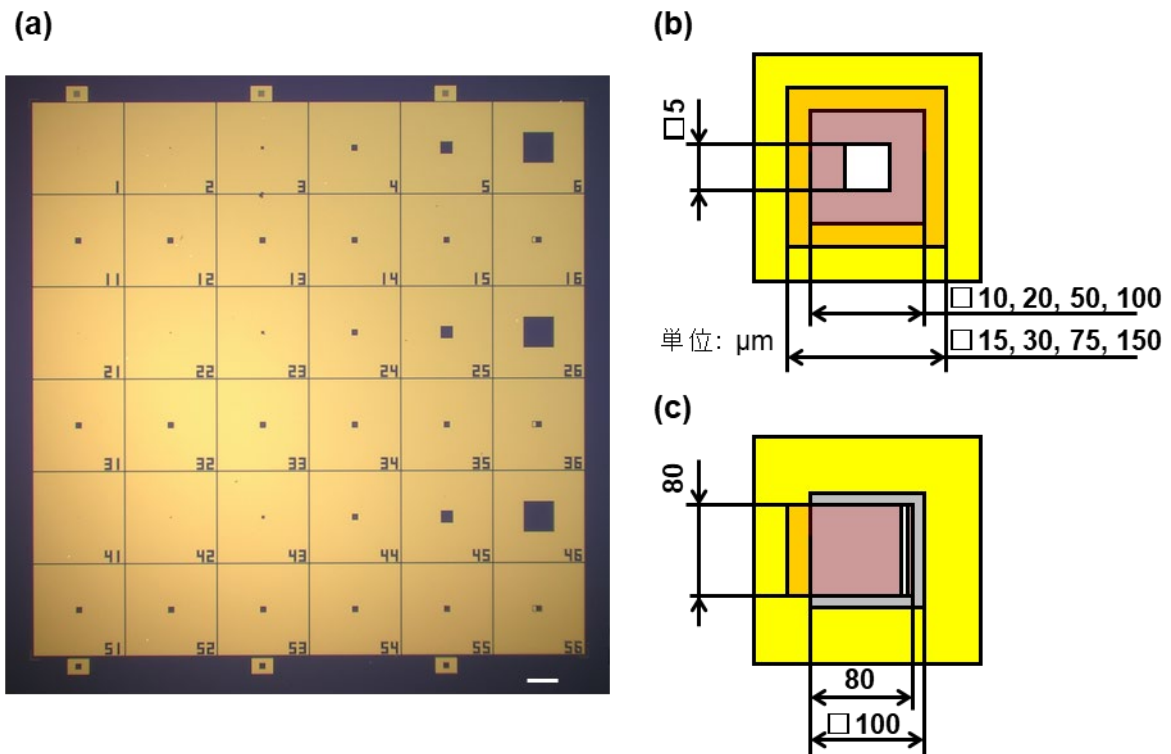


図 3-2-4-7-1 素子の光学顕微鏡像 (a) 及び寸法図 (b, c)。図内スケールバー : 500  $\mu\text{m}$ 。

表 3-2-4-7-1 素子の寸法値。

| 比較項目                  | 光入射領域                              | 電荷注入領域<br>(絶縁層エッチング領域)                           | グラフェンチャンネル  |
|-----------------------|------------------------------------|--|---|
| 1. 光入射領域              | 10, 20, 50,<br>100 $\mu\text{m}$ □ | 5 $\mu\text{m}$ □                                | 15, 30, 75,<br>150 $\mu\text{m}$ □                      |
| 2. グラフェン面積、<br>チャンネル比 | 100 $\mu\text{m}$ □                | 幅 20, 40, 80 $\mu\text{m}$<br>長さ 5 $\mu\text{m}$ | 幅: 20, 40, 80 $\mu\text{m}$<br>長さ: 40, 80 $\mu\text{m}$ |

図 3-2-4-7-2~図 3-2-4-7-4 に各素子における暗電流と光電流のドレイン電圧依存性を示す。 $V_d$  を  $-0.5 \sim 0.5 \text{ V}$  の範囲で掃引印加した。素子の破壊を防ぐために、 $I_d$  の閾値として  $\pm 1 \text{ mA}$  を設定した。素子内各サイズへの依存性が認められなかったため、素子の振舞いによって 3 つに分類した。

まず、図 3-2-4-7-2 に示した素子 3 つでは、 $V_d -0.1 \sim 0.1 \text{ mV}$  の範囲内において数 nA から数百 pA 程度の暗電流しか流れない、良好な低暗電流特性が得られた。同電圧内における各素子の暗電流平均値と変化量は、これまでに報告した p 型 InSb 基板を用いた素子では  $38.8 \mu\text{A} \cdot 169 \mu\text{A} \cdot \text{V}^{-1}$  であったのに対して、それぞれ  $-32.1 \text{ nA} \cdot 2.41 \mu\text{A} \cdot \text{V}^{-1}$  (図 3-2-4-7-2 (a))、 $-0.8 \text{ nA} \cdot 139.0 \text{ nA} \cdot \text{V}^{-1}$  (図 3-2-4-7-2 (c))、 $-1.4 \text{ nA} \cdot 7 \text{ nA} \cdot \text{V}^{-1}$  (図 3-2-4-7-2 (e)) であり、極めて低い暗電流値と変化量を示した。また、各素子における光電流量については、 $-10 \text{ nA}$  程度の光電流量が同電圧範囲において継続して得られた (図 3-2-4-7-2 (b,d,f))。

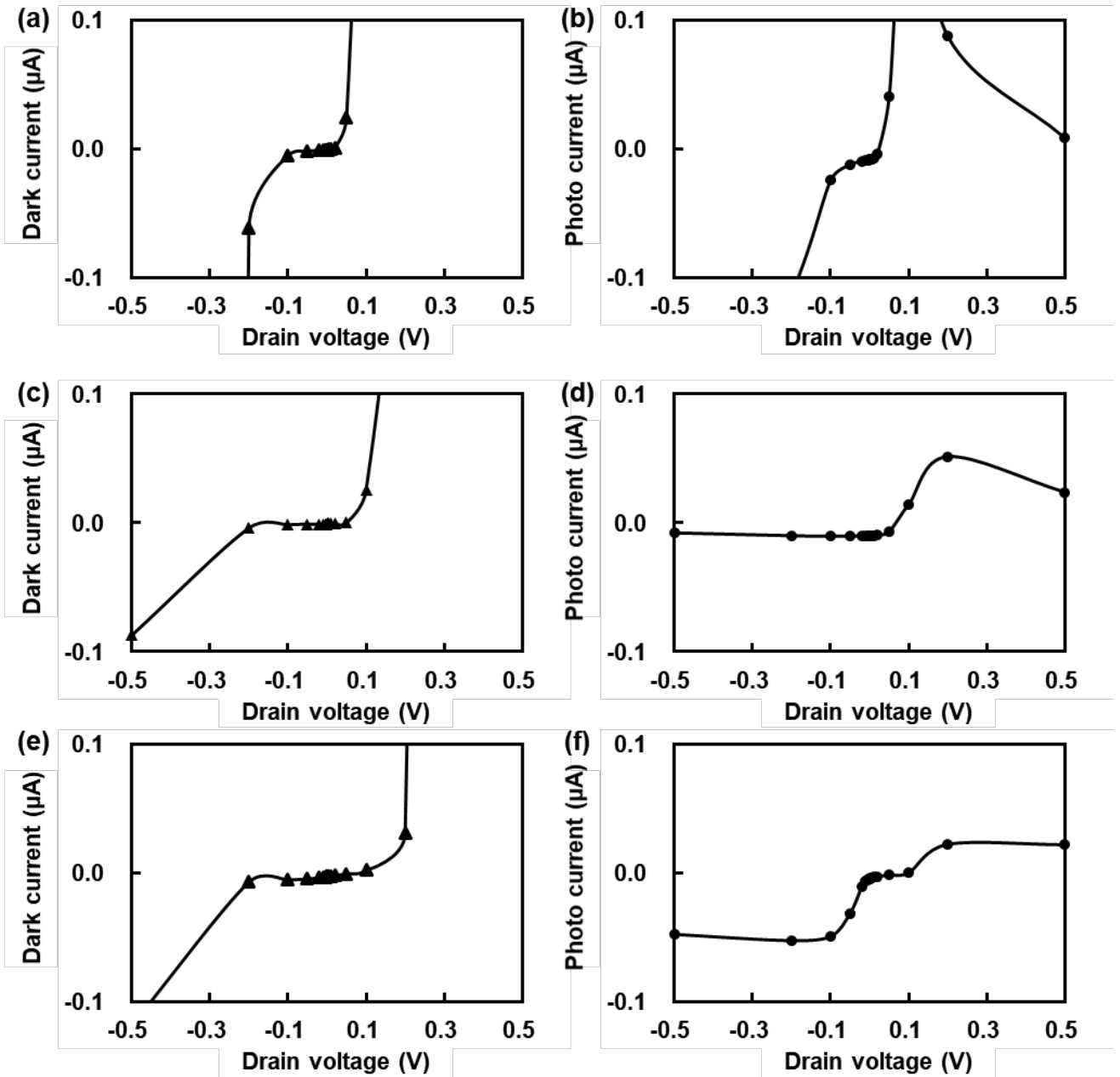


図 3-2-4-7-2 暗電流特性 (左) と光電流 (右) の  $V_d$  依存性。

次に、図 3-2-4-7-3 に示した素子 2 つでは、図 3-2-4-7-2 の素子同様優れた暗電流特性を示した一方で、光電流量が大きく変動した。まず、 $V_d$   $-0.1 \sim 0.1$  mV の範囲内において暗電流の平均値と変化量はそれぞれ  $-4.3 \text{ nA} \cdot 58.5 \text{ nA} \cdot \text{V}^{-1}$  (図 3-2-4-7-3 (a))、 $-6.0 \text{ nA} \cdot 120.0 \text{ nA} \cdot \text{V}^{-1}$  (図 3-2-4-7-3 (c)) であった。次に、光電流量については最大  $100 \text{ nA}$  程度と図 3-2-4-7-2 の素子に比べて大きな光電流が得られたものの、変化量が大きく安定しなかった (図 3-2-4-7-3 (b,d))。



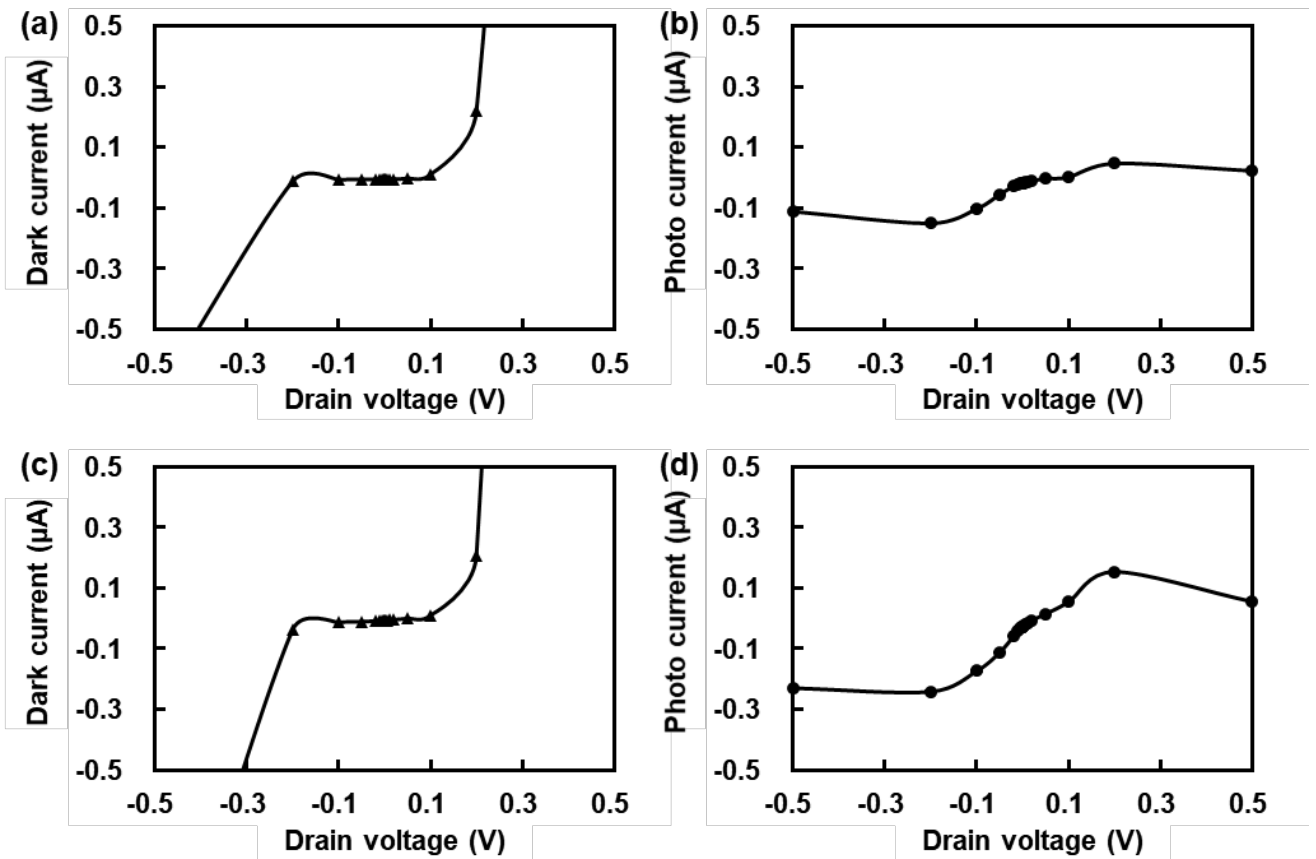


図 3-2-4-7-3 暗電流特性（左）と光電流（右）の  $V_d$  依存性。

最後に、図 3-2-4-7-4 の 3 つの素子においては低暗電流を保つ電圧範囲が存在しなかった。 $V_d$  印加に対して暗電流は大きく変化し、閾値である 1 mA に達した。光電流量についても変動が激しく、またノイズも大きかった。

以上の検討から、素子の動作特性にはグラフェン-InSb 基板間の接合の状態が影響していると考えられる。図 3-2-4-7-2 で示した素子では低暗電流を保つ電圧範囲が広く存在し、安定した光電流量が得られたことから、良好なショットキー接合が形成されている。一方で、図 3-2-4-7-3 に示した素子では、暗電流が低く保たれている領域が存在することから一定のダイオード化はしているものの、光電流の正負が  $V_d$  の正負に応じて変動するなど、光キャリアの導通を制限しないリーク源が存在する。最後に、図 3-2-4-7-4 で示した素子では導通が激しく、電極、グラフェン、基板間でリークが生じてしまっており、ショットキーダイオード接合はしていない。

以上より、光ゲートダイオード型のグラフェン光検出器の性能はグラフェンと半導体基板の接触状態が支配的であり、安定的な高性能化のためにはグラフェンと半導体基板の接合状態を明らかにする必要がある。

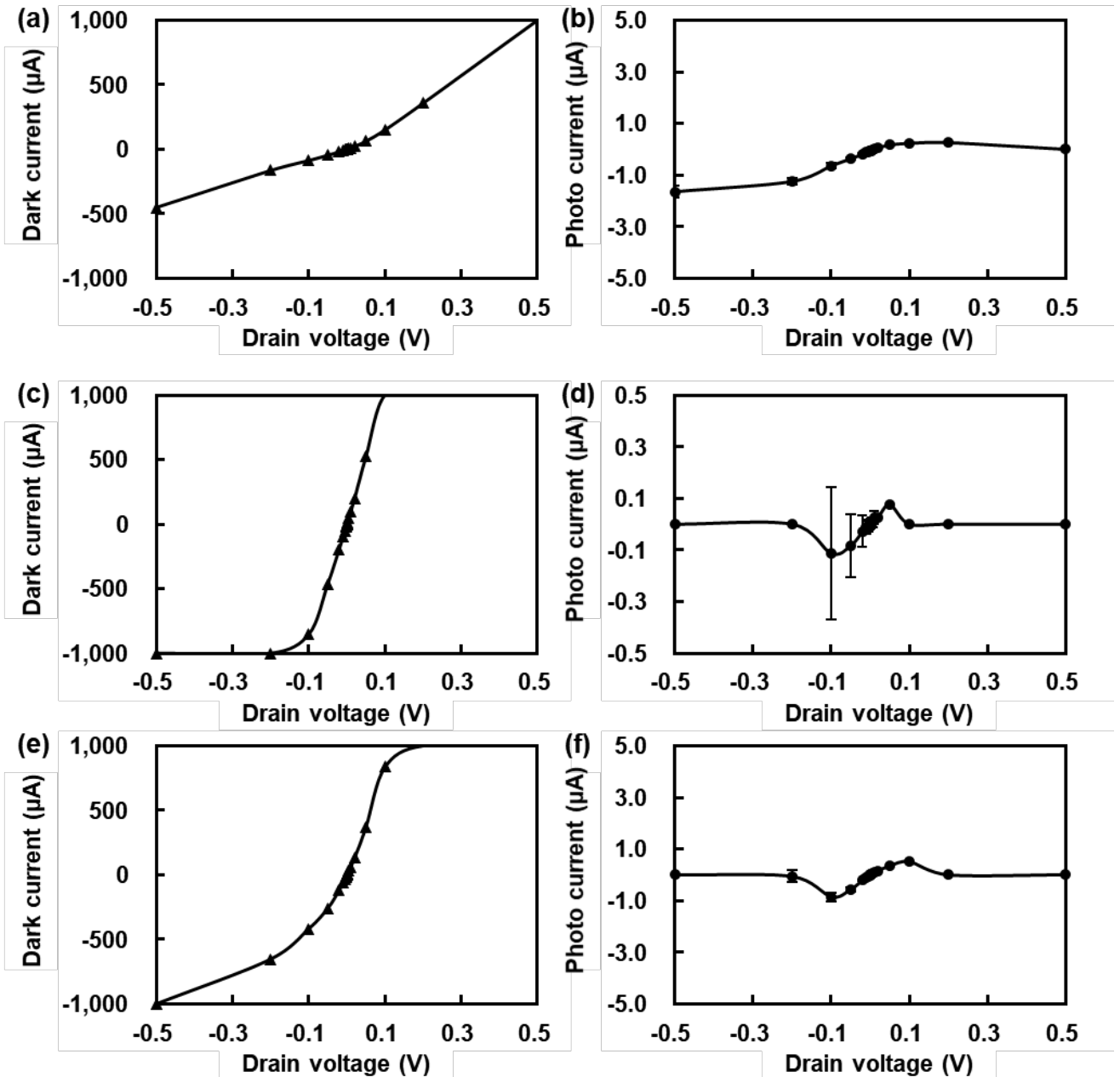


図 3-2-4-7-4 暗電流特性 (左) と光電流 (右) の  $V_d$  依存性。

### 3.2.4.8 接触界面における導電性評価

素子内グラフェンと基板接合部における導電性、機械物性の可視化を目的として、SPM を用いてグラフェンチャンネル部の導電性評価を行った。まず、SPM がグラフェンと基板の接触程度を測定可能か判断するために、チャンネル部に破れが生じている素子进行评估した。図 3-2-4-8-1 にグラフェンと基板接触部の AFM 像及び電流マッピング像を示す。電圧を  $-0.1$  V 印加した状態での電流マッピング像であり、負電流が流れている場合は導通状態、正の電流が流れている状態が不通状態を示している。AFM 像内において赤矢印で示したグラフェンチャンネルの破れ部において、電流が不通となっている様子を確認することができた。なお、横方向に見える縞状のマッピング結果は、探針を横方向にスキャンさせた際の接触程度の違いにより生じたもので、実際の導通状態と一致しない領域も一部存在する。

以上より、SPM がグラフェンと基板の接触状態の評価に適用可能であることを確認した。

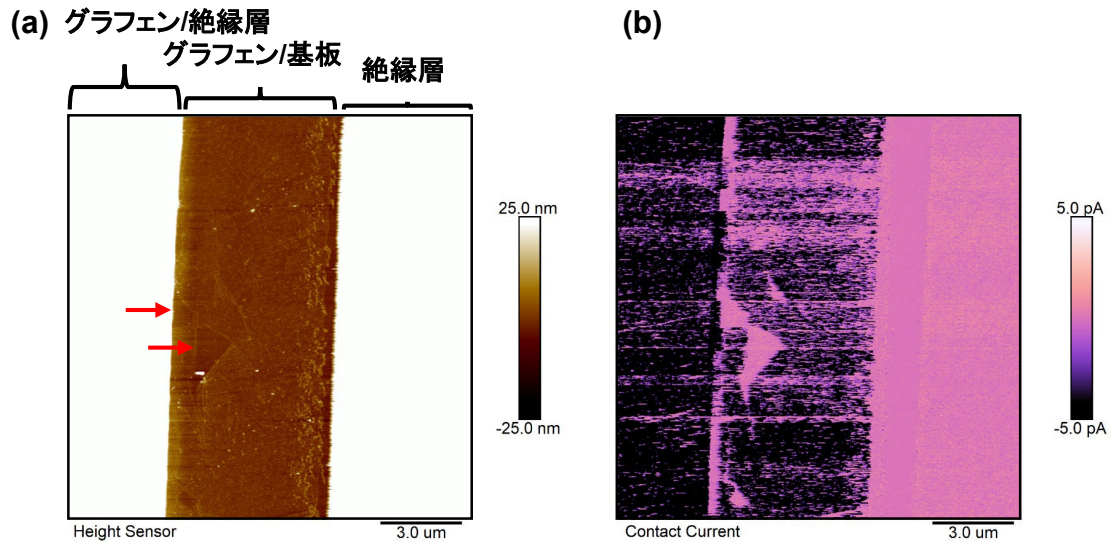


図 3-2-4-8-1 グラフェンと基板の接触部における AFM 像 (a) 及び電流マッピング像 (b)。  
 図中赤矢印：グラフェンチャネルの破れ部。

本測定の対象として、良好な整流作用と光応答特性を示した素子 No.35 と、電圧印加に対して導通が得られなかった素子 No.43 の導電性と機械物性を比較した。

素子 No.35 と素子 No.43 の SPM 測定結果を図 3-2-4-8-2 及び図 3-2-4-8-3 にそれぞれ示す。

まず、素子 No.35 では赤矢印部近傍で僅かな凸部が観察され、この凸部にて導電性が無い様子が観察された。上記凸部においてグラフェンチャネルが一部破れ、不通領域が形成されたものと考えられる。また、グラフェンチャネルが基板との接触領域で終端していることも確認した。図中に白矢印で示した領域において明確なラフネスの変化が生じており、この境界より左側は導電性が有り、右側は導電性が無いことから、境界より左側にグラフェンチャネルが形成されている。つまり、グラフェンチャネルが絶縁層エッチング後の基板界面で終端している。

一方で、素子 No.43 では素子 No.35 と比較して、電流が不通となっている領域が多い。また、絶縁層と基板端部において、グラフェンチャネルと基板の接触までに  $1\ \mu\text{m}$  以下の浮きが生じている。更に、赤矢印で示した通り、グラフェンと基板接触部の複数個所においてラフネスの変化が生じており、ラフネスの変化領域ではいずれも導電性が無い。つまり、グラフェンと基板の間に何らかの異物が残っており、導電性が低下したと考えられる。

以上より、両素子においてグラフェンと基板の接触程度が大きく異なり、導通の有無、光応答などの動作特性にも影響したと考えられる。

素子 No.43 において確認された異物の要因としては、ウェットエッチングに伴う TEOS 残渣や、グラフェンチャネル形成時のレジスト残渣等が考えられる。今後、グラフェンと基板の接触程度を改善し、良好なショットキーダイオードを形成するために、素子の作製プロセスの改良を検討する。

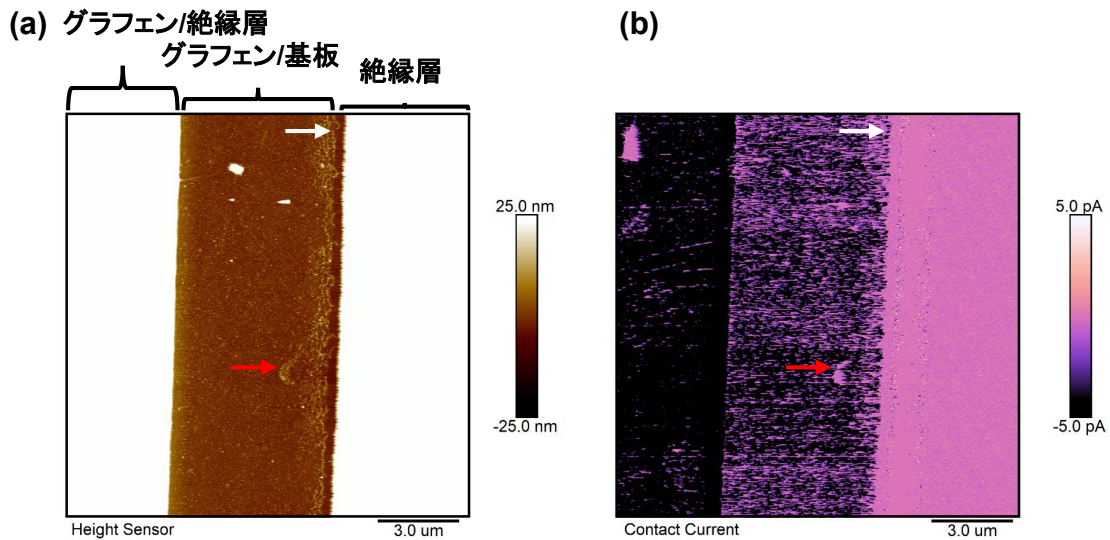


図 3-2-4-8-2 素子 No.35 のグラフェン-基板接触部における AFM 像 (a) 及び電流マッピング像 (b)。図中赤矢印：グラフェンの破れ部。図中白矢印：グラフェンチャネルの終端部。

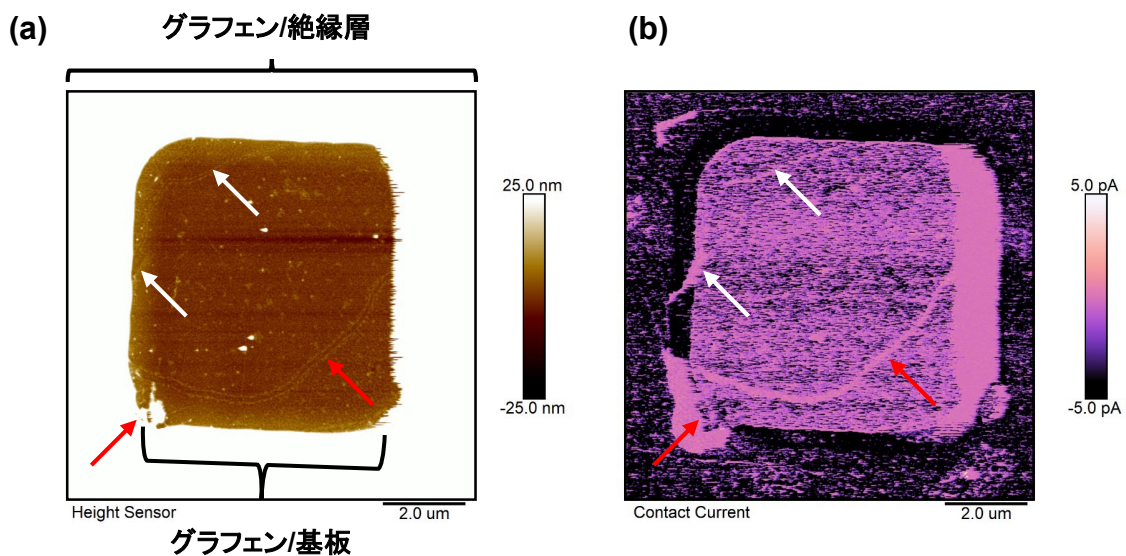


図 3-2-4-8-3 素子 No.43 のグラフェン-基板接触部における AFM 像 (a) 及び電流マッピング像 (b)。図中赤矢印：グラフェン-基板間の異物。図中白矢印：グラフェン/絶縁層領域からグラフェン/基板領域に接続する際のグラフェンチャネルの浮き部。

これらの検討をもとに、表 3-2-4-7-1 に示した構造について性能を評価した。図 3-2-4-8-4 に評価したダイオード型グラフェン中波長赤外線検出器の光学顕微鏡写真と構造の模式図、中波長赤外線に対する時間応答波形を示す。表 3-2-4-7-1 に示す構造のうち、光照射領域： $20 \times 20 \mu\text{m}^2$ 、電荷注入領域： $7 \times 7 \mu\text{m}^2$ 、グラフェン：素子全面に転写したものである。

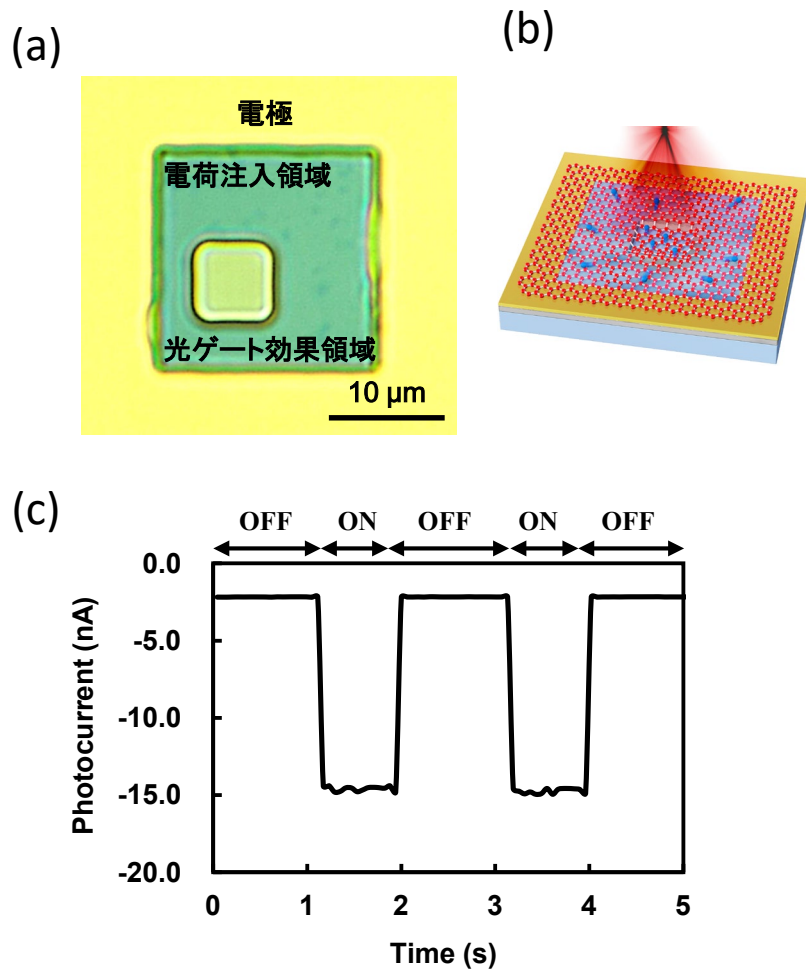


図 3-2-4-8-4 (a) 光ゲートダイオード型グラフェン光検出器の光学顕微鏡写真、 (b)模式図、 (c)中波長赤外線に対する時間応答

図 3-2-4-8-4(c)の評価結果から、暗電流：-2.17 nA、光電流：-12.5 nA、受光感度：0.68 A/W を達成している。画素サイズは  $20 \times 20 \mu\text{m}^2$  相当の構造において、受光感度は 0.68 A/W であり、平成 31 年度の目標を達成している。また暗電流も 2.17 nA と大幅な減少に成功した。

### 3.2.4.9 InSb 基板のキャリア密度

次に、暗電流低減および高感度化のため、InSb 基板のキャリア密度が素子特性に与える影響を調べた。今回検討した InSb 基板の仕様を表 3-2-4-9-1 に示す。



表 3-2-4-9-1 InSb 基板の仕様

| 型  | ドーパント | キャリア密度<br>( $\text{cm}^{-3}$ ) |
|----|-------|--------------------------------|
| p  | Ge    | $0.5\sim 5\times 10^{16}$      |
| n  | Te    | $1.9\sim 5\times 10^{17}$      |
| un | -     | $1.0\sim 8.5\times 10^{14}$    |

図 3-2-4-9-1 に表 3-2-4-9-1 に示す各基板を用いた素子の暗電流特性を示す。ここで、p 型および un 型の素子は画素開口部  $20\ \mu\text{m}$ 、グラフェン/InSb 接合領域  $5\ \mu\text{m}$  であり、n 型の素子は画素開口部  $20\ \mu\text{m}$ 、グラフェン/InSb 接合領域  $3\ \mu\text{m}$  である。

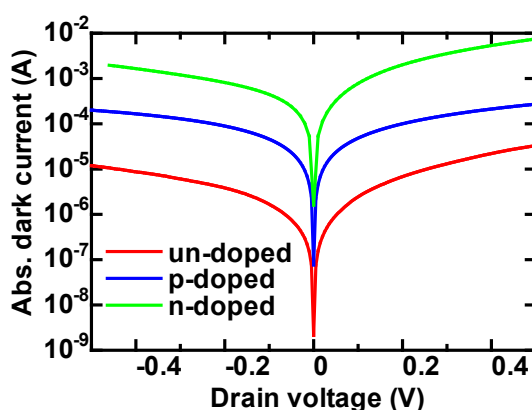


図 3-2-4-9-1 InSb 基板による暗電流の変化

un 型、p 型、n 型の順で暗電流が大きくなっている。以前の結果からグラフェン/InSb 接合領域が大きい方が暗電流は大きくなることが分かっているが、n 型の素子はグラフェン/InSb 接合領域が他に比べて小さいにも関わらず、暗電流が最も大きい。このことから、基板のキャリアタイプに関わらず、キャリア密度が大きいほど暗電流は大きくなることが示唆される。これは、キャリア密度が大きい方がグラフェン/InSb 界面に形成される空乏層幅が小さくなるためである。グラフェン/InSb 界面におけるショットキー障壁で生じる空乏層幅  $W$  は(3.2.4.9.1)式で表される。

$$W = \sqrt{\frac{2\varepsilon}{qN}(\phi_G - \phi_I)} \quad (3.2.4.9.1)$$

$\varepsilon$  は InSb の誘電率、 $N$  はキャリア密度、 $q$  は電子の電荷、 $\phi_G$  および  $\phi_I$  はグラフェンおよび InSb の仕事関数である。(3.2.4.9.1)式より、キャリア密度が大きいほど空乏層幅は小さくなることがわかる。InSb はバンドギャップが  $0.17\ \text{eV}$  と非常に小さいため、キャリアタイプの違いによるグラフェンと InSb の仕事関数差よりも、キャリア密度の方が空乏層幅の形成に与える影響の方が大きいと考えられる。

p 型および n 型基板についても同様に中波長赤外に対する応答を評価したが、明確な赤外応答は得られなかった。これは、キャリア密度が大きいため、グラフェン/InSb 界面で空乏層が形成されず、InSb で発生した光キャリアが取り出されずに失活したためであると考えられる。以前の試作で用いた p 型 InSb および n 型 InSb のキャリア密度は  $10^{14}\sim 10^{15}\ \text{cm}^{-3}$  程度であり、今回用いた p 型 InSb および n 型 InSb は一桁以上大きい。よって、中波長赤外応答を得るためには、キャリア密度は  $10^{15}\ \text{cm}^{-3}$  以下の基板を選択する必要がある。空乏層幅が大きいほど光ゲート効果は大きくなるため、低キャリア密度の基板を用いることで高感度・低暗電流化を実現できることがわかった。

次に、代表的な試料を用いて分光感度特性を評価した結果を図 3-2-4-9-2 に示す。

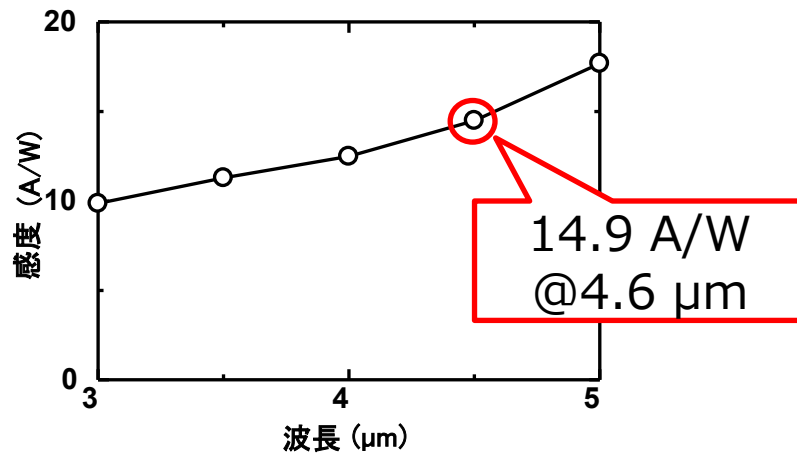


図 3-2-4-9-2 分光感度特性

本結果から明らかなように動作波長域は 3~5 μm つまり 2 μm 以上、本波長帯域で感度は 10 A/W 以上である。さらに、応答時間評価装置を用いた上記の波長帯域で応答時間を確認したところ、約 3 μsec 以下であった。これらの結果により目標を達成したといえる。

### 3.2.4.10 グラフェンへのドーピング効果

図 3-2-4-10-1 にグラフェンのドーピング効果を示す。グラフェンをドーピングする手法としてゲート電圧ドーピング<sup>63-65</sup>、電子線照射ドーピング<sup>66</sup>、化学材料ドーピング<sup>67, 68</sup>などが挙げられる。前述した光ゲート効果はゲート電圧によるドーピングの一種である。ここでは化学材料によるドーピングについて説明する。グラフェンはドーパントとなる材料・分子と接合させることで、グラフェンの電子密度が大きく変化する。例えば、電子を供給する N 型材料をグラフェンと接触させると、グラフェンに電子が供給されることで電子(N)ドーピングされる。その結果、グラフェントランジスタのディラックポイントおよび素子の電気特性はマイナスシフトする。P 型材料をグラフェンと接触させた場合は、正孔がグラフェンに注入されることで、ディラックポイントおよび素子特性はプラスシフトする。

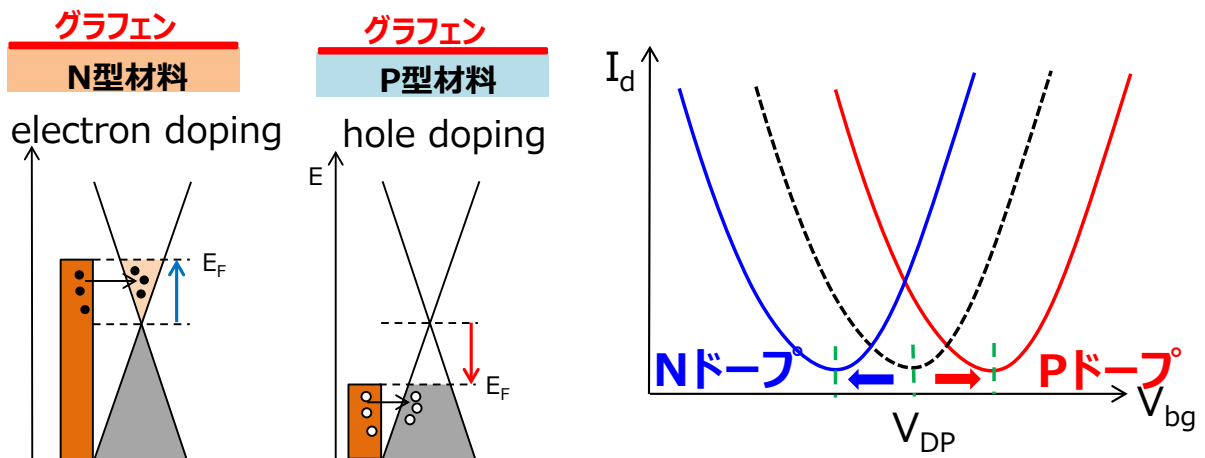


図 3-2-4-10-1 グラフェンへのドーピング効果



図 3-2-4-10-2 に単層 CVD グラフェンのトランジスタ特性を示す。一般的な CVD グラフェンの場合は下地の  $\text{SiO}_2$  やレジスト残渣、空気中の水分によるドーピングにより P ドープされるのが一般的である。そこで、真空アニールや水素アニールによりグラフェン表面の不純物を除去することでドーピングレベルをほぼ中性にすることが出来る。図 3-2-4-10-2 のように、実際のトランジスタでは電界効果移動度はディラックポイント近傍において最大となるため、トランジスタ型光ゲート効果を用いる場合はディラックポイントが 0 V 近傍にあることが望ましい。一方、後述する現在開発中のダイオード型光ゲート効果を用いる場合、半導体とグラフェンのショットキー接合により暗電流および感度が決定されるため、グラフェンのドーピングは使用する半導体材料と最適なショットキー接合を形成するよう調整する必要がある。

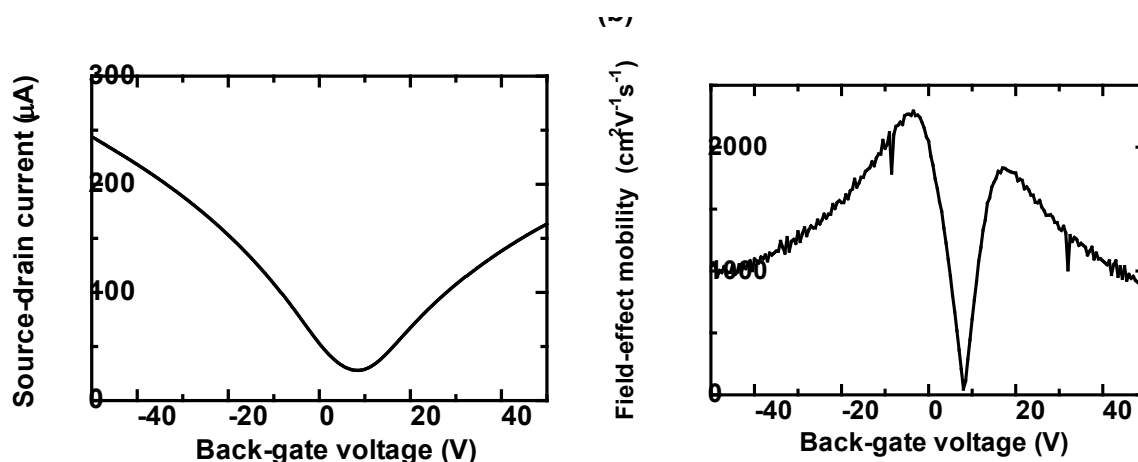


図 3-2-4-10-2 単層グラフェントランジスタの電気特性 (a)伝達特性、(b) 電界効果移動度

図 3-2-4-10-3 にグラフェン/p-Si ヘテロ接合のダイオード型グラフェン光検出器のバンドダイアグラムを示す。このように、非照射時にはグラフェンと p-Si によりショットキー障壁  $\phi_B$  が形成されているが、光照射時には Si で発生した光キャリアによる光ゲート効果でグラフェンのフェルミレベルが変化し、 $\phi_B$  が低下する。そのため、ダイオード型グラフェン光検出器において、グラフェンのドーピングは重要な要素である。特に中波長赤外応用として InSb を用いる場合、InSb のバンドギャップは Si に比べて小さいため、グラフェンのフェルミレベルのコントロールが重要になる。また、イメージセンサ化においてはグラフェン上に保護膜を形成する必要があるが、保護膜材料からグラフェンへドーピングされる可能性がある。そのため、本報告では保護膜材料や下地材料からのグラフェンへのドーピング効果を検証した結果を報告する。

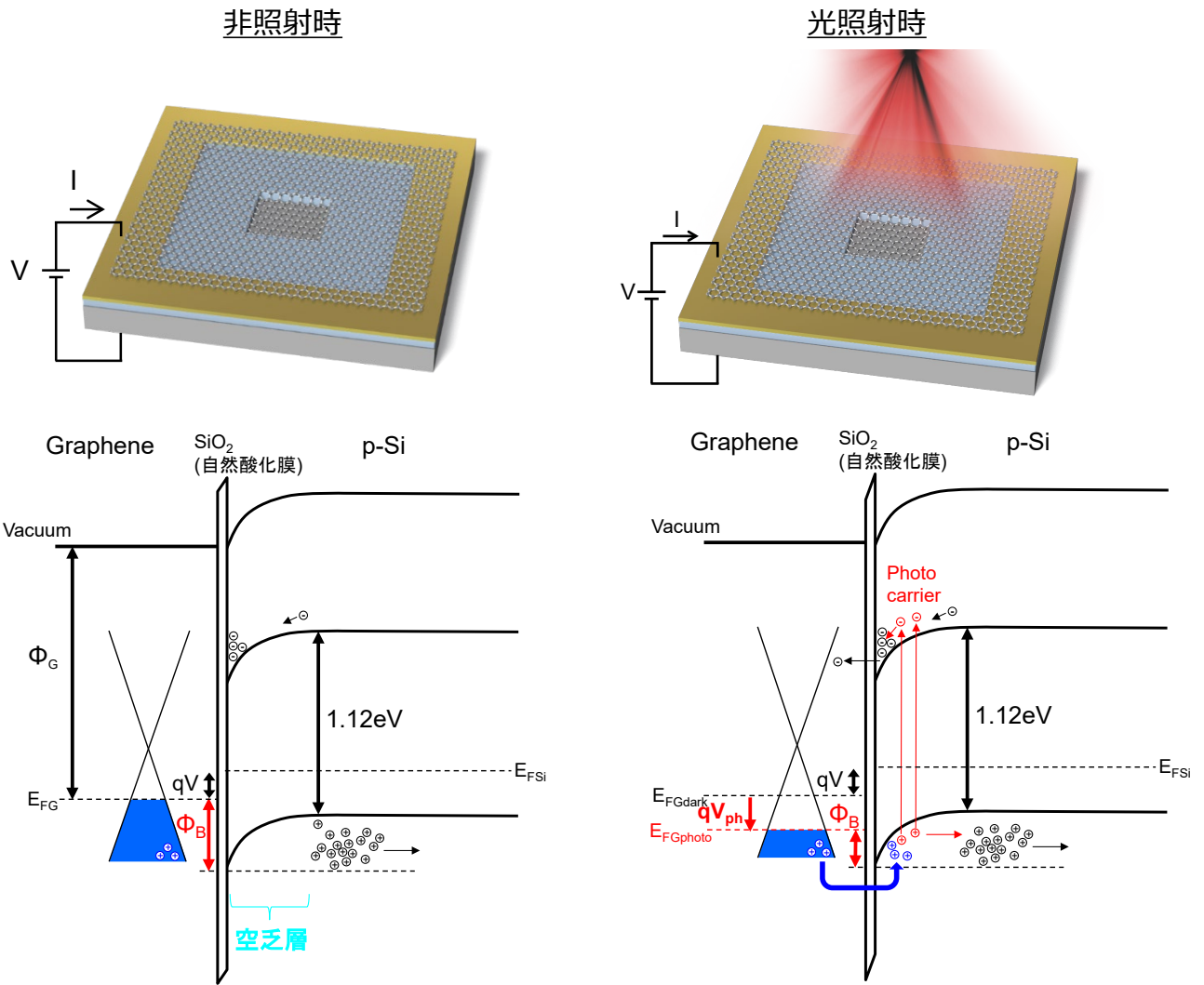


図 3-2-4-10-3 光照射時のバンドダイアグラムの変化

### 保護膜・下地膜によるドーピング効果

図 3-2-4-10-4 にグラフェントランジスタの作製プロセスを示す。グラフェントランジスタは p 型 Si 基板または n 型 InSb を使用して作製した。Si 基板には 290 nm の熱酸化膜が形成され、InSb 基板の場合はプラズマ CVD により成膜した TEOS-SiO<sub>2</sub> が形成されている。同図(a)に示すようにソースドレイン電極は密着層 Cr 10 nm と Au 30 nm をスパッタ法により絶縁膜上に積層した。次に、同図(b)のように CVD により作製した単層グラフェンを電極が形成された基板の上に転写した。その後、同図 (c) のようにフォトリソグラフィ工程と O<sub>2</sub> エッチングによりグラフェンを加工し、グラフェンチャンネルを形成した。電極上にグラフェンを形成することによりグラフェンへのプロセスダメージを低減することができる。

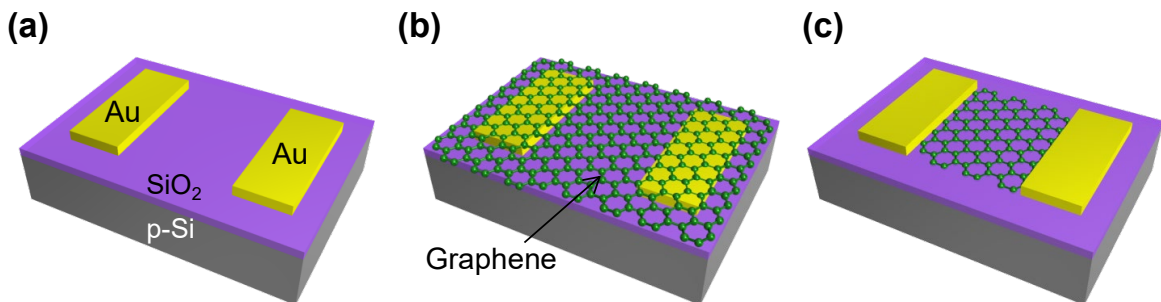


図 3-2-4-10-4 グラフェントランジスタの作製プロセス

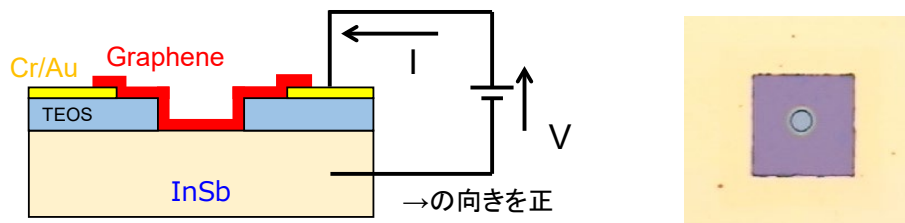
保護膜・下地膜として4種の材料について上記グラフェントランジスタのグラフェン上またはグラフェン下に形成した。グラフェン上の場合と同図(c)の後に、グラフェン下の場合と同図(a)の前に形成している。作製した素子について表 3-2-4-10-1 に示す。

表 3-2-4-10-1 保護膜・下地膜材料

| 材料                             | 成膜方法        | グラフェン上・下 | 膜厚         | 基板     |
|--------------------------------|-------------|----------|------------|--------|
| Al <sub>2</sub> O <sub>3</sub> | ALD(原子層堆積)法 | 下        | 5 nm、15 nm | n-InSb |
| HfO <sub>2</sub>               | 真空蒸着法       | 上        | 50 nm      | Si     |
| OFPR(レジスト)                     | スピコート法      | 上        | 数 μm       | Si     |
| TMAH(現像液)                      | 浸漬後に純水リンス   | 上        | なし         | Si     |

図 3-2-4-10-5(a)にグラフェン/InSb ダイオードの断面模式図を、図 3-2-4-10-5 (b)に光学顕微鏡画像を示す。素子の作製方法は以下のとおりである。

- ① InSb 基板上に絶縁層として TEOS (TetraEthyl OrthoSilicate) をプラズマ CVD により 290 nm 形成する。
- ② TEOS の一部をフッ酸(LAL1000, ステラケミファ社)によりウェットエッチングし、グラフェンと InSb の接合領域を形成する。
- ③ スパッタ法により Cr 20 nm/Au 120 nm 成膜し、リフトオフにより電極パターンを形成する。
- ④ CVD 単層グラフェンを転写し、O<sub>2</sub> エッチングにより不要な領域のグラフェンを除去する。



(a) 断面模式図

(b) 光学顕微鏡画像

図 3-2-4-10-5 グラフェン/InSb ダイオード

作製したグラフェン/InSb ダイオードを TMAH に浸漬することにより N ドープした。なお、TMAH 浸漬後は、純水に 20 秒間浸漬しリンスを行った。測定は真空プローバ(GRAIL10-415-4-LV-HT-OP, Nagase Techno-Engineering)内にて、10<sup>-4</sup> Pa、77 K の真空冷却状態で行った。電気特性は半導体デバイス・パラメータ・アナライザを用いて評価した。

#### グラフェン/InSb ダイオードのドーピングによる暗電流抑制

図 3-2-4-10-6 にグラフェン/InSb ダイオードと同一 InSb 基板上に作製したグラフェン FET の TMAH による N ドーピングの効果を示す。FET のチャネルサイズは長さ L=20 μm、幅 W=10 μm で、TMAH 浸漬前後におけるドレイン電圧 V<sub>d</sub> = 0.1 V のときのゲート電圧依存性を評価した。TMAH に 90 s 浸漬することでディラックポイント電圧 V<sub>DP</sub> が 11.5 V から -5.5 V まで 17 V マイナスシフトしていることがわかる。また、伝達特性の傾きについても殆ど変化しておらず、浸漬によるダメージ等によりグラフェンの移動度が低下していないことがわかる。

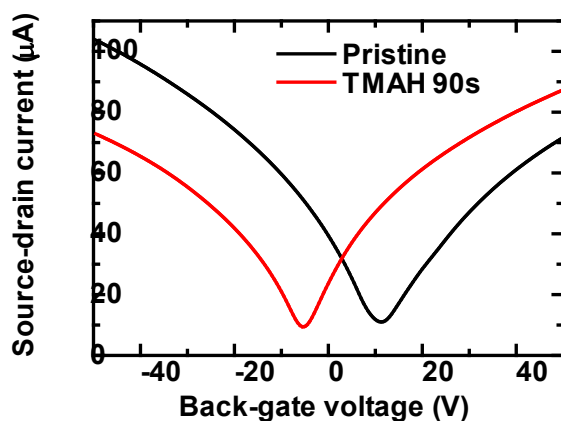


図 3-2-4-10-6 グラフェン FET の TMAH による N ドーピング効果

図 3-2-4-10-7 にグラフェン/InSb ダイオードの N ドーピングの効果を示す。同図(a)、(b)は、画素開口部が一辺  $20\ \mu\text{m}$  の正方形、グラフェンと InSb の接合領域が一辺  $1\ \mu\text{m}$  の正方形の試料についての電気特性である。同図(c)、(d)は画素開口部が一辺  $20\ \mu\text{m}$  の正方形、グラフェンと InSb の接合領域が一辺  $3\ \mu\text{m}$  の正方形の試料についての電気特性である。同図(a)、(c)は線形プロット、(b)、(d)はドレイン電流の絶対値の片対数プロットを示す。

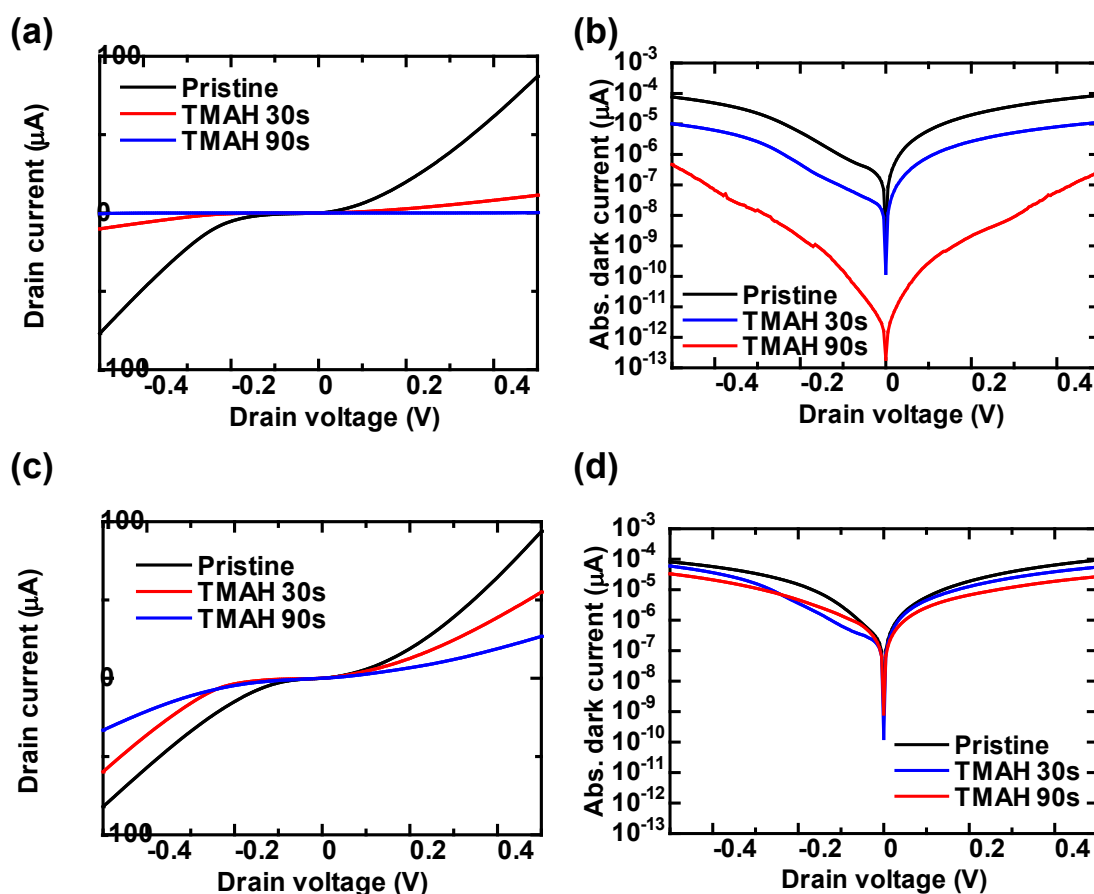


図 3-2-4-10-7 グラフェン/InSb ダイオードの N ドーピングの効果

以上より、素子を TMAH に浸漬する時間が長いほど、つまりグラフェンを N ドーピングするほど、ドレイン電流が低下している。これは、グラフェンが N ドーピングされることで、グラフェン/p-InSb 界面のショットキー障壁が増加したためである。

図 3-2-4-10-8 にグラフェン/p-InSb の界面におけるバンドダイアグラムを示す。初期状態ではグラフェン/p-InSb のショットキー障壁は  $\phi_B$  である。TMAH に浸漬し N ドーピングすると、グラフェンに電子が注入され、グラフェンのフェルミレベルが上昇する。その結果、グラフェン/p-InSb のショットキー障壁は  $\phi_B'$  に増加する。その結果、グラフェン/p-InSb に流れる電流が減少する。また、グラフェン/p-InSb 界面の接合領域 1  $\mu\text{m}$  角の図 3-2-4-10-7(a)、(b)の方が電流低減効果は大きくなっており、グラフェン/InSb 接合領域を小さくすることで電流を低減できることがわかった。

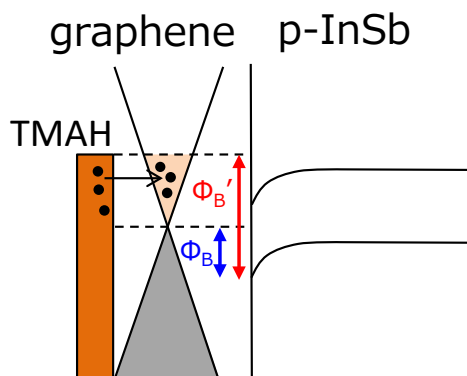


図 3-2-4-10-8 グラフェン/p-InSb のバンドダイアグラム

以上より、ダイオード型グラフェン光検出器において、グラフェンと半導体のショットキー障壁が増加するようにグラフェンをドーピングすることで、暗電流の低減が見込める。また、ショットキー障壁の増加はグラフェン/InSb 界面の空乏層幅の増加にも繋がるため、光ゲート効果の増強による高感度化も期待できる。

### まとめ

本節では、グラフェン光検出器の保護膜・下地膜の基礎検討として、グラフェンへのドーピング効果を評価した。その結果、以下の結論を得た。

- (1) グラフェンと接触する保護膜・下地膜として、 $\text{HfO}_2$ 、 $\text{Al}_2\text{O}_3$ 、TMAH は N ドーピング、OFPR は P ドーピング効果を有することを実証
- (2) 保護膜・下地膜は ALD などで成膜した結晶性の高い材料を用いることで、グラフェンのキャリア移動度を保持可能
- (3) 保護膜・下地膜の膜厚を変化させることでドーピングレベルを調整可能
- (4) グラフェン/p-Si ダイオードにおいて、バンド構造と光検知メカニズムについて検証した。InSb は Si よりもバンドギャップが小さいため、グラフェンのドーピングについては精密に制御する必要がある。
- (5) グラフェン/p-InSb ダイオードにおいて、グラフェンを N ドーピングすることでショットキー障壁が増加し、暗電流を低減可能

#### 3.2.4.11 保護膜・下地膜の検証

次に、グラフェン光検出器の保護膜、下地膜の検証をおこなった。今回は、これらの膜の影響をドーピングの観点から検証する。グラフェンにドーピングが行われた場合、グラフェントランジスタの伝達特性およびディラックポイントはプラスまたはマイナスにシフトする。測定は真空プローバ (GRAIL10-415-4-LV-HT-OP, Nagase Techno-Engineering) 内にて、 $10^{-4}$  Pa、300 K、n-InSb のみ 77 K で行った。素子の電気特性は半導体デバイス・パラメータ・アナライザを用いて評価した。

図 3-2-4-11-1 に各種保護膜・下地膜によるグラフェンへのドーピング効果を示す。CVD グラフェンは初期状態で p 型にドーピングされているが、各種材料と接触することで明確に伝達特性が

プラスまたはマイナスにシフトしていることがわかる。図 3-2-4-11-1 (a)より、 $\text{Al}_2\text{O}_3$ を下地膜とした場合、グラフェンはNドープされていることがわかる。また、膜厚を5 nm から15 nmに増加させることで更にNドープされている。これは、膜厚増加によりグラフェンへ注入される電子が増加したためであると考えられる。つまり、膜厚を制御することでグラフェンのドーピングレベルを制御することができる。図 3-2-4-11-1 (b)より、 $\text{HfO}_2$ を保護膜としてグラフェン上に形成した場合、グラフェンはNドープされることがわかる。ここで、ディラックポイントがドーピング前と比較して広がっているのは  $\text{HfO}_2$ の膜質による影響であると考えられ、ALDにて成膜した  $\text{Al}_2\text{O}_3$ と比較して、真空蒸着法にて成膜した  $\text{HfO}_2$ は結晶性が悪い。そのため、不純物によるキャリア散乱が生じた結果、グラフェンの移動度が低下していると考えられる。よって、グラフェンと接触する材料は結晶性の高い材料であることが望ましい。図 3-2-4-11-1 (c)より、OFPRを保護膜としてグラフェン上に形成した場合、グラフェンはPドープされることがわかる。これはフォトレジストに含有される電子吸引基を有する化合物から正孔ドーピングが行われたためである。

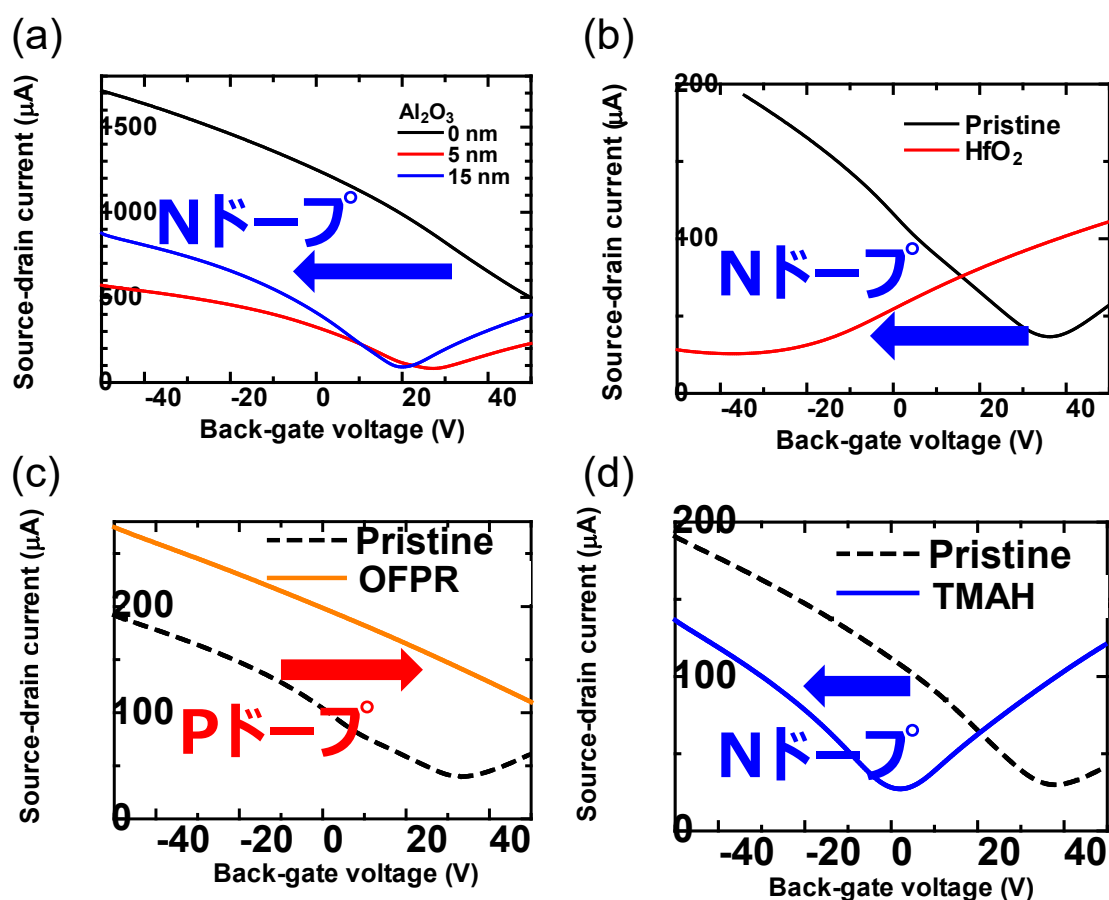


図 3-2-4-11-1 各種保護膜・下地膜によるグラフェンへのドーピング効果。  
(a)  $\text{Al}_2\text{O}_3$ 、(b)  $\text{HfO}_2$ 、(c) OFPR、(d) TMAH

図 3-2-4-11-1 (d)より、TMAHに浸漬したグラフェンはNドープされることがわかる。TMAH溶液はテトラメチルアンモニウム( $\text{TMA}:[(\text{CH}_3)_4\text{N}]$ )と水酸化イオン( $\text{OH}$ )で構成される。図 3-2-4-11-2に示すように、グラフェントランジスタをTMAH溶液に浸漬するとグラフェンとTMAはファンデルワールス力により接合する。TMAは第四級アンモニウムであり、電子を放出して陽イオンになりやすい特性を有している。そのため、グラフェンと接合するとグラフェンに電子を放出し陽イオン化する。よって、グラフェンはTMAから受け取った電子によりn型にドーピングされたと考えられる。



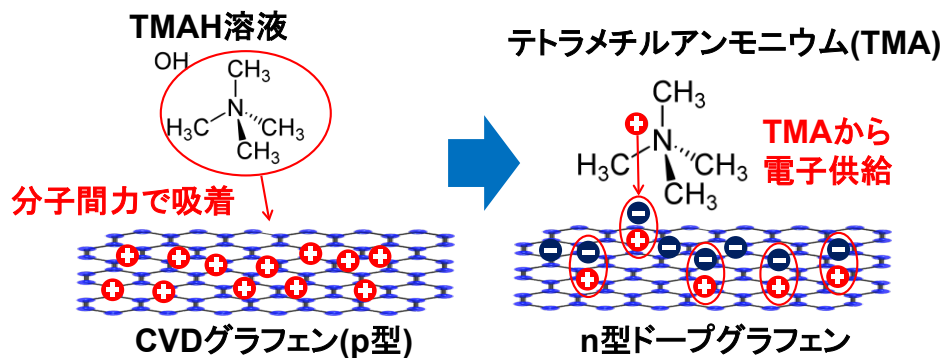


図 3-2-4-11-2 TMAH による n ドープ

このように、グラフェンは接触する材料や結晶構造に大きな影響を受けることがわかる。

以上より、グラフェン光検出器の高性能化を目的とした光ゲートダイオード型グラフェン中波長赤外光検出器の高性能化についてまとめる。

- (1) 低暗電流化①：電荷注入領域を縮小することで、最大 1,005% の低暗電流を保つ電圧範囲の拡大を確認した。グラフェン/InSb 基板接触面積低下によるものと考えられる。
- (2) 低暗電流化②：n 型 InSb 基板を用いることで、p 型 InSb 基板を使用した素子と比較して約 632% の低暗電流を保つ電圧範囲の拡大を確認した。水分吸着等で p 型にドーピングされたグラフェンチャネルと n 型基板のショットキー接合によって、障壁高さが拡大したためと考える。
- (3) ショットキー接合の評価：SPM 評価において、グラフェンチャネルと基板間のコンタクトの程度が、導通状態と素子の電気特性を決定する要因となっていることを明らかにした。
- (4) 高性能化：画素サイズは  $20 \times 20 \mu\text{m}^2$  相当の構造において、受光感度は  $0.68 \text{ A/W}$  であり、平成 31 年度の目標を達成した。また暗電流も  $2.17 \text{ nA}$  と大幅な減少に成功した。
- (5) 最適な保護膜、下地膜をグラフェンへのドーピングの観点から検証した。各種材料のドーピングの型を明らかにするとともに結晶性の高い材料がグラフェンのキャリア移動度を保持する上で重要であることを明らかにした。

### 3.2.5 応答速度評価

本節では入射光に対する検出器の応答速度について述べる。近年、飛行体検知、衛星による地上監視、インライン非破壊検査、高温ガス流の監視、エアバッグ展開試験などの様々な用途で高速な現象を赤外カメラで観察することへの需要が高まっている。このため、本研究における最終目標値としても応答速度  $5 \text{ ms}$  以下を挙げており、グラフェン光検出器の応答速度や光照射に対する過渡応答特性を正確に評価することが求められている。本研究では、InSb を光増感層に用いることで中波長赤外域において光ゲート効果を生じる、高感度グラフェン中波長赤外検出器を対象として応答速度評価を行った。

これまでグラフェン光検出器の電気特性評価、及び光応答評価にはキーサイト・テクノロジー社製の半導体デバイス・パラメータ・アナライザ B1500A を用いてきた。B1500A には 4 つのソース・メジャーユニット(SMU)が内蔵されておりタイムサンプリング測定も可能であるが、その最小測定間隔は  $100 \mu\text{s}$  である。図 3-2-5-1 に従来のグラフェン光検出器における光応答測定の一例を示す。Duty 比 40 %、 $1 \text{ Hz}$  の矩形波の光を照射した結果であり、赤丸が測定点である。光の照射によって電流が増減していることが確認できる。しかしながら、測定間隔が広いため電流の増加、または減少中の振る舞いを詳細に観測することができなかつた。そこで、光照射に対する正確な応答速度や過渡応答期間中の振る舞いを明らかにすることを目的として新規に高速サンプリングユニットを導入し、これを用いたグラフェン中波長赤外線検出器の応答速度評価を実施したので報告する。



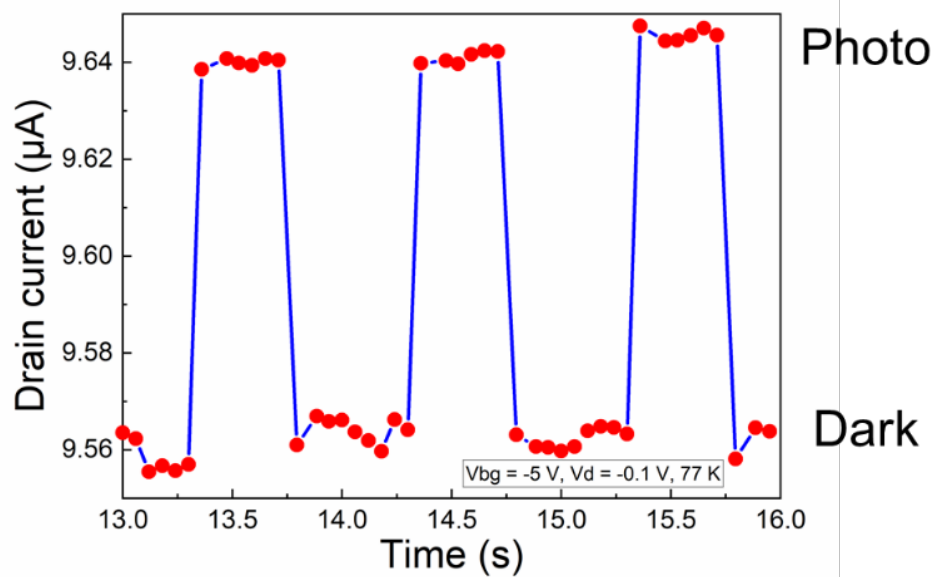


図 3-2-5-1 検出器の従来の光応答例

### 3.2.5.1 応答速度評価系の構築

本研究において導入、構築した応答速度評価設備の写真を図 3-2-5-1-1 に示す。図 3-2-5-1-1 (a) は半導体デバイス・パラメータ・アナライザ B1500A の背面写真であり、従来の SMU4 台に追加して B1530A WGF MU が搭載されている。これは 2 つのチャンネルを有しており、図 3-2-5-1-1 (b) に示したように各チャンネルはそれぞれリモートセンスユニット(RSU)に専用ケーブルで接続されている。RSU からは SMA 型同軸コネクタで信号が出力されるため、SMA 型コネクタ→BNC 型コネクタ→TXA 型コネクタと変換コネクタを用いて TXA 型同軸ケーブルと接続し、真空プローバへと信号を導入している。

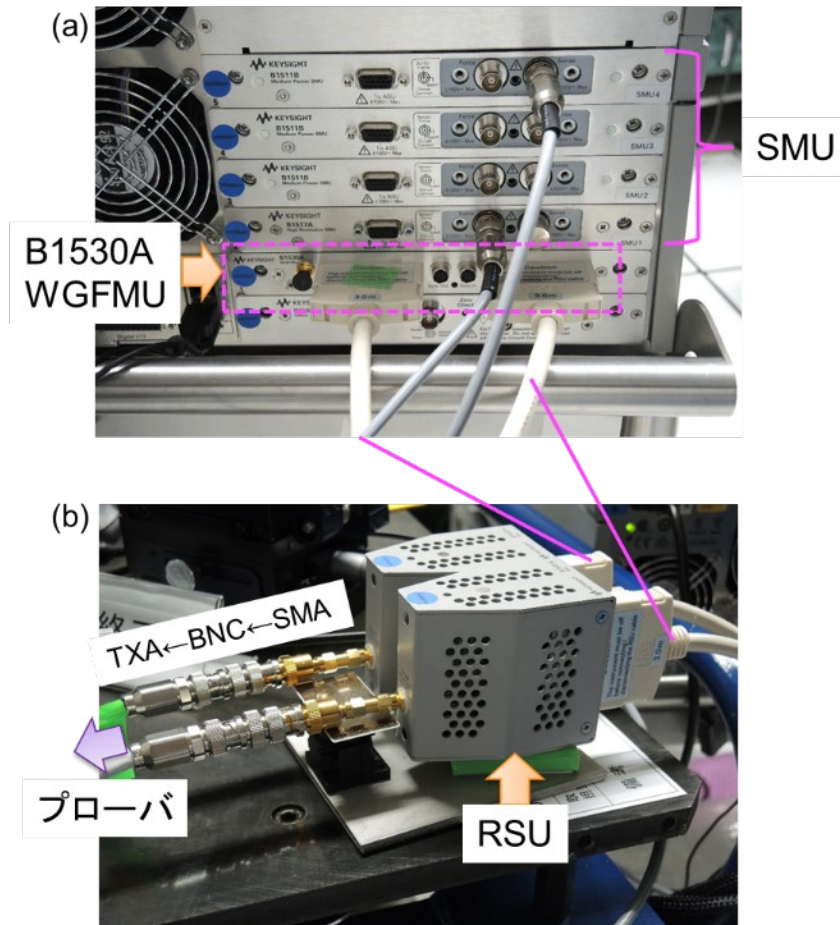


図 3-2-5-1-1 新規導入したユニット : (a)B1530A、(b)RSU

しかしながら、図 3-2-5-1-1 で示した構成では高速サンプリング測定のみしか実施できず、同一サンプルで電流-電圧測定などの DC(Direct current)測定を行う場合に配線の切り替えが必要となる。これは測定時間がかかるだけでなく配線長などの変化による測定誤差の原因となる。このため、本研究の測定においては図 3-2-5-1-2 で示したように 2 つの SMU を TXA ケーブルでそれぞれ RSU の SMU 接続端子に接続している。測定モードに応じて RSU が内部で自動的に回路を切り替えることによって、高速サンプリング測定と DC 測定を配線の切り替えなしに実施することができる。ただし、この接続の場合の DC 測定における印加電圧は $\pm 25 \text{ V}$ に制限される。

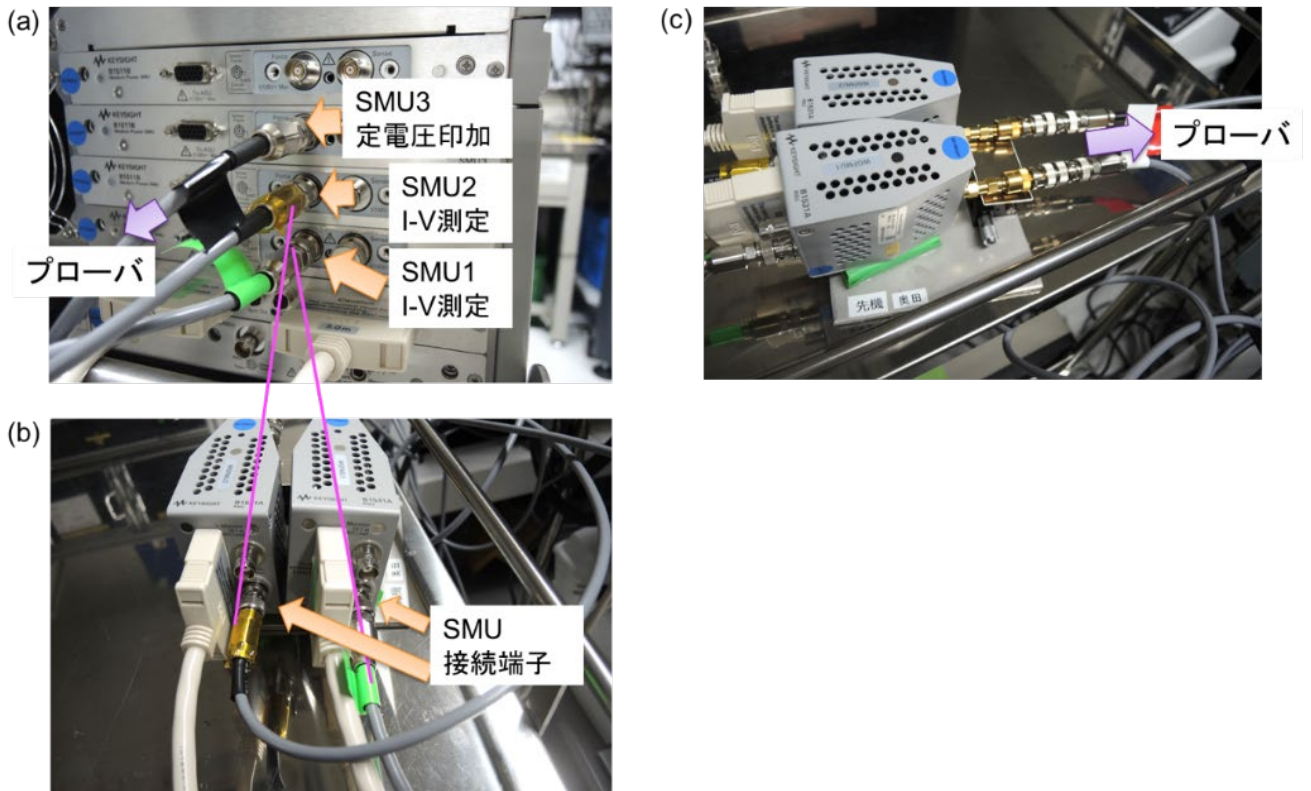


図 3-2-5-1-2 本研究における測定時の配線接続: (a)応答速度評価設備 B1500A 背面、(b)RSU の SMU 接続端子への接続、(c)RSU からプローバへの接続

測定条件の設定は半導体デバイス・パラメータ・アナライザ B1500A の制御ソフトウェアである Easy expert の Application test→WGFMU Pattern Editor で実施する。高速サンプリング測定においては特に測定間隔(Int: Interval time)、及びアベレーシング時間(Av: Averaging time)が重要なパラメータである。各パラメータの期間は図 3-2-5-1-3 に示す通りである。Int、Av とともに時間分解能は最小 10 ns であるが Av が短くなるとノイズの影響を強く受けるため、測定下限まで Int を短くすることは難しい。また、仕様上の電流セトリング時間(安定待ち時間)は 30  $\mu$ s であり、これより短い時間の測定結果で感度の絶対値を議論するのは好ましくない点に注意が必要である。

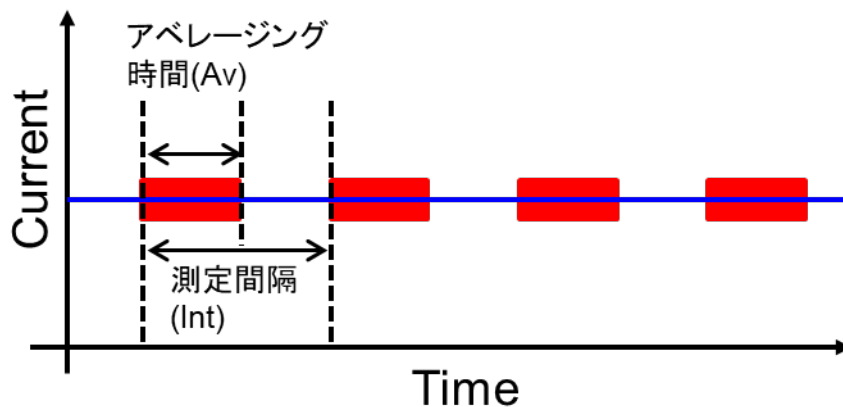


図 3-2-5-1-3 測定間隔とアベレーシング時間の関係

さらに、FETなどの3端子素子の応答速度評価を行うために WGFMU Pattern Editor に専用の測定プログラムを導入した。これを用いることで任意の SMU(図 3-2-5-1-2 (a)では SMU3)を直接サンプルと接続して定電圧を印加することができる。3端子素子を測定する際の回路図を図 3-2-5-1-4 に示す。SMU1、2、3 を用いて DC の測定を実施し、WGFMU1、WGFMU2、SMU3 を用いて高速サンプリング測定を実施する。なお RSU との信号同期が取れないため、高速サンプリング測定時に SMU3 の電圧や電流値を測定することはできず定電圧源としてのみ機能する。

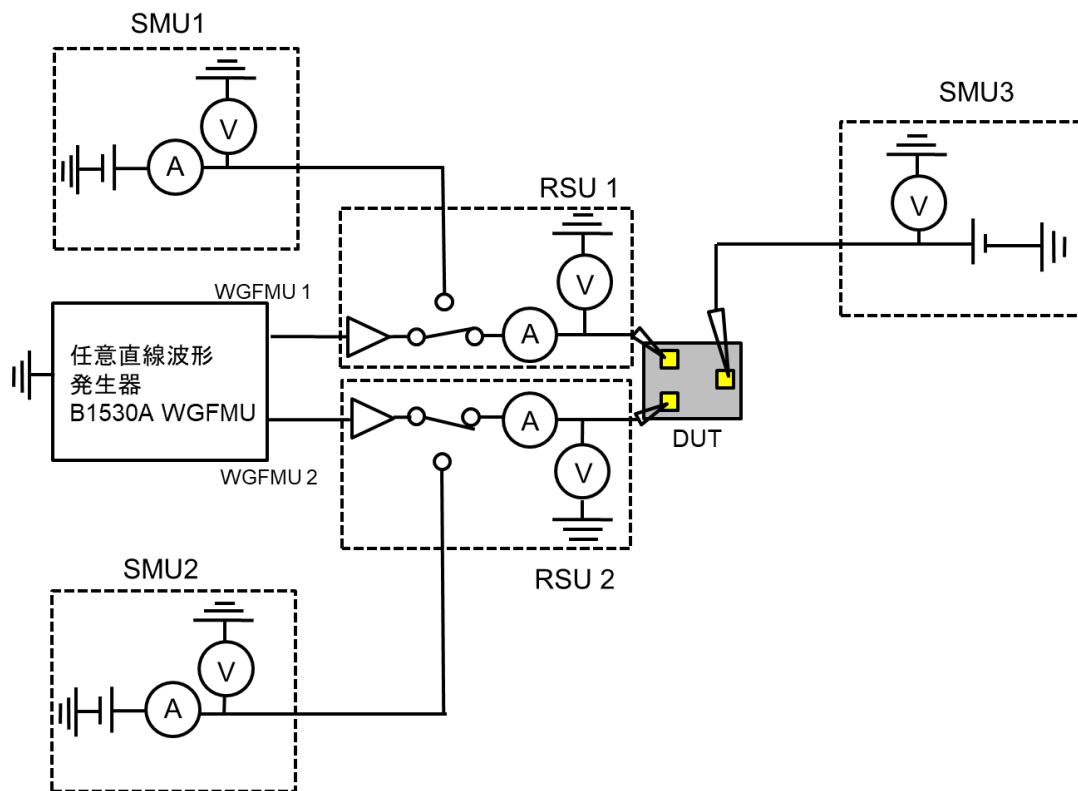


図 3-2-5-1-4 3端子素子測定時の回路図

### 3.2.5.2 光ゲートダイオード型グラフェン中波長赤外検出器

はじめに、光ゲートダイオード型グラフェン中波長赤外線検出器(以下、ダイオード型)の測定を行った。素子構造の断面模式図を図 3-2-5-2-1 に、使用した基板の情報を表 3-2-5-2-1 に示す。アンドープ(ノーマリーn)の InSb 基板上に 300 nm 厚の TEOS(Tetraethyl Orthosilicate)膜を成膜し、RIE(Reactive Ion Etching)によって TEOS 膜に開口部を形成している。電極は Cr/Au をスパッタで成膜した。単層のグラフェンを基板上に転写し、RIE でエッチングすることで所望のチャンネル形状としたものを使用した。金属の開口部は 30  $\mu\text{m}$ 、開口部上のグラフェンの領域は 20  $\mu\text{m}$ 、酸化膜のエッチング領域は 3  $\mu\text{m}$ ×24  $\mu\text{m}$  である。

表 3-2-5-2-1 使用した基板

|         |   |
|---------|---|
| 方位      | 100   |
| ドーピング濃度 | $2 \times 10^{14}/\text{cm}^3 @ 77 \text{ K}$ |
| 厚さ      | 500 $\mu\text{m}$                             |
| 製造番号    | CND:012519                                    |
| メーカー名   | クリスタルベース                                      |

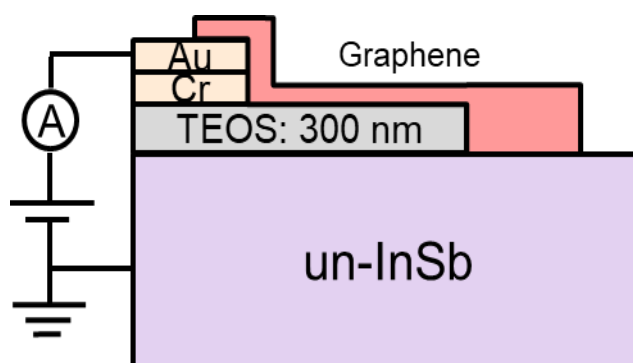


図 3-2-5-2-1 光ゲートダイオード型素子の断面模式図

ダイオード型グラフェン中波長赤外線検出器の電流-電圧特性の例を図 3-2-5-2-2(a)に示す。電極に対して正電圧を印加すると、160 mV 付近から順方向電流が急激に増加している。一方、逆方向電圧に対しては電流阻止領域が形成される。このようにダイオード型グラフェン中波長赤外線検出器の電流-電圧特性は整流性を有することが確認できた。電圧 -0.2 ~ 0.05 V 範囲の拡大図を図 3-2-5-2-2(b)に示す。-52 mV 以下の電圧領域において暗電流が 10 nA 以下の低暗電流領域が実現されている。

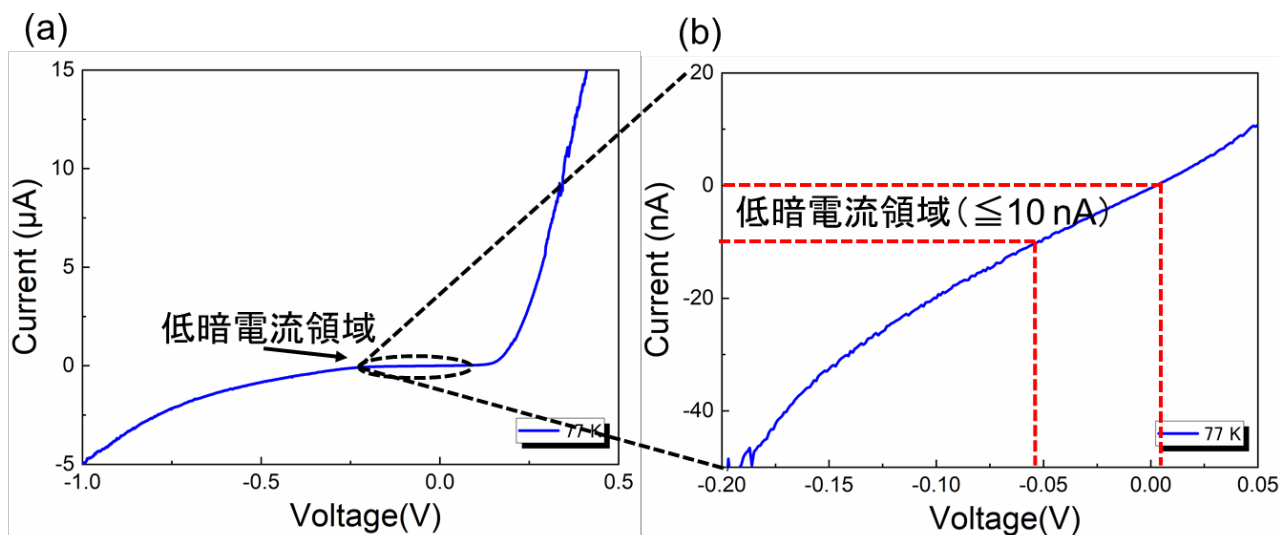


図 3-2-5-2-2 ダイオード型の電流-電圧特性の一例：(a) -1 ~ 5 V、(b)低暗電流領域拡大図

中波長赤外線光源としてソーラボ社製量子カスケードレーザ (QCL: Quantum cascade laser) QD4580CM1 を用いた。発振波長は 4.585 ~ 4.595  $\mu\text{m}$  である。これをレーザマウンタ LDMC20 に搭載し、半導体レーザ・熱電クーラ (TEC) コントローラ ITC4020 からの入力電流によってレーザの強度やレーザの ON/OFF を切り替える。矩形波の入力時は特に記載がない限り QCL の出力が最大となる 530 mA を素子に印加している。矩形波の Duty 比、つまり 1 周期のうちレーザを照射する時間の割合は 40 % とした。矩形波の周波数は 1 kHz である。また、測定温度はプローバのステージの温度で制御しており、特に記載のない場合は全て 77 K である。図 3-2-5-2-3 にダイオード型グラフェン中波長赤外線検出器における高速サンプリング測定結果の一例を示す。

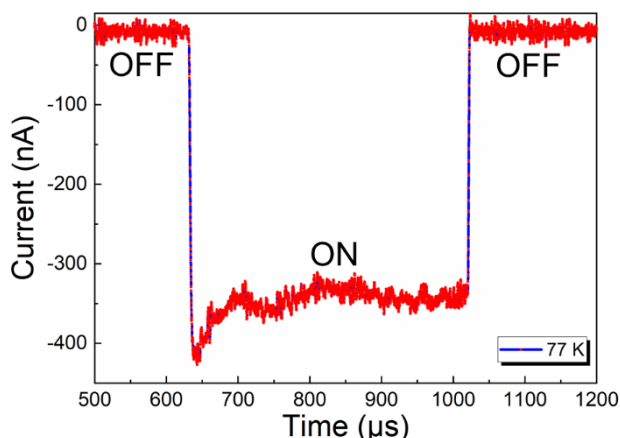


図 3-2-5-2-3 高速サンプリング測定結果

$I_{\text{nt}} = 100 \text{ ns}$ 、 $A_{\text{v}} = 99 \text{ ns}$ 、電極に  $-50 \text{ mV}$  を印加した。光の照射をオンにすると発生したフォトキャリアによってグラフェンへの注入電流の増加と光ゲート効果が生じ、逆方向の電流が急激に増加する。一方、光の照射をオフにすると電流はすぐに元の状態に戻っている。赤丸が実際の測定点を示しており、過渡応答期間中でも波形の形状評価において十分な点数が測定できている。既報と比較してノイズが大きく観測される理由は、これまでの測定手法では電源ノイズの除去のために 60 Hz の倍数をアベレーシング時間とするなど、測定時間を長く取ることでノイズを除去してきた。しかしながら、今回の測定ではアベレーシングによるノイズ除去が十分でないため、電源ノイズ、クリーンルームの振動など外部環境のノイズが全て測定結果に含まれているためである。



図 3-2-5-2-4 にターンオン、ターンオフの解析条件を示す。

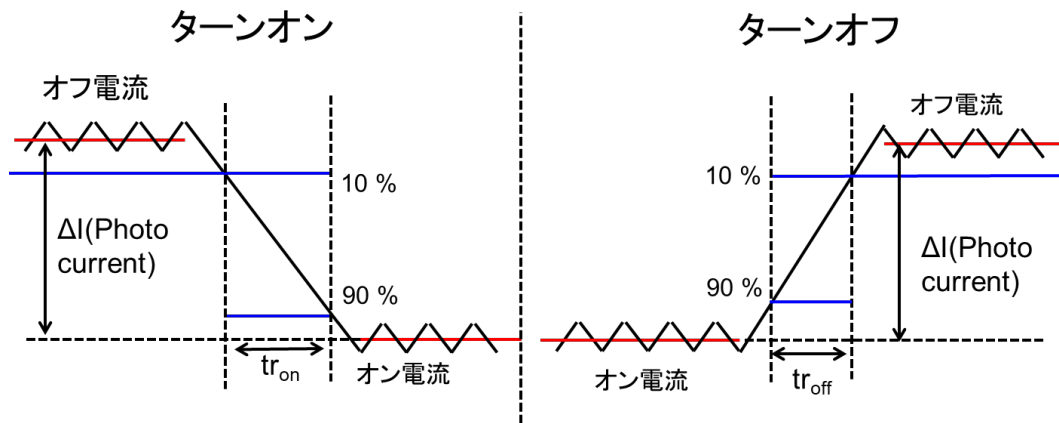


図 3-2-5-2-4 ターンオン、ターンオフでの応答速度解析条件

オフ状態、オフ状態のそれぞれにおいて各々500点の平均値をそれぞれオフ電流、オン電流とし、その差分を光電流とした。光電流が10%~90%に増加するまでに要する時間をターンオン時間( $tr_{on}$ )、90%~10%まで減少するのに要する時間をターンオフ時間( $tr_{off}$ )とした。

図 3-2-5-2-5 に図 3-2-5-2-3 におけるターンオン、ターンオフの拡大図をそれぞれ示す。図 3-2-5-2-4 の条件で解析を行い  $tr_{on} = 2.8 \mu s$ 、 $tr_{off} = 1.8 \mu s$  と算出された。この結果は目標値である 5 ms に対して 1,000 分の 1 以下と極めて小さな値である。

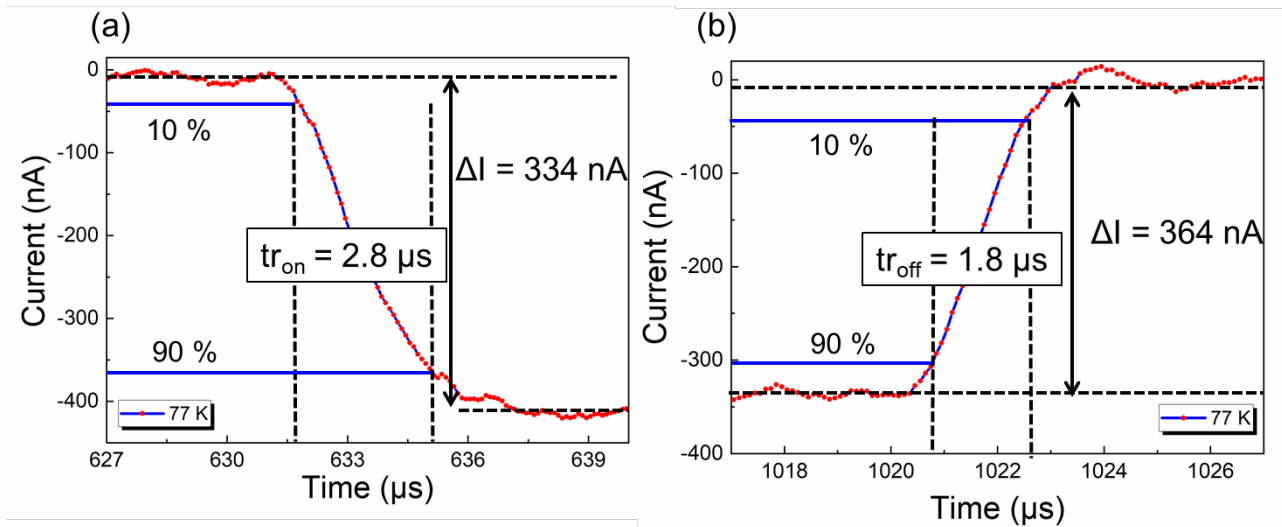


図 3-2-5-2-5 応答速度評価結果：(a)ターンオン拡大図、(b)ターンオフ拡大図

また、図 3-2-5-2-3 において光に対する過渡応答を観察するとターンオフではサージ電流は生じないが、ターンオンではサージ電流が生じている。図 3-2-5-2-6 に QCL に入力する矩形波電流の Duty 比を 40%~10%と変化させた場合の高速サンプリング測定結果を示す。Duty 比を短くしてもターンオン後にわずかな電流の減少が見られる。これは、光照射によって InSb 中に発生したフォトキャリアの生成と再結合による消滅が平衡状態となるまでの時間が観測されている可能性があるが、QCL のターンオンサージである可能性も考えられる。



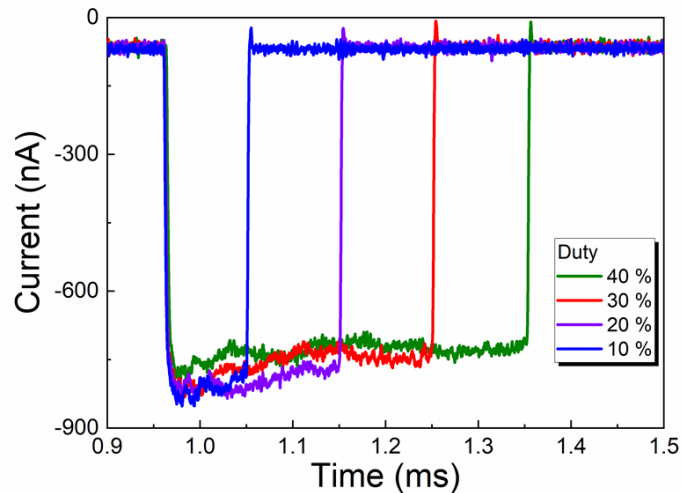


図 3-2-5-2-6 光応答の矩形波の Duty 比依存性

この素子の温度を 77 K から 170 K まで 5 K ずつ順に増加させた場合の  $tr_{on}$  と  $tr_{off}$  測定結果を図 3-2-5-2-7(a) (b)にそれぞれ示す。 $tr_{on}$ には温度依存性が見られず、 $tr_{off}$ は温度の上昇に伴ってわずかに増加を示した。また、 $tr_{on}$ と  $tr_{off}$ で比較すると、 $tr_{on}$ の方が約 1.3 倍長いということが分かった。 $n$ -InSb 基板の 77 K におけるホールのキャリア寿命は 1  $\mu$ s 程度とされており、ターンオフにおいて入射光がオフとなりホールが再結合によって消滅したために光ゲート効果が働かなくなり、電流が減少したと考えられる。 $tr_{on}$ の方が  $tr_{off}$ よりも時間がかかるのは、InSb のバルク中で生じたフォトキャリアが TEOS 膜界面まで移動するのに時間がかかるため光ゲート効果の発生に遅延が生じていること、フォトキャリアの生成と再結合の平衡状態までに時間がかかっていることが考えられる。ただし、InSb のキャリア移動度は温度の上昇に伴って低下するが  $tr_{on}$ が温度依存性を持たないことから、QCL のターンオンにサージが存在し、安定的な強度に落ち着くまでに時間がかかっている可能性も考えられる。

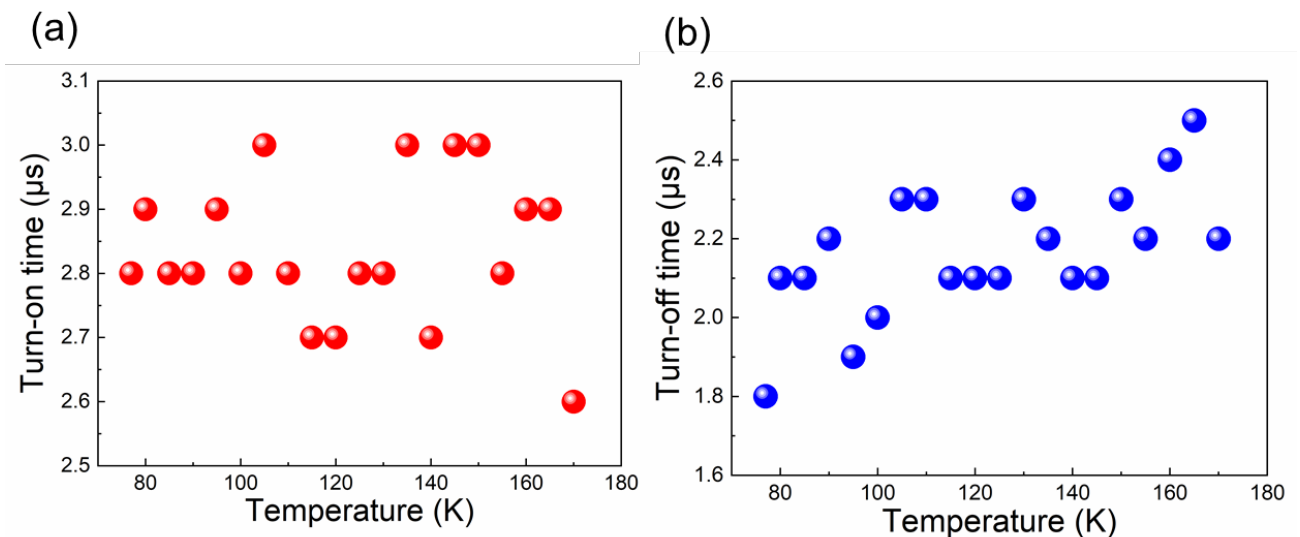


図 3-2-5-2-7 応答速度の温度依存性：(a)ターンオン、(b)ターンオフ

図 3-2-5-2-8 にターンオン、ターンオフそれぞれにおけるオフ電流(暗電流)の温度依存性を示す。両者とも 125 K 以上で急激に増加を示している。オフ電流は電極に印加する電圧で制御可能

であるが、現行の素子構造では低暗電流を維持できるのはこの温度付近となることが示唆される。図 3-2-5-2-9 にターンオン、ターンオフにおける  $\Delta I$ /オフ電流の温度依存性を示す。温度上昇に伴う暗電流の増加によって感度は低下するが、150 K まで  $\Delta I$ /オフ電流で 3 以上の値が得られており、光センサとして動作していると言えることができる。また、図 3-2-5-2-10 に示した通り 170 K においても  $\Delta I$ /オフ電流は低いながらも光応答は明瞭に観測され、温度増加に伴う新たなサージ電流やテール電流はターンオン、ターンオフともに観測されなかった。

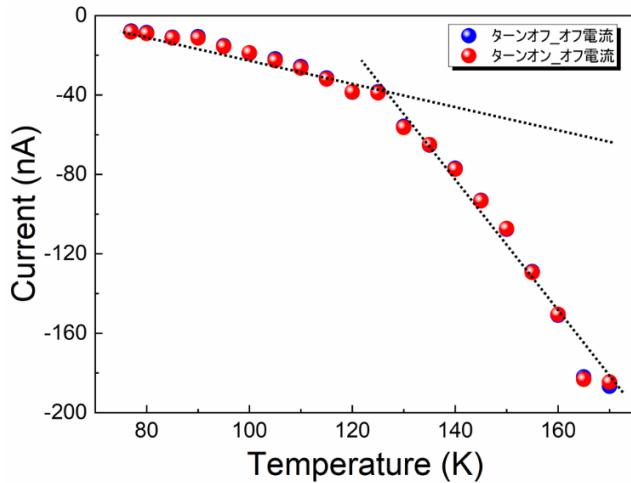


図 3-2-5-2-8 オフ電流の温度依存性

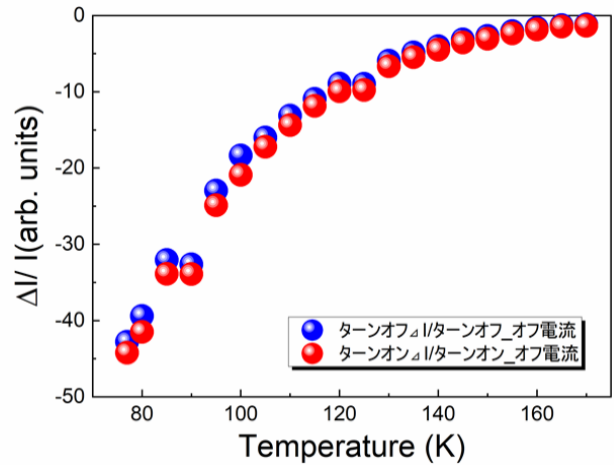


図 3-2-5-2-9  $\Delta I$ /オフ電流の温度依存性

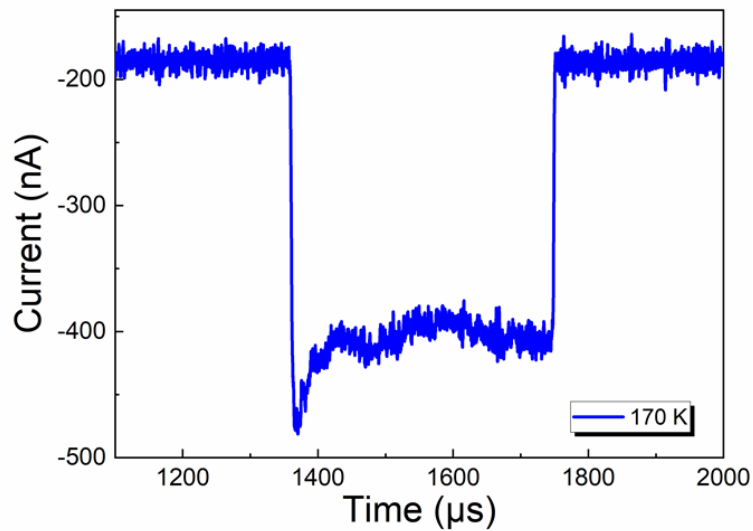


図 3-2-5-2-10 170 K における高速サンプリング測定

続いて、電極に印加する電圧を 0 V から -1 V まで変化させて応答時間の測定を実施した。図 3-2-5-2-11 (a)(b) に  $tr_{on}$  と  $tr_{off}$  の電圧依存性をそれぞれ示す。0 V ~ -0.2 V 程度までは電圧の増加に伴い応答時間が減少し、更に大きな電圧を印加すると応答時間は増加に転じた。これは低電圧側では電流量が小さいためノイズによって応答時間が長く評価されていると考えられる。一方、高電圧側では電流量が増加するため過渡応答の完了までに時間がかかっていると考えられる。この結果から応答速度は電圧の変化によってある程度制御可能であることが分かった。

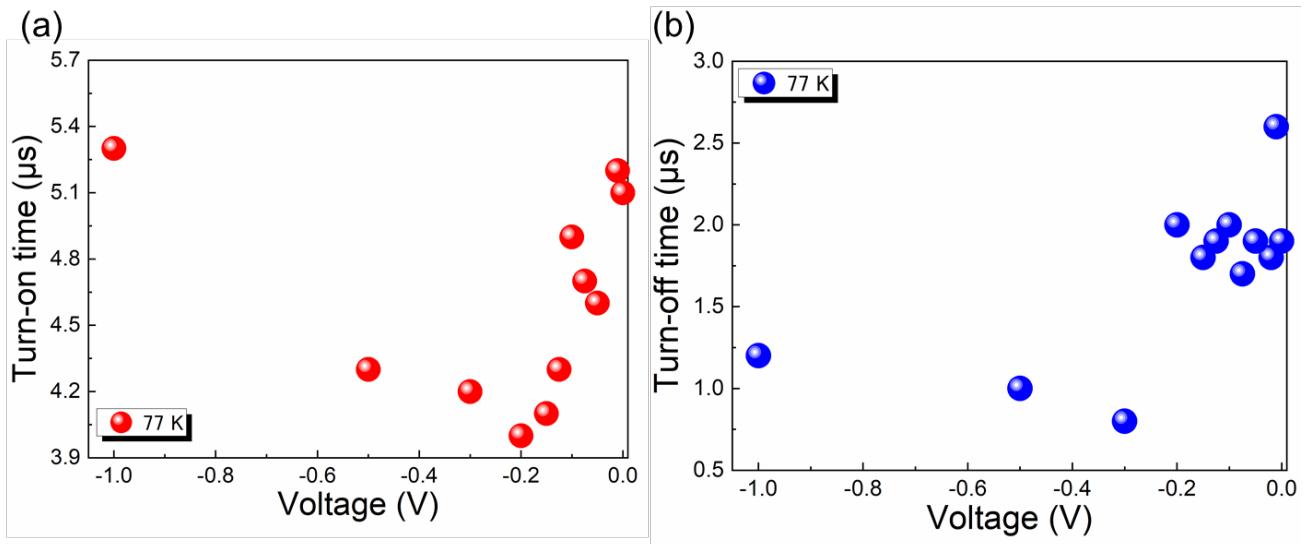


図 3-2-5-2-11 応答速度の電圧依存性 : (a)ターンオン、(b)ターンオフ

図 3-2-5-2-12(a)にオフ電流の電圧依存性を示す。図 3-2-5-2-12(b)は低電圧側の拡大図である。-50 mV までは 10 nA 以下と低暗電流領域が形成できており、-150 mV 程度以上から急激に逆方向電流が増大している。

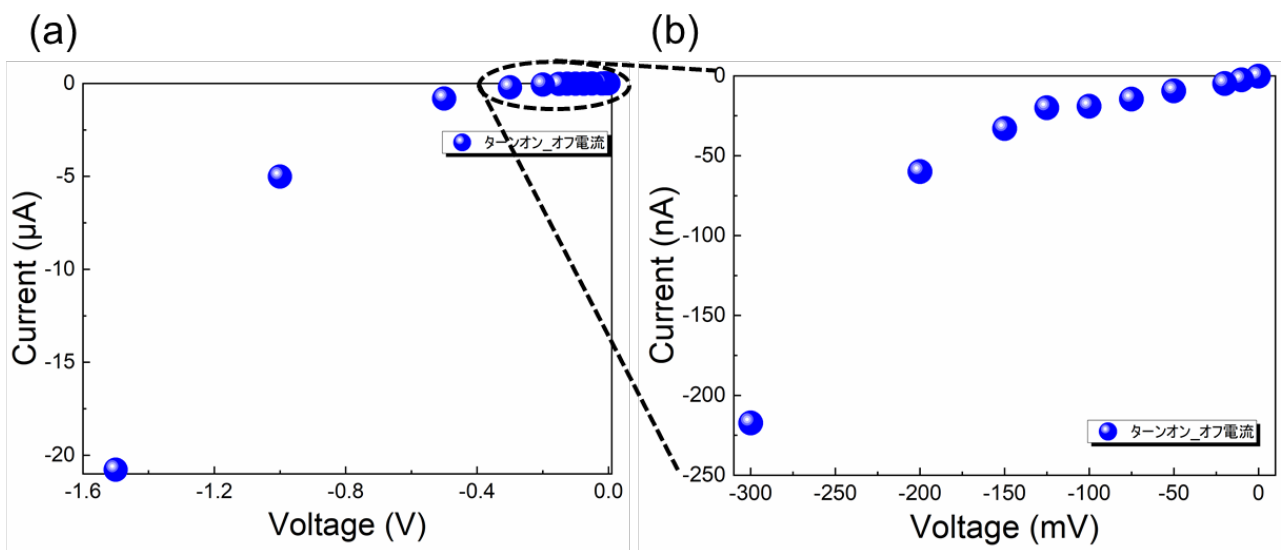


図 3-2-5-2-12 オフ電流の電圧依存性 : (a)0 V ~ -1.5 V、(b)低電圧側の拡大図

図 3-2-5-2-13 に  $\Delta I$  の電圧依存性を示す。0 V ~ -0.5 V までは電圧の増加に伴い  $\Delta I$  も増加した。これは、グラフェンを流れる電流量が増加したことで、光ゲート効果が大きく寄与するようになったためであると考えられる。一方、-1 V まで電圧を増加させても  $\Delta I$  は増加しなかった。これは電圧の増加に伴ってオフ電流が急激に増加したため、電流量増加に伴う光ゲート効果の増大が打ち消されたと考えられる。

図 3-2-5-2-14 に  $\Delta I$ /オフ電流の電圧依存性を示す。-50 mV ~ -125 mV まではほぼ同等の感度であり、これより大きな電圧を印加すると感度が低下することが示されている。

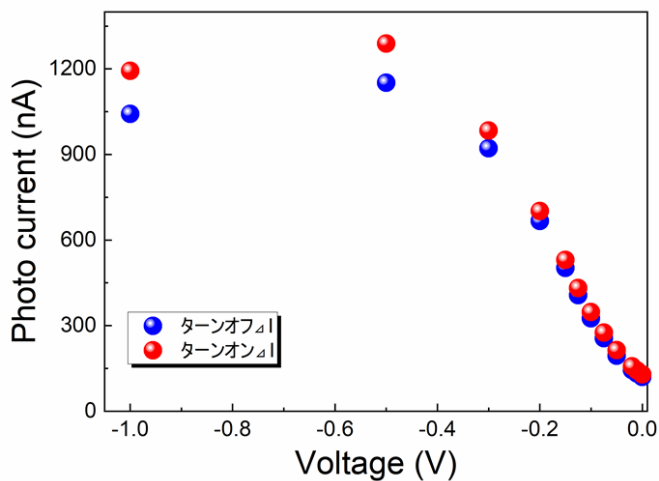


図 3-2-5-2-13  $\Delta I$  の電圧依存性

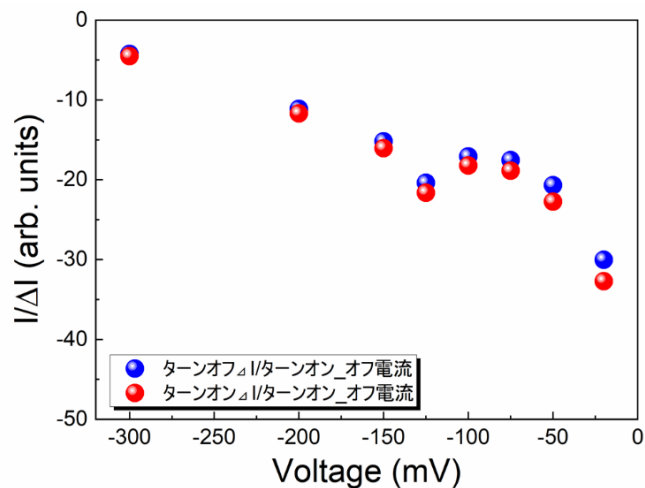


図 3-2-5-2-14  $\Delta I$ /オフ電流

次に、QCL への入力電流を矩形波からサイン波に変更して 1 kHz よりも周波数の高い領域でのグラフェン中波長赤外線検出器の応答を評価した。コントローラ ITC4020 の条件として Depth 1.15 %、415 mA を設定し、サイン波の電流ピークにおいて QCL の出力が最大となるようにした。

図 3-2-5-2-15 にサイン波入力時の高速サンプリング測定結果を示す。図 3-2-5-2-15 (a) に示した周波数 2 kHz と図 3-2-5-2-15 (b) に示した周波数 35 kHz を比較すると、電流の振幅が小さくなっていることが確認できる。サイン波のピーク to ピークの 3 点平均値を  $\Delta I$  として各周波数での  $\Delta I$  をプロットした結果を図 3-2-5-2-16 に示す。青丸が実験値であり、15 kHz を超えた辺りから光電流が急激に減少している。赤四角が曲線フィッティングの結果であり、55 kHz 程度まで光応答が可能であることが示唆される。ただしこの実験結果は、現状の測定系におけるグラフェン光検出器の高周波応答の上限を観測するために、QCL のスペック以上の高周波動作を行っている。スペック外のため QCL が安定動作できておらず、校正が困難である。そのため、入力電流の高周波化に伴う QCL のレーザ光の強度低下の可能性を排除できていない。しかし、入力パワーなどは正確に算出できないものの、55 kHz 程度まで光応答が可能である蓋然性は高く、グラフェン中波長赤外線検出器そのものはさらなる高周波光入力に対しても応答する可能性がある。

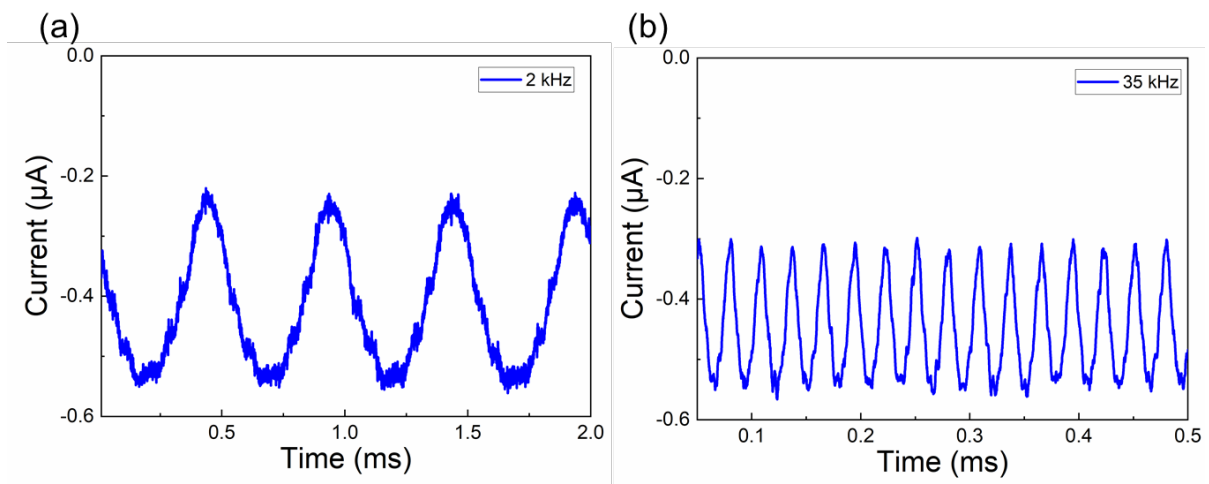


図 3-2-5-2-15 サイン波に対する応答 : (a)2 kHz、(b)35 kHz

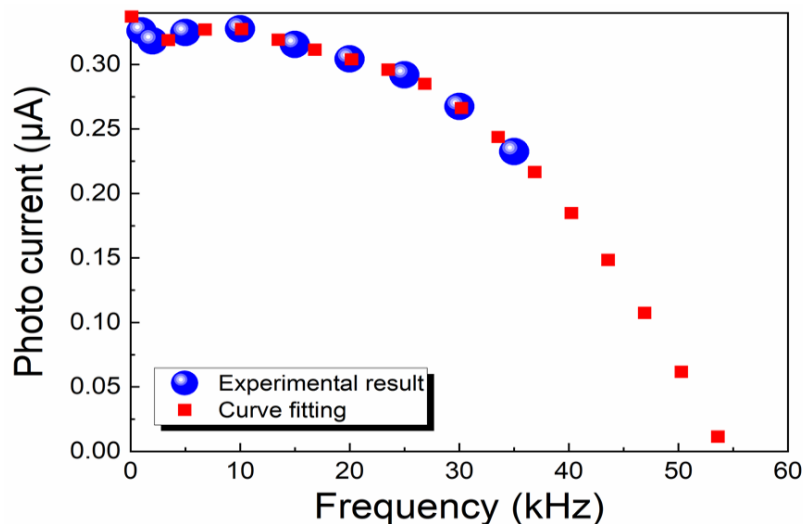


図 3-2-5-2-16 サイン波の入力周波数に対する光電流量依存性

### 3.2.5.3 光ゲート FET 型グラフェン中波長赤外検出器

素子構造による応答速度への影響を評価するために光ゲート FET 型(以下、FET 型)のグラフェン中波長赤外線検出器に対しても応答速度の評価を行った。p 型の InSb 基板、単層グラフェンを用いて図 3-2-5-3-1 のような素子を作製した。グラフェンのチャンネル長は  $15\ \mu\text{m}$ 、チャンネル幅は  $5\ \mu\text{m}$  とした。ディラックポイント調整のために測定前に真空中で  $200\ ^\circ\text{C}$  で 30 分間アニールを行った後、各測定を実施している。

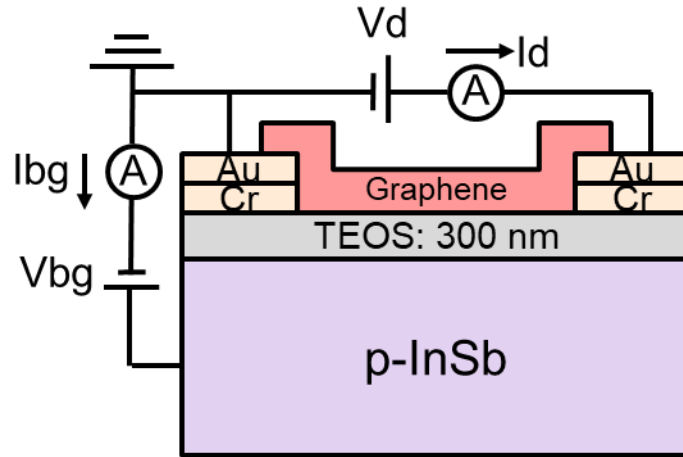


図 3-2-5-3-1 p-InSb FET の断面模式図

図 3-2-5-3-2 (a) にドレイン電流( $I_d$ )のバックゲート電圧( $V_{bg}$ )依存性を示す。ドレイン電圧  $V_d = 0.1\ \text{V}$ 、 $V_{bg} = -30 \sim 30\ \text{V}$  とした。青線が暗状態での結果、赤線が QCL から連続光を照射した場合の結果である。 $V_{bg} = -25\ \text{V}$  付近の拡大図を図 3-2-5-3-2 (b) に示す。光の照射によってグラフが右方向にシフトしている。これは、光の照射によって生成した電子が TEOS 膜界面に蓄積されるため、グラフェンのホール電流が増加したからであると考えられる。

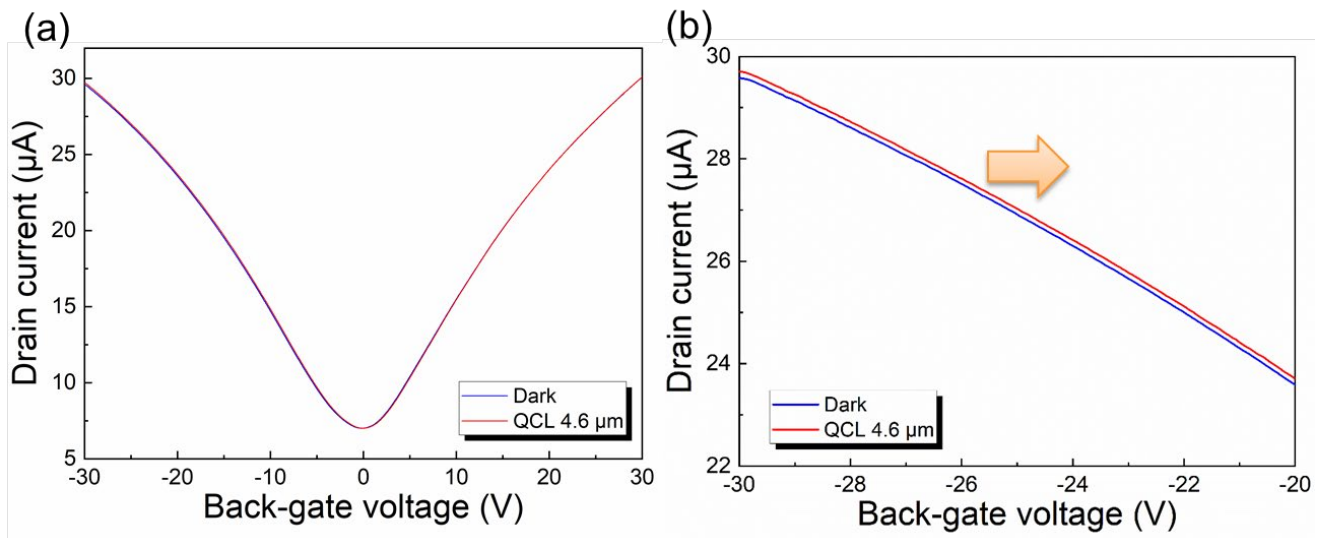


図 3-2-5-3-2 p-InSb グラフェン FET の  $I_d$ - $V_{bg}$  特性 : (a)  $V_{bg} = -30 \sim 30\ \text{V}$ 、(b)  $V_{bg} = -30 \sim -20\ \text{V}$  の拡大図

図 3-2-5-3-3 に QCL から 1 Hz の矩形波の光を照射した際の従来手法でのタイムサンプリング測定結果を示す。 $V_{bg} = -5 \text{ V}$ 、 $V_d = 0.1 \text{ V}$ とし、青線が  $I_d$ 、赤線がバックゲート電流( $I_{bg}$ )である。光のオン/オフに伴って  $I_d$ 、 $I_{bg}$  ともに増減する様子が観測されている。 $I_d$  の増減は図 3-2-5-3-2 で示した光ゲート効果によるものである。 $I_{bg}$  の挙動を図 3-2-5-3-4 を用いて説明する。図 3-2-5-3-4 は検出器の構造を簡略化した MIS(Metal-Insulator-Semiconductor)構造の断面模式図である。ここで、図 3-2-5-3-3 と電流の正負を対応させるために図 3-2-5-3-4 の電流計を左から右に電流が流れる時、正方向の電流とする。図 3-2-5-3-4 (a)は定常のオフ状態である。絶縁体を介したリーク電流によって電極から基板に微小な負方向の電流が流れる。図 3-2-5-3-4 (b)にターンオン時の過渡応答中の挙動を示す。光照射によって生成した電子が絶縁体界面に蓄積層を形成する。ここで、印加している  $V_{bg}$  は一定であるため反転層内のアクセプタイオンの量と蓄積層の電荷量の和は一定となる。このため、反転層幅が減少することで外周部のアクセプタをイオン化できなくなり、この領域のホールがアクセプタイオンに取り込まれる。この時、デバイス内で基板から電極方向にホールが動くため、正方向に過渡電流  $I_{bg}$  が流れる。図 3-2-5-3-4 (c)はターンオフの過渡応答を示す。光の照射がなくなり蓄積層の電子が寿命で消滅すると再び反転層幅が広がって外周部のアクセプタをイオン化する。この時、ホールは外部電界によって基板下部から排出されるため、 $I_{bg}$  の負方向の電流量が増加する。以上のサイクルによって FET 型のグラフェン光検出器は光応答を示していると考えられる。

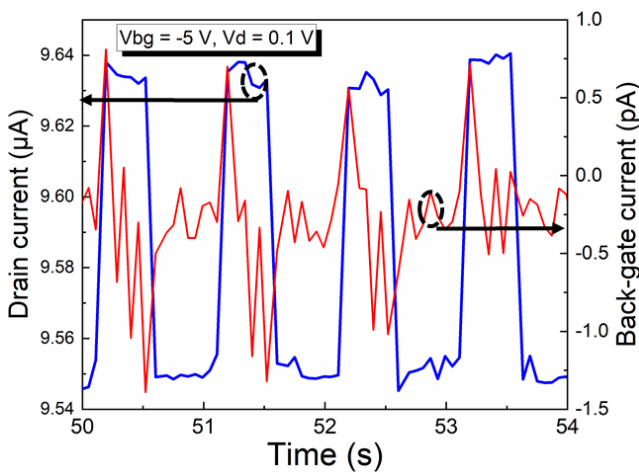


図 3-2-5-3-3 光ゲート FET 型素子の従来手法でのタイムサンプリング測定結果

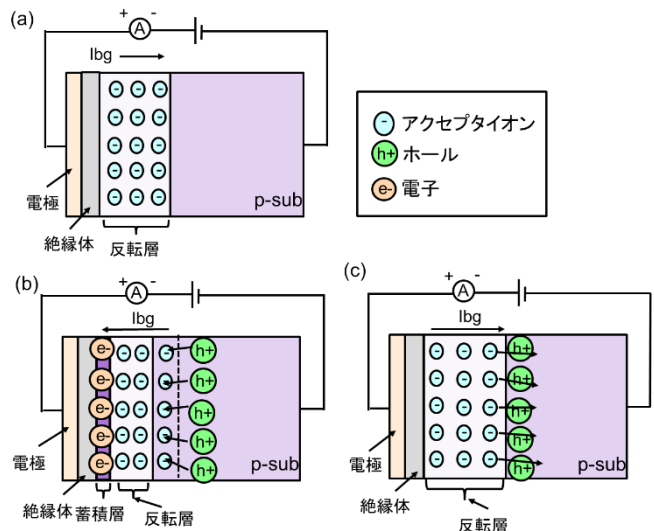


図 3-2-5-3-4 MIS 構造断面模式図：(a)オフ状態、(b)ターンオン時、(c)ターンオフ時

p-InSb 光ゲート FET 型素子を用いて、高速サンプリング測定を行った結果を図 3-2-5-3-5(a)に示す。 $V_g = -5 \text{ V}$ 、 $V_d = 60 \text{ mV}$ とした。 $t_{int} = 1 \mu\text{s}$ 、 $t_{av} = 0.99 \mu\text{s}$ とダイオード型の場合よりも 1 桁長い時間で測定している。これは、ダイオード型よりも FET 型の方が信号/ノイズ比が低いため、短いアベレーシング時間ではノイズの影響が大きく光電流を観測できなかったためである。図 3-2-5-3-5 (b)はターンオンの拡大図、図 3-2-5-3-5 (c)はターンオフの拡大図である。過渡応答期間中の測定点数が少なく厳密な値の評価はできないが、 $t_{on}$  は  $4 \mu\text{s}$ 、 $t_{off}$  も  $3 \mu\text{s}$  程度であることは確認でき、FET 型のグラフェン中波長赤外線検出器においても応答速度が目標値に対して 3 桁小さな値であることが確認できた。



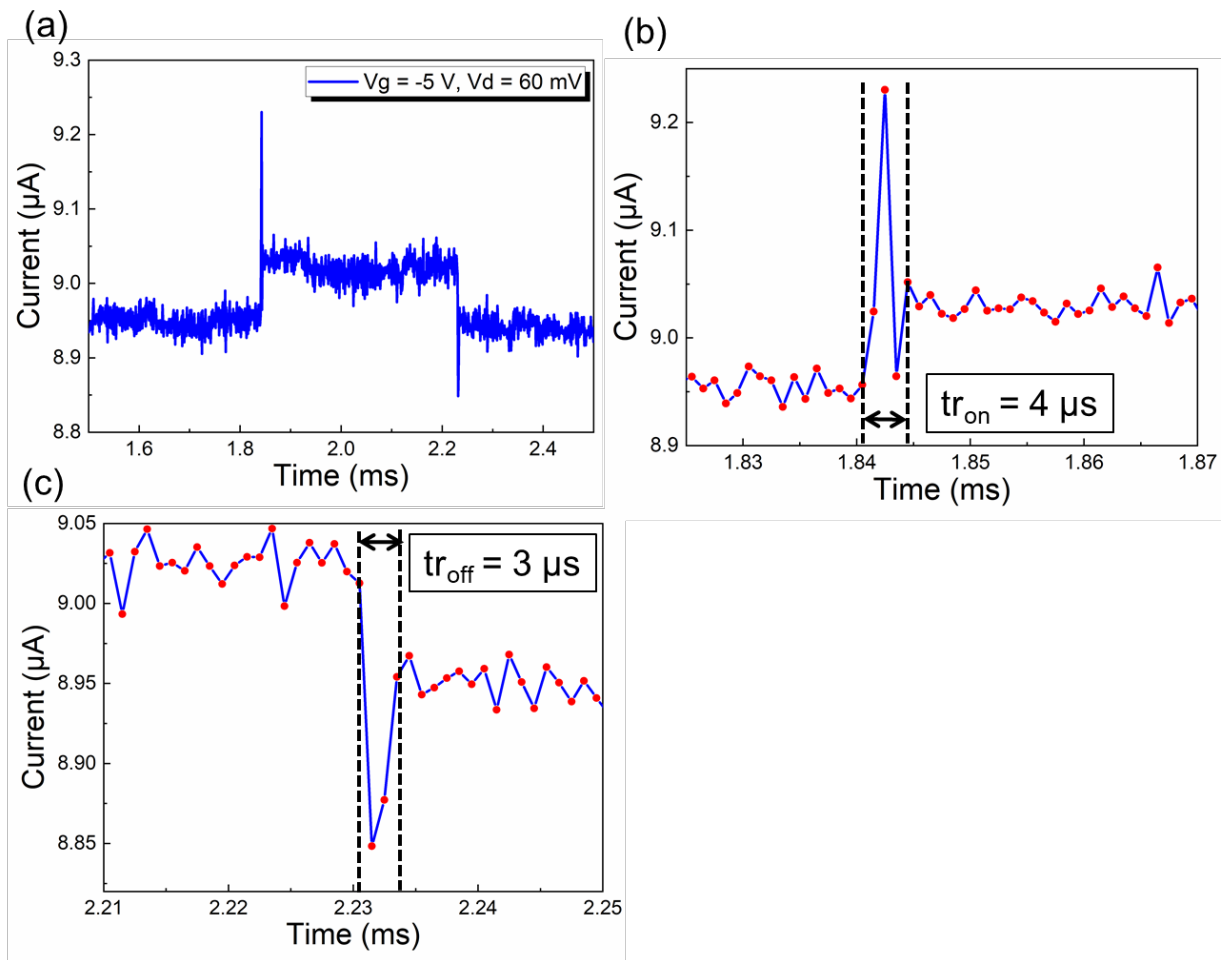


図 3-2-5-3-5 p-InSb FET の  $I_{\text{nt}} = 1 \mu\text{s}$  での高速サンプリング測定結果  
 : (a)波形全体、(b)ターンオン拡大図、(c)ターンオフ拡大図

Int を 1 ~ 500  $\mu\text{s}$  へと増加させた場合のオフ電流と光電流を図 3-2-5-3-6(a)、(b)にそれぞれ示す。各点での  $A_v$  は Int の 99 % の時間として設定した。オフ電流、光電流とも Int の長さに対する依存性は見られなかった。この結果から Int が 1  $\mu\text{s}$  以上では問題なく測定可能であると言える。

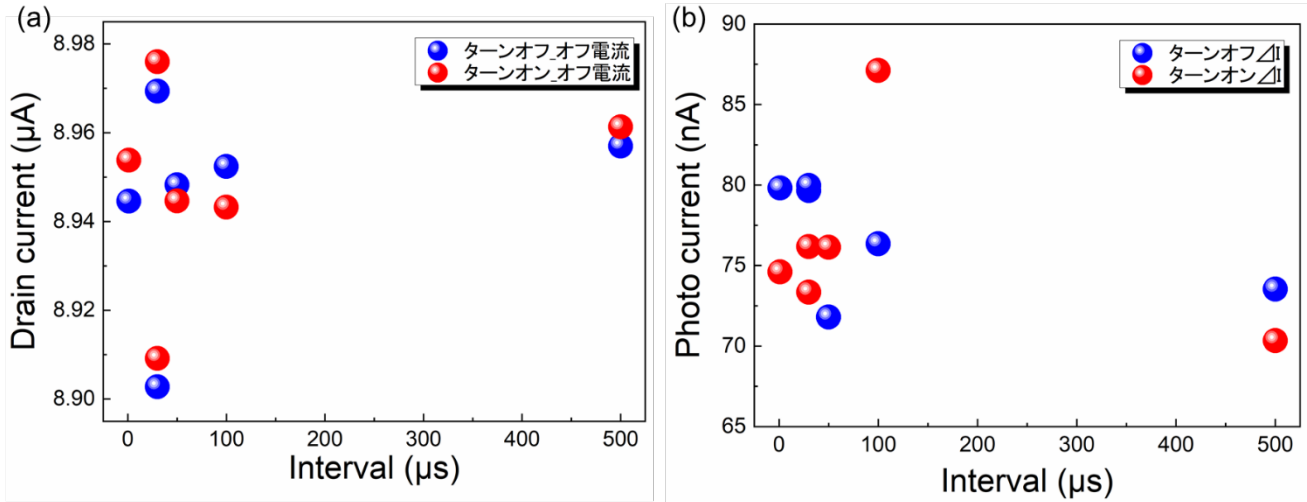


図 3-2-5-3-6 Int 依存性 : (a)オフ電流、(b)光電流

図 3-2-5-3-7(a)にオフ電流の  $V_d$  依存性、図 3-2-5-3-7 (b)に光電流の  $V_d$  依存性を示す。Int = 10  $\mu\text{s}$ 、 $A_v = 9.9 \mu\text{s}$ 、 $V_g = -5 \text{ V}$  とした。オフ電流、光電流ともに  $V_d$  に比例して増加することが確認できた。

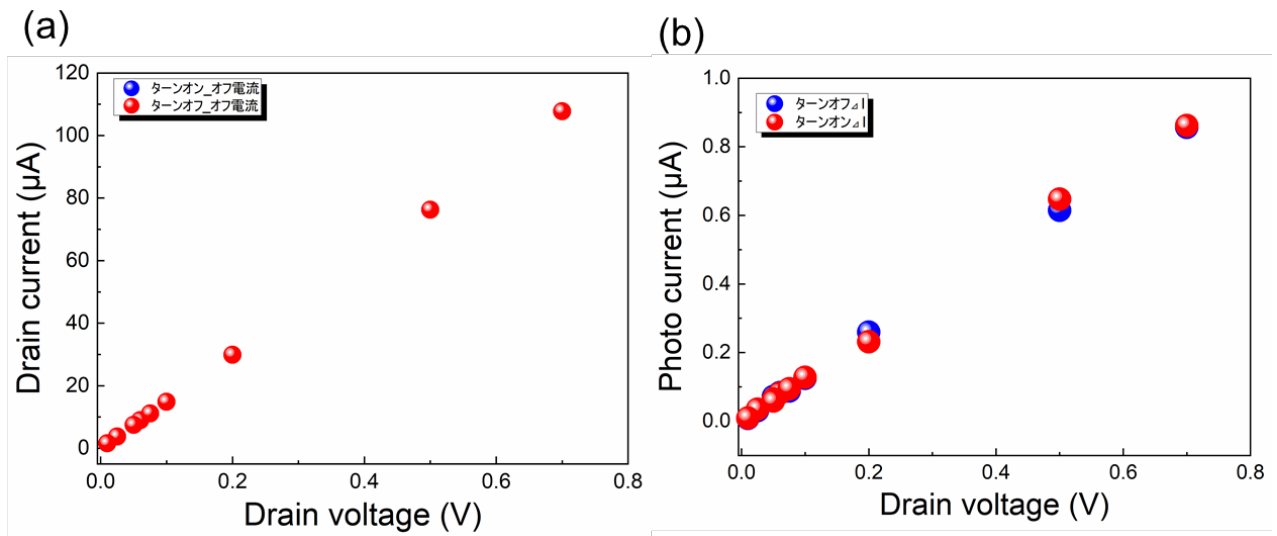


図 3-2-5-3-7  $V_d$  依存性 : (a)オフ電流、(b)光電流

図 3-2-5-3-8(a)にオフ電流の  $V_{bg}$  依存性、図 3-2-5-3-8(b)に光電流の  $V_{bg}$  依存性を示す。オフ電流はゲート電圧に対して線形に減少している。一方、光電流は  $V_{bg} = -5$  V で極大値を示した。これは光電流がグラフェン FET の電界効果移動度に比例するためであると考えられる。

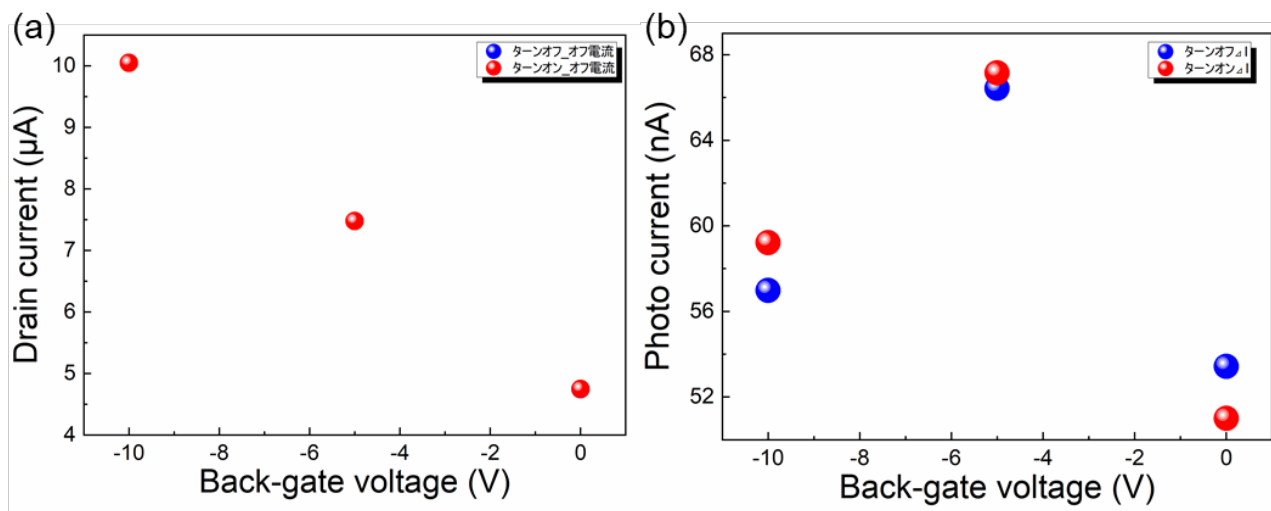


図 3-2-5-3-8  $V_{bg}$  依存性 : (a)オフ電流、(b)光電流

続いて、素子の温度を 77 K から 145 K まで順に増加させながら光応答の測定を実施した結果を示す。図 3-2-5-3-9(a)に光電流の温度依存性、図 3-2-5-3-9(b)に  $\Delta I/I$  の温度依存性を示す。いずれも温度に対して線形に減少するという結果が得られた。

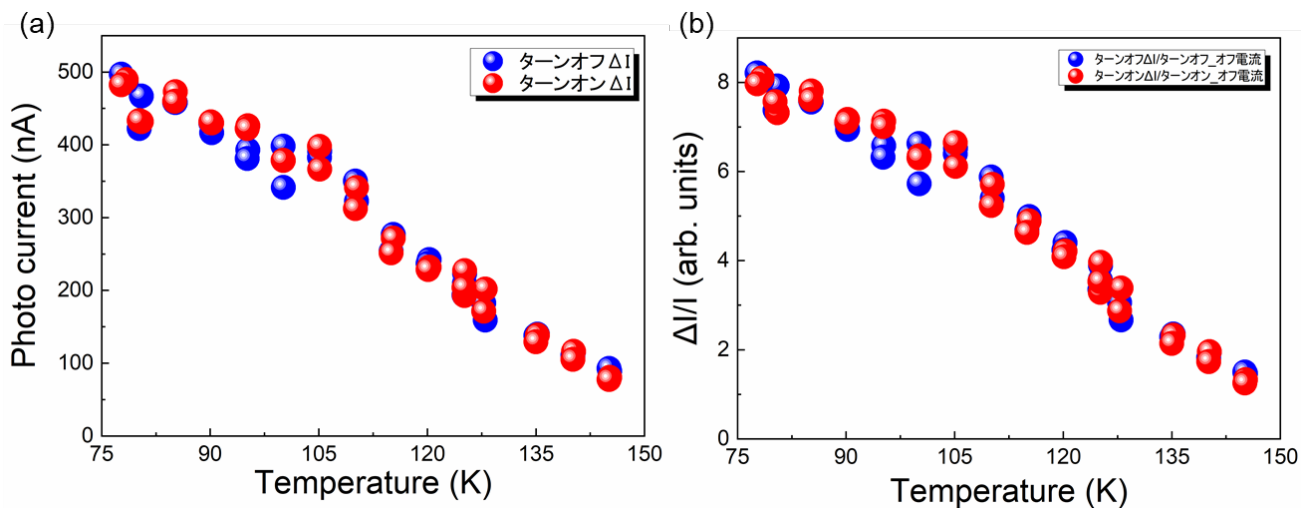


図 3-2-5-3-9 温度依存性 : (a)光電流、(b)  $\Delta I/I$  オフ電流

最後に、サイン波の入力に対する応答の評価を行った。図 3-2-5-3-10(a)は 1 kHz、図 3-2-5-3-10(b)は 20 kHz での結果である。 $V_{bg} = -5 \text{ V}$ 、 $V_d = 0.4 \text{ V}$ 、 $I_{nt} = 10 \text{ } \mu\text{s}$ 、 $A_v = 9.9 \text{ } \mu\text{s}$  と設定している。どちらの結果もサイン波に対して素子が応答することを示している。1 kHz と比較して 20 kHz の方が振幅が小さくなっていることも確認できる。

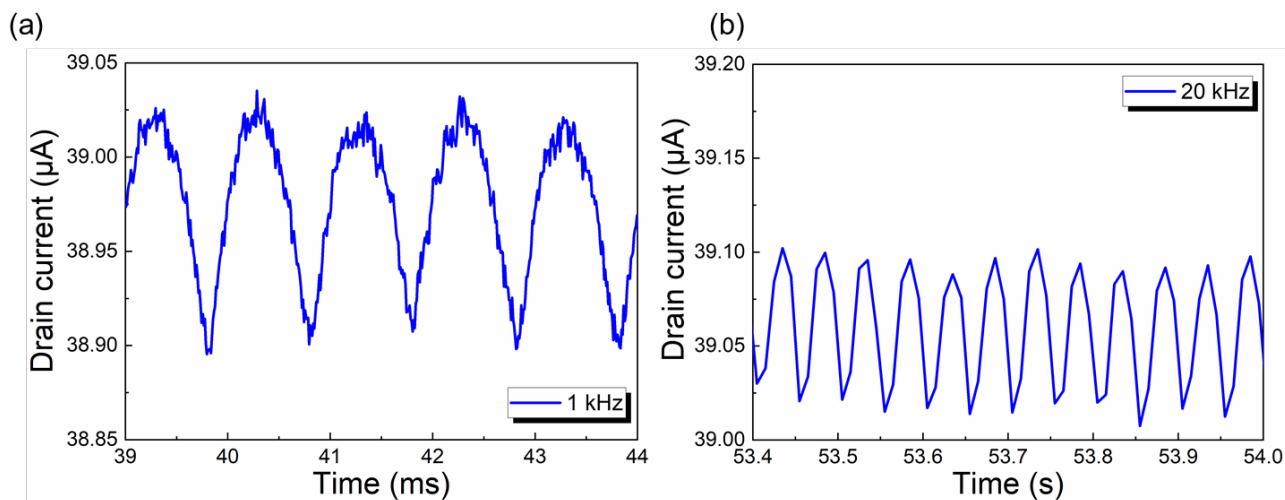


図 3-2-5-3-10 サイン波入力に対する高速サンプリング測定 : (a)1 kHz、(b)20 kHz

図 3-2-5-3-11 にサイン波の周波数に対する光電流を示す。青丸が実験値、赤線が線形フィッティングの結果である。この結果から p-InSb グラフェン FET は 53 kHz 程度までの入射光に対して応答可能であることが期待される。これは図 3-2-5-2-16 で示したダイオード型の結果と同等であり、デバイス構造による応答速度への影響は観測されなかった。

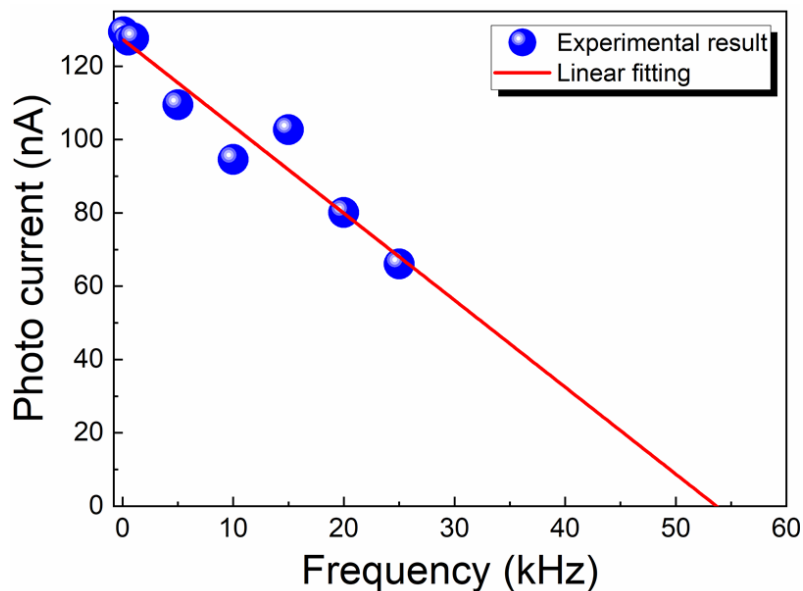


図 3-2-5-3-11 光電流のサイン波周波数依存性

以上、InSb 基板光増感層による光ゲート効果を用いたグラフェン中波長赤外検出器の応答速度を評価した結果についてまとめる。

1. 中波長赤外線検出器の応答速度と入射光に対する過渡応答特性を評価するために高速な電気特性評価を可能とする評価系を構築した。これを用いることでサブ  $\mu\text{s}$  オーダでの電気特性評価が可能となった。
2. 光ゲート効果を用いたグラフェン中波長赤外線検出器の応答速度は約  $3 \mu\text{s}$  以下である。本応答速度は、最終目標値である  $5 \text{ms}$  以下を達成している。
3. 今回構築した応答速度系の測定限界となる入射光周波数は約  $55 \text{kHz}$  であり、光ゲート効果を用いたグラフェン中波長赤外線検出器の応答速度はこの測定限界を超えていると考えられる。
4. 光ゲートダイオード型、光ゲート FET 型の構造によって応答速度の差は見られなかった。
5. 応答速度の温度依存性は見られなかった。

光ゲートダイオード型と光ゲート FET 型で応答速度に大きな差が見られないことから、ダイオード型における基板の厚さ方向へのキャリア排出にかかる時間は応答速度に大きく影響せず、光ゲート効果の発生と消滅にかかる時間が応答速度に影響していると考えられる。このため基板と絶縁膜界面のキャリア寿命や反転層領域内の不純物濃度で応答速度を設計可能となると考えられる。

本研究の結果から、InSb を光増感層に用いた光ゲートダイオード、光ゲート FET 型のグラフェン中波長赤外検出器は高速応答が可能であり、画像センサを構成する際の読み出し速度の要件を満たすと考えられる。

#### 3.2.5.4 まとめ

本報告では、イメージセンサの実用画素サイズである画素開口部  $10 \mu\text{m}$  角の素子を作製し、中波長赤外応答を評価することで性能を評価した。その結果、以下の結論を得た。

- (1) 光ゲート効果がトランスコンダクタンスに依存するトランジスタ型と異なり、ダイオード型では低暗電流領域において光ゲート効果による高感度化が可能
- (2) キャリア密度が低いノンドープ型の InSb を用いることで暗電流が低減可能
- (3) キャリア密度が低いほど空乏層幅が大きくなり、光ゲート効果が増強されることで高感度化が可能
- (4) 動作波長域  $2 \mu\text{m}$  以上、応答速度  $5 \text{msec}$  以下を達成。

以上より、低キャリア密度のノンドープ型 InSb を用いることで、実用画素サイズにおいて低暗電流かつ量子効率換算で  $100\%$  超の高感度化を実現した。3.2.6 項ではさらなる低ノイズ化・高感度化を行い、アレイ化および読出回路とのハイブリッド接合の検討により、高感度赤外イメージセンサの実現を目指して検討を行った結果を報告している。

### 3.2.6 グラフェン光ゲートダイオードの画像センサ化に向けた検討

#### 3.2.6.1 はじめに

グラフェン(図 3-2-6-1-1)は、原子 1 層の 2 次元炭素膜で構成される材料であり、高いキャリア移動度や広帯域応答などの優れた光電気特性を備える。化学気相成長法(CVD)で生成されたグラフェンは、化合物半導体よりもはるかに安価である。また、紫外線領域からテラヘルツ領域までの広帯域応答<sup>69</sup>や高速応答<sup>70-72</sup>の実現が期待されている。しかし、グラフェンの光吸収率はわずか 2.3%であるためグラフェン光検出器の実用化には高感度化手法が必要とされている。グラフェン光検出器の高感度化手法として、異種電極、p-n 接合、ボロメータ、サーモパイル、プラズモン共鳴、2 層グラフェンを用いたトンネル構造、ファンデルワールスヘテロ接合、光ゲート効果など様々な技術が提案されている。特に、光ゲート効果は、量子効率向上に基づく従来の方法では達成できない非常に高い感度を得ることができるため、有望な高感度化手法である。

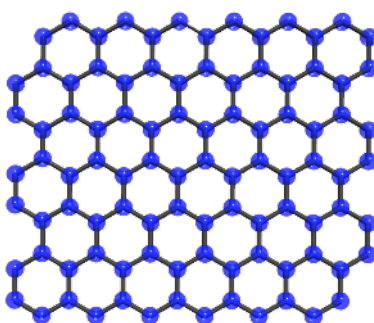


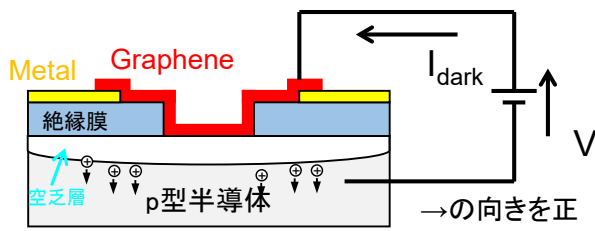
図 3-2-6-1-1 グラフェン

上述の課題を克服するためにグラフェン/半導体ヘテロ接合光検出器を用いる。このヘテロ接合は、一般にショットキー接合と呼ばれ、可視および近赤外光検出においてシリコン基板を用いて広く研究されている<sup>73-78</sup>。グラフェン/半導体ヘテロ接合光検出器は 2 端子のフォトダイオードであるため、CMOS 回路などの集積回路に容易に適用することができる。中波長赤外域でこのグラフェン/半導体ヘテロ接合光検出器を動作させるために、半導体材料として中波長赤外域に対応した狭いバンドギャップを有するアンチモン化インジウム (InSb) が用いられている<sup>61, 78</sup>。特に、グラフェン/InSb ヘテロ接合光検出器は、高い中波長赤外応答と低い暗電流を持つことをこれまでに報告している<sup>61</sup>。

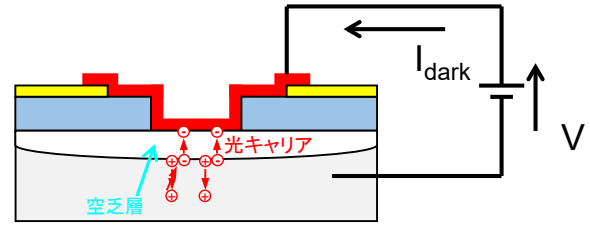
図 3-2-6-1-2 にダイオード型グラフェン光検出器の高感度化原理図を示す。トランジスタ型と異なり、ダイオード型では絶縁膜の一部に開口部が設けられており、開口部においてグラフェンと半導体基板が接触する構造となっている。これにより、グラフェンと半導体の接合界面にはショットキー障壁が形成され、暗電流を低減することができる。また、トランジスタ型ではソース・ドレイン・ゲートの 3 端子動作であったが、ダイオード型では 2 端子動作となるため、回路構成が簡素化できる。高感度化原理は以下のとおりである。なお、ここでは p 型半導体を用いた場合について説明する。

- ① グラフェンと p 型半導体に逆バイアスを印加することで、グラフェン/p 型半導体の界面および絶縁膜/p 型半導体の界面に空乏層が形成される。
- ② 光を照射すると半導体内で光キャリアが発生する。
- ③ 光キャリアの発生により空乏層幅が変化し、グラフェンにゲート電圧変化が生じる(光ゲート効果)。これにより、グラフェンのフェルミレベルが変化し、グラフェン/半導体の界面障壁が変化することで、光キャリアがグラフェンに注入される。
- ④ 注入された光キャリアと暗電流はグラフェン内で光ゲート効果により増幅され、より大きな光電流として取り出される。

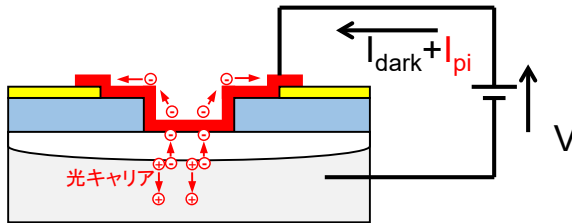
### 1. 電圧が印加され空乏層が生成



### 2. 基板に光が照射され光キャリアが発生



### 3. 光キャリアがグラフェンに注入



### 4. 光ゲート効果によりグラフェンの電荷が増幅

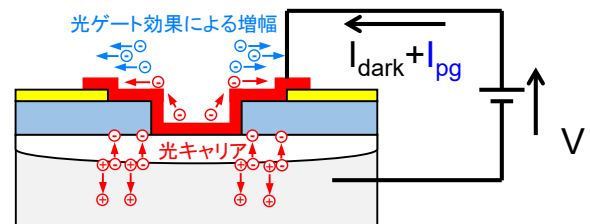


図 3-2-6-1-2 ダイオード型グラフェン光検出器の高感度化原理図

我々はこれまで、イメージセンサの実用画素サイズにおいて高感度および低暗電流化を実現したがグラフェン/InSb 界面が不安定であることからノイズが大きい点が課題であった。そこで、本報告ではグラフェン/InSb を用いたダイオード型グラフェン中波長赤外線センサにおいて、高感度と低雑音を両立する光検出器の開発を行った。

#### 3.2.6.2 ノイズ電流の改善

本報告ではノイズ電流の改善のため、①キャリア濃度の小さいアンドープ InSb 基板の使用、②高品質な CVD グラフェンの使用、③清浄なグラフェン/InSb 界面の形成、の 3 点を主に改善した。

##### ① 基板のキャリア濃度

赤外線センサのノイズ改善には暗電流の低減が必要である。グラフェン/InSb ヘテロ接合光検出器において、暗電流とグラフェン/InSb 界面での空乏層幅は密接に関連している。グラフェン/InSb 界面のショットキー障壁によって生成される空乏層  $W$  の幅は、式(3.2.6.2.1)を用いて計算することができる<sup>79</sup>。

$$W = \sqrt{\frac{2\varepsilon V_{bi}}{qN}}, \quad (3.2.6.2.1)$$

ここで、 $\varepsilon$ は InSb の誘電率、 $N$ はキャリア密度、 $V_{bi}$ は内蔵電位である。式(5.1)より、低キャリア密度のアンドープ InSb を用いることで、グラフェン/InSb 界面の空乏層幅を増加させることができ、暗電流を低減できる。さらに、空乏層の幅を大きくすることで、光ゲート効果を高めることができ、光ゲート効果によるグラフェンのキャリア密度変調も増加させることができる。光ゲート効果は空乏層のキャパシタンスの変化に起因するため 1、空乏層の幅が増大することで、光ゲート効果に寄与する光キャリアの数も増大する。その結果、光照射による空乏層の容量変化がより大きくなることで、光ゲート効果が増大する。本報告では、アンドープ InSb を用いてグラフェン/InSb ヘテロ接合光検出器で発生する暗電流の低減を試みた。

##### ② 高品質なグラフェン

従来は銅箔上に成長した単層グラフェンを使用していたが、本報告ではサファイア基板上に成膜した単結晶銅上に CVD で合成したグラフェンを使用した。この方法で作製したグラフェンは銅箔上に成長させた CVD グラフェンより結晶性が高い<sup>54</sup>。このグラフェンの結晶性の向上は、結晶粒界での発熱<sup>80</sup>を抑制することによって光検出器内のノイズ電流を低減するだけでなく、電子移動度を増加させ、光検出器の感度を向上させることができる<sup>56, 81</sup>。

##### ③ 清浄なグラフェン/InSb 界面の形成



従来はグラフェン/InSb 界面形成のために TEOS-SiO<sub>2</sub> をウェットエッチングによって除去する方法を用いていた。しかし、ウェットエッチングでは数  $\mu\text{m}$  オーダの小型画素において、TEOS-SiO<sub>2</sub> を完全に除去してグラフェン/InSb ヘテロ接合を形成することは困難であることが分かった。グラフェン/InSb ヘテロ接合界面における残留 TEOS-SiO<sub>2</sub> は電流の流れを妨げ、それにより電流雑音と不安定性を増加させる。よって、本報告では CF<sub>4</sub> プラズマエッチングを用いて TEOS-SiO<sub>2</sub> 層を除去し、TEOS-SiO<sub>2</sub> 残渣のない清浄なグラフェン/InSb ヘテロ接合界面を得た。

これら①～③のプロセスおよび構造の最適化により、低ノイズなグラフェン/InSb ヘテロ接合光検出器を実現した。

### 3.2.6.3 作製方法の改善

図 3-2-6-3-1 にダイオード型グラフェン赤外センサの作製方法を示す。

- ① キャリア濃度  $0.5\text{--}3.0 \times 10^{14} \text{ cm}^{-3}$  @77 K のアンドープ InSb 基板の上に絶縁層として TEOS (TetraEthyl OrthoSilicate) を 100 nm プラズマ CVD により形成する。
- ② TEOS の一部を CF<sub>4</sub> プラズマエッチングによりドライエッチングし、グラフェンと InSb の接合領域を形成する。
- ③ スパッタ法により Cr 20 nm /Au 80 nm 成膜し、リフトオフにより電極パターンを形成する。
- ④ サファイア基板上的単結晶銅上に CVD で合成した高品質な単層グラフェンを転写し、O<sub>2</sub> エッチングにより不要な領域のグラフェンを除去する。

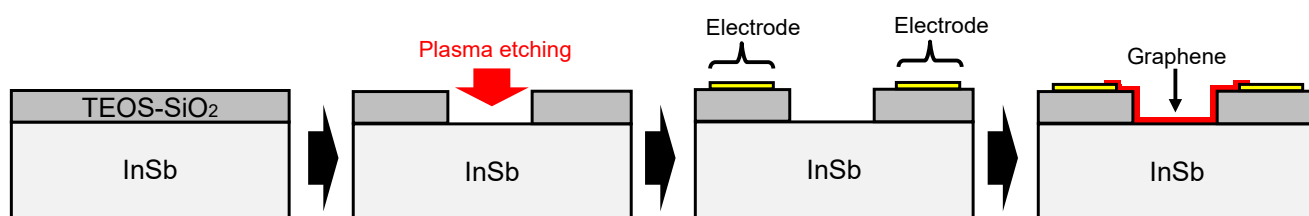


図 3-2-6-3-1 ダイオード型グラフェン赤外センサの作製方法

図 3-2-6-3-2(a)は、作製したグラフェン/InSb ヘテロ接合光検出器の概略図である。図 3-2-6-3-2 (b) は、532 nm レーザー励起を用いて得られた光検出器アレイ内の単一画素のラマンマップを示す。ラマンスペクトルにおける  $1580 \text{ cm}^{-1}$  の G ピークと  $2700 \text{ cm}^{-1}$  の 2D ピークの比から<sup>22</sup>、画素全体が結晶性の高い単層グラフェンであることが確認された。さらに、図 3-2-6-3-2 (c) は、走査型プローブ顕微鏡 (SPM) を用いて得られたグラフェン/InSb ヘテロ接合領域の導電マップを示している。この結果から、グラフェン/InSb ヘテロ接合領域のほぼ全体が導電性であったことを示している。また、グラフェン/InSb ヘテロ接合領域の右側が非導電性であることを示唆しているように見えるが、これは、プローブ走査において TEOS-SiO<sub>2</sub> の段差によりプローブが浮遊したためである。つまり、実際にはヘテロ接合の両側の伝導率は同じである。

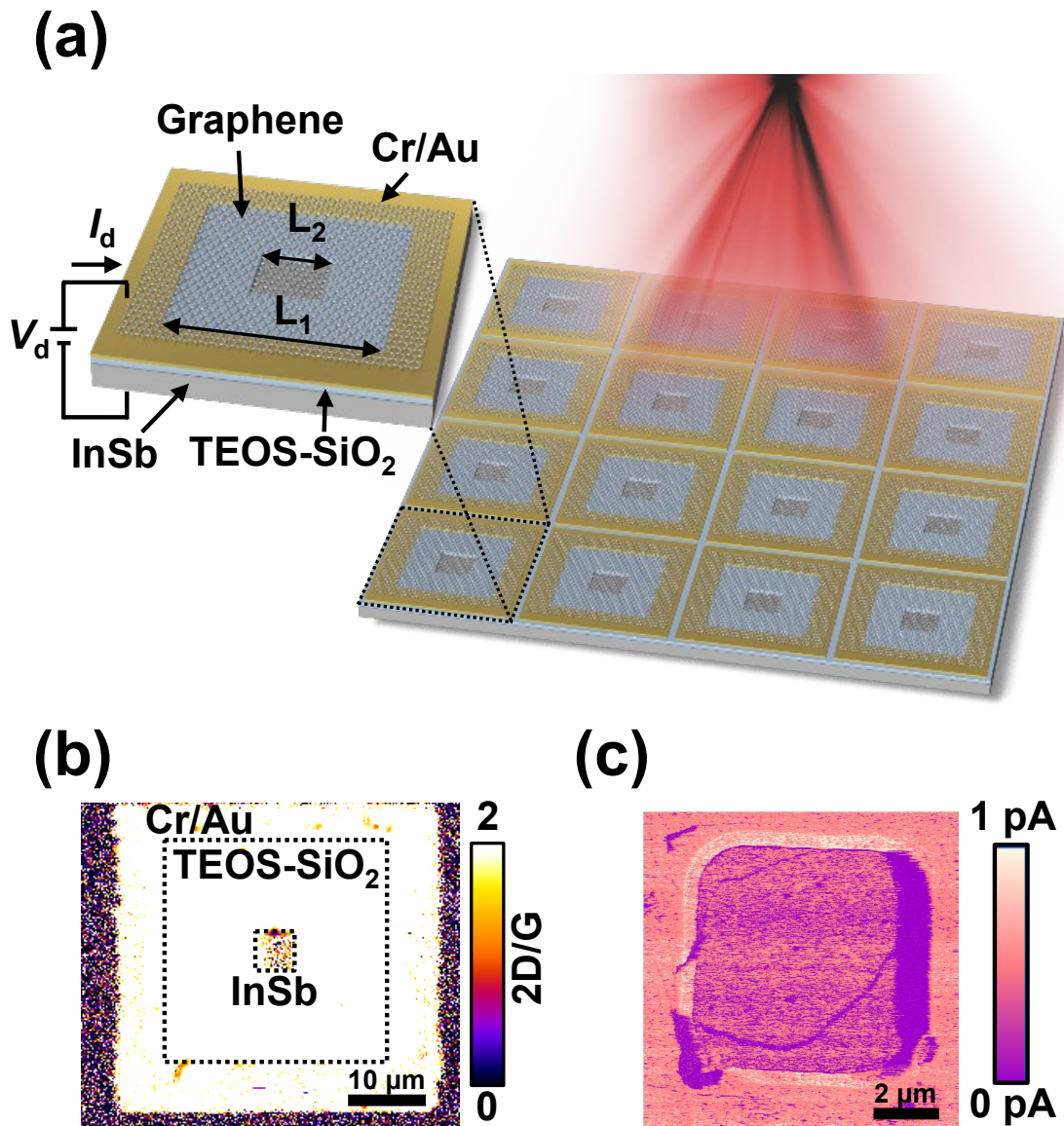


図 3-2-6-3-2 (a) グラフェン/InSb ヘテロ接合光検出器アレイの模式図 (画素開口部  $L_1 = 30 \mu\text{m}$ 、グラフェン/InSb ヘテロ接合領域  $L_2 = 6 \mu\text{m}$ )

(b) 単一ピクセル内のグラフェンのラマンマッピング(2D/G ピーク比)

(c) SPM により得られたグラフェン/InSb ヘテロ接合領域の導電マッピング<sup>62</sup>

© 2020 AIP Publishing

### 3.2.6.4 中波長赤外線領域における性能評価

測定は真空プローバ(GRAIL10-415-4-LV-HT-OP, Nagase Techno-Engineering)内にて、 $10^{-4}$  Pa、77 K の真空冷却状態で行った。素子の電気特性は半導体デバイス・パラメータ・アナライザを用いて評価した。光源として  $3\sim 5 \mu\text{m}$  のみを透過するフィルタを用いた最高温度  $850^\circ\text{C}$  のフィラメント型の熱光源を使用し、素子全体に中波長赤外光を照射した。光源のパワーは  $4.6\sim 13.2 \text{ mW}/\text{cm}^2$  である。時間応答測定においてはメカニカルシャッタを使用し、周波数 0.5 Hz、duty 比 0.4 になるよう赤外光を照射して測定を行った。

図 3-2-6-4-1 に暗状態および中波長赤外光照射時の電気特性を示す。図 3-2-6-4-1 (a)は線形プロット、図 3-2-6-4-1 (b)は電流値の絶対値を片対数プロットしたものである。 $V_d$ が $-0.5 \text{ V}$ のとき、光照射時は $-425 \text{ nA}$ 、暗状態では $-40.8 \text{ nA}$ であった。光照射時の電流は、 $V_d = -0.3 \sim -0.05 \text{ V}$ 付近では一定であり、 $V_d = -0.05 \text{ V}$ を超えると急激に増加し、その後徐々に増加した。図 3-2-5-4-1 (b)より、 $V_d = -0.2 \sim 0.1 \text{ V}$ では暗電流が  $10 \text{ nA}$  以下の低い状態が維持されていた。バイアス電圧の変

化による暗電流の変動が大きいと、各画素の応答が変化し、撮像時に画像が不安定になってしまう。今回、 $-0.2 \sim -0.1$  V の範囲の  $V_d$  に対して暗電流のゆらぎは  $3$  nA 以下に維持された。このように広い電圧範囲において暗電流の変化が少ないことは、画像検出において有利である。先に述べたように、広い電圧範囲にわたってこの一貫して低い暗電流を維持できたのは、アンドープ InSb の使用により、広い電圧範囲にわたって空乏層が形成されたことに起因すると考えられる。 $I_d=0$  A における  $V_d$  値は、非照射時、光照射時についてそれぞれ  $0.060$  V および  $0.045$  V であった。この結果は、グラフェン/InSb 接合の内蔵電位が、中赤外光が照射されると  $0.015$  V 減少することを示している。この内蔵電位の減少は、グラフェンのフェルミレベルが変調された結果であり、グラフェン/InSb およびグラフェン/TEOS-SiO<sub>2</sub> 界面の空乏層において発生する光ゲート効果に起因すると考えられる<sup>1</sup>。よって、中赤外照射下でのみ光ゲート効果により内蔵電位が低下し、大きな光電流が発生すると考えられる。

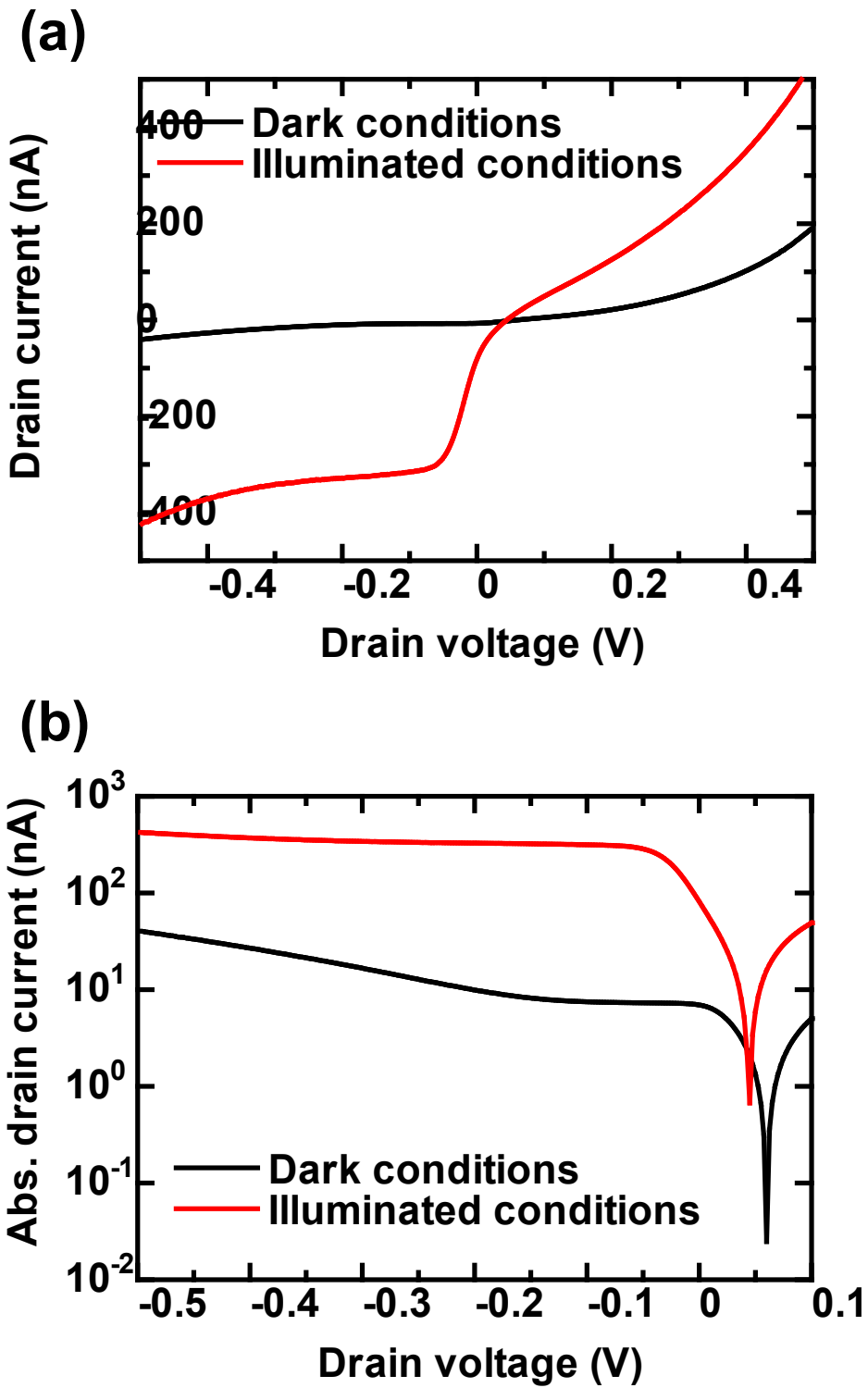


図 3-2-6-4-1 中波長赤外照射による電気特性変化 (a) 線形プロット (b) 片対数プロット<sup>62</sup>  
© 2020 AIP Publishing

図 3-2-6-4-2 (a) および図 3-2-6-4-2 (b) は、 $V_d = -0.05$  V、照射強度  $4.6$  mW/cm<sup>2</sup>における  $I_d$  の時間応答である。図 3-2-6-4-2 (a) は線形プロット、図 3-2-6-4-2 (b) は  $I_d$  の絶対値の片対数プロットである。このときの暗状態および光照明時の  $I_d$  値は、それぞれ  $-7.5$  nA および  $-92.5$  nA であった。また、暗状態におけるノイズは  $0.78$  pA と非常に低いノイズ電流を示した。また、応答速度は測定間隔の  $60$  ms より明らかに速い応答を示し、暗状態および光照明下で遅延なく応答していることが分かった。

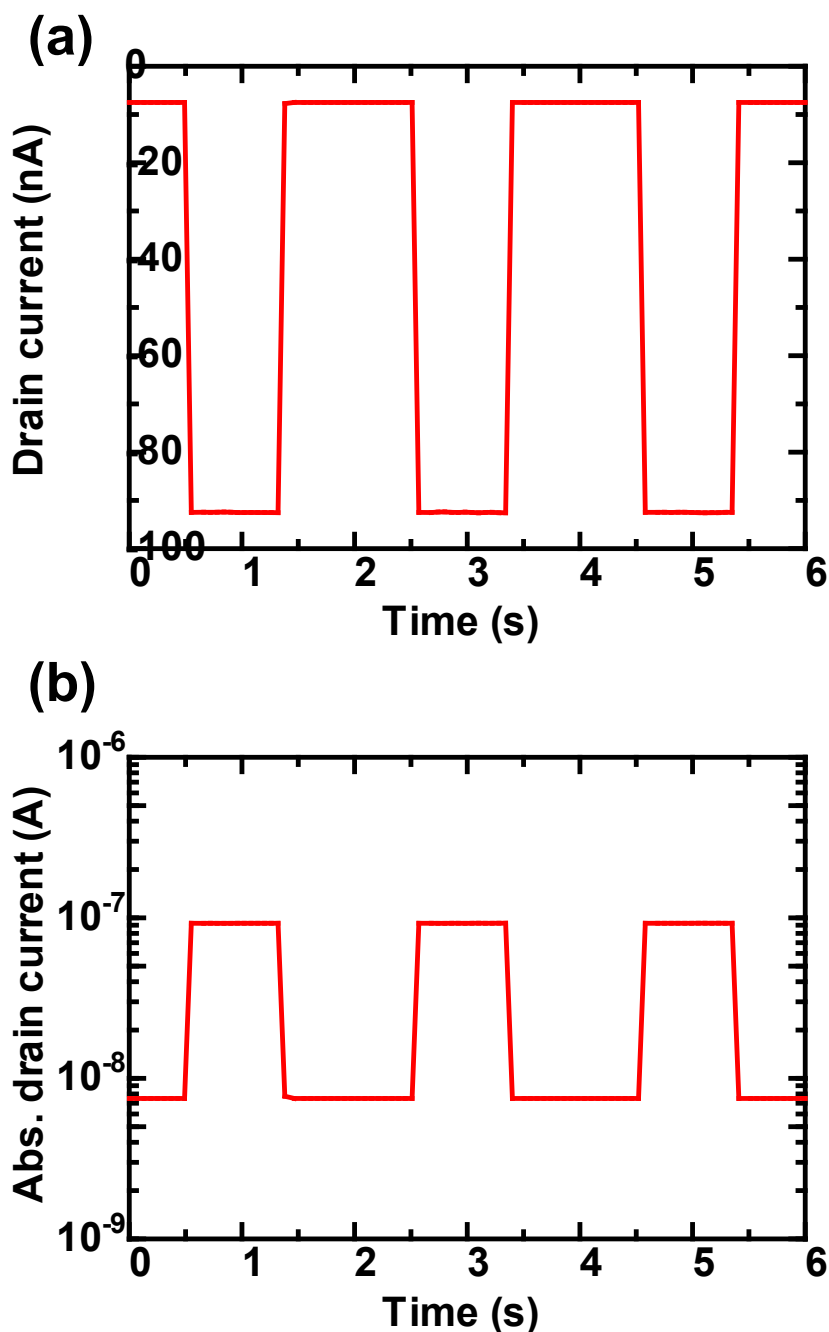


図 3-2-6-4-2  $V_d = -0.05$  V における時間応答特性 (a) 線形プロット (b) 片対数プロット<sup>62</sup>  
© 2020 AIP Publishing

次に、様々な  $V_d$  値に対する時間応答特性を評価し、光検出器の検出性能を解析した。図 1.2.5 (a) は、中赤外線照射 ( $4.6 \text{ mW/cm}^2$ ) 下での感度 ( $R$ ) および雑音等価温度差 (NETD : Noise equivalent temperature difference) の  $V_d$  依存性を示す。式 (3.2.6.4.1) を用いて  $R$  を計算した。<sup>59</sup>

$$R = \frac{I_{\text{photo}}}{PA}, \quad (3.2.6.4.1)$$

ここで、 $P$  は入射光強度、 $A$  は照射表面積である。今回の実験では、 $V_d$  が  $-0.5 \text{ V}$  のときに、 $2.73 \text{ A/W}$  という非常に高い  $R$  値が得られ、さらに、 $R$  の値は  $-0.3 \text{ V}$  から  $-0.05 \text{ V}$  の間でほぼ一定であり、 $2.17 \text{ A/W}$  から  $2.04 \text{ A/W}$  に変化するだけであった。この一定の応答性は、駆動回路内の電圧変動の影響を受けず、実際の画像センサ用途に有利である。一方で、 $V_d$  が  $-0.3 \text{ V}$  未満に低下すると、感度は徐々に増加した。これは、印加された逆バイアスの増加に起因して、グラフェン/InSb および InSb/TEOS-SiO<sub>2</sub> 界面で生じる空乏層幅の増加に起因する<sup>5</sup>。つまり、本光検出器が光ゲート効果を示していることを示唆する。具体的には、逆バイアスの増加により InSb の空乏層幅が増加し、InSb で生成された光キャリアにより生じる光ゲート効果が、グラフェンに疑似的にゲート電圧を印加することでグラフェンのキャリア密度を変調させた。また、低キャリア密度のアンドープ InSb の空乏層幅は、高キャリア密度の InSb より広くなるため、光ゲート効果はさらに増強され、低暗電流が実現した。さらに、 $-0.5 \text{ V}$  以下の  $V_d$  を印加することにより、 $R$  をさらに増加させることができるが、漏れ電流の増加により暗電流が増加する可能性がある。

NETD は赤外線センサの温度分解能を示す重要な指標である。NETD は式 (3.2.6.4.2) を用いて計算することができる<sup>59</sup>。

$$\text{NETD} = \frac{\Delta T}{S/N}, \quad (3.2.6.4.2)$$

ここで、 $\Delta T$  は  $298 \text{ K}$  の暗状態における温度と光源の放射温度  $T$  との差で定義され、 $S$  および  $N$  はそれぞれ光電流および暗電流の標準偏差である。 $T$  は、上記の関係に基づき、ステファン-ボルツマンの法則  $T^4$  を用いて、最高温度  $850^\circ\text{C}$  (フィラメント光源の規格温度) を考慮し、測定した光強度から算出した。その結果、 $4.6 \text{ mW/cm}^2$  に対して  $864 \text{ K}$  の  $\Delta T$  値が得られた。図 3-2-5-4-3 (a) より、 $5.17 \text{ mK}$  の最も低い NETD 値は、 $V_d$  が  $-0.05 \text{ V}$  のときに得られた。このときの光源の開口直径は  $2.54 \text{ cm}$  であり、光源とデバイスとの間の距離は  $10.2 \text{ cm}$  であった。なお、本測定ではレンズは使用しておらず、光源から放射される赤外線は集光されずに素子全体に照射されている。このとき、レンズで照射光をデバイスに集光すると、入射パワーはレンズ無しの場合よりも大きくなるため、NETD はさらに小さくすることができる。

図 3-2-6-4-3 (b) は、 $N$  を  $1 \text{ Hz}$  の帯域幅 ( $I_N$ ) に規格化したノイズ電流密度を示す。 $I_N$  は式 (3.2.6.4.3) を用いて計算した。

$$I_N = \frac{N}{(\Delta f)^{1/2}}, \quad (3.2.6.4.3)$$

ここで、 $\Delta f$  はノイズ帯域幅であり、 $\Delta f = 1/2\tau$  (積分時間  $\tau = 60 \text{ ms}$ ) で求められる。図 3-2-6-4-3 (a) および図 3-2-5-4-3 (b) から、 $I_N$  のプロット形状は NETD のプロット形状とほぼ同じであり、NETD はノイズ電流と密接に関係していることがわかる。

図 3-2-6-4-3 (c) は、光検出器の比検出性能 ( $D^*$ ) および雑音等価電力 (NEP : noise-equivalent power) に対する  $V_d$  依存性を示す。 $D^*$  は、異なるタイプの赤外線センサを比較するために使用される一般的な性能指標である。 $D^*$  は式 (3.2.6.4.4) を用いて計算することができる<sup>59</sup>。

$$D^* = \frac{A^{1/2}}{\text{NEP}}, \quad (3.2.6.4.4)$$

ここで、NEP は、 $1 \text{ Hz}$  の帯域幅にわたって  $1$  の  $S/N$  比を与える信号電力として定義される。NEP は式 (3.2.6.4.5) を用いて計算できる。

$$\text{NEP} = \frac{I_N}{R}, \quad (3.2.6.4.5)$$

図 3-2-6-4-3 (c) に示すように、 $D^*$  の最大値は  $2.28 \times 10^{10} \text{ cm Hz}^{1/2}/\text{W}$ 、NEP の最小値は  $130 \text{ fW/Hz}^{1/2}$  であった。これらの値は、 $V_d$  を  $-0.05 \text{ V}$  とし、積分時間を測定装置の限界である  $60 \text{ ms}$  に制限した場合の値である。つまり、積分時間を調整することで、実際の性能はさらに改善される可能性

がある。この結果は、これまでに報告されているグラフェン光検出器の性能を遥かに上回っており、より低い NEP が得られている<sup>77, 82, 83</sup>。さらに、3~5  $\mu\text{m}$  の中赤外域におけるデバイスの検出性能において、これまで報告されているグラフェン光検出器の  $D^*$  と NEP はそれぞれ  $\leq 2 \times 10^9 \text{ cm Hz}^{1/2}/\text{W}$ 、 $\geq 2 \text{ pW/Hz}^{1/2}$  であり<sup>84</sup>、本報告における光検出器の検出性能は 1 桁以上高い結果となった。また、従来の InSb を用いた赤外線センサはドーピング濃度の異なる複数の InSb 層を積層し pn 接合を形成することで暗電流を低減、光電流の取出し効率を向上させている。一方、今回試作したグラフェン/InSb ヘテロ接合光検出器の場合、単一の InSb 基板とグラフェンを用いた簡便な構造であるにも関わらず、従来 InSb 赤外線センサと同等以上の性能を実現できた。InSb 基板の代わりに pn 接合を有する InSb を用いることで、さらなる性能の向上も期待できる。このような高い検出性能は、グラフェン/InSb ヘテロ接合光検出器特有の光ゲート効果による高感度化と、低ノイズ電流により達成された。



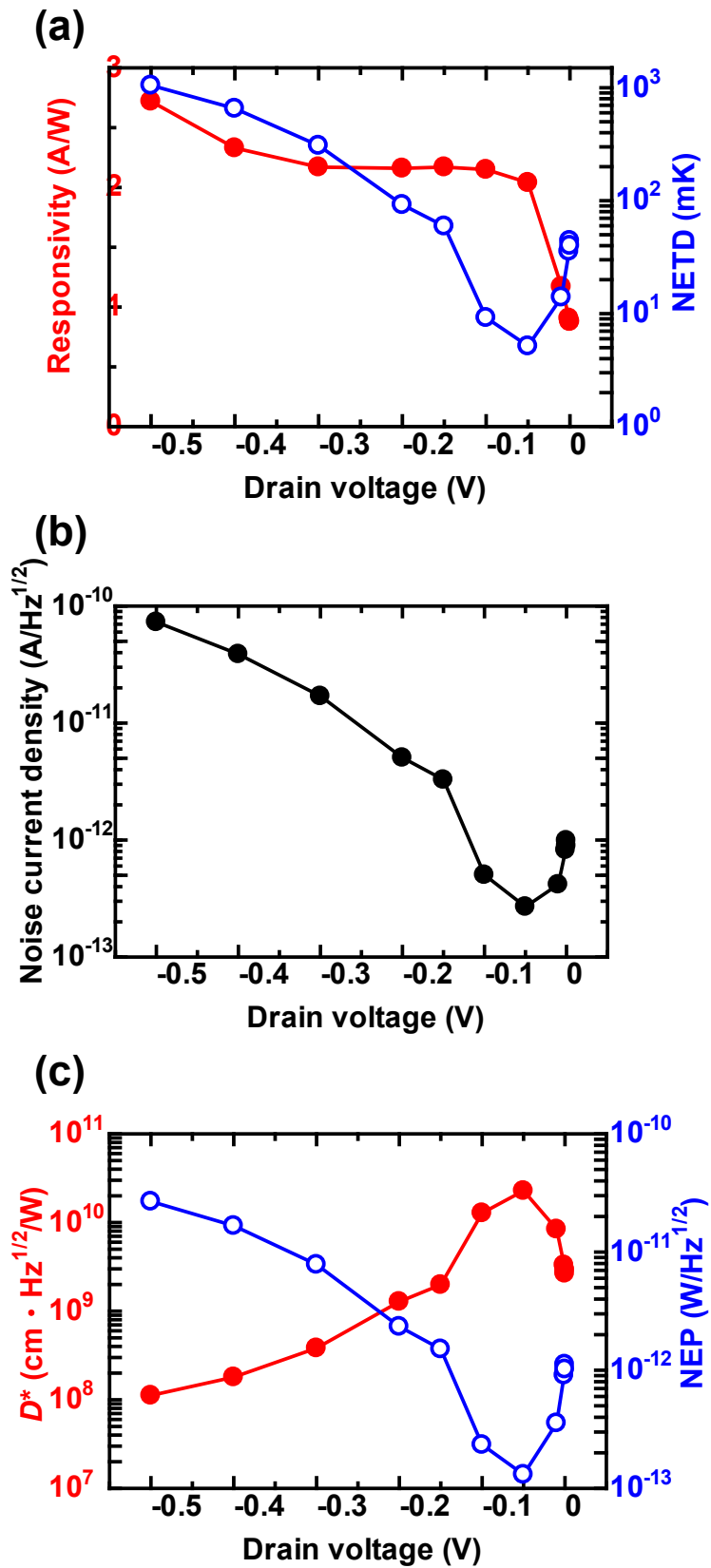


図 3-2-6-4-3 照射強度 4.6 mW/cm<sup>2</sup> における検出性能の  $V_d$  依存性  
 (a) 感度と NETD、(b) 規格化ノイズ電流密度、(c)  $D^*$  と NEP<sup>62</sup>

© 2020 AIP Publishing

### 3.2.6.5 画素構造とグラフェン品質

画素構造に対する最小 NETD の依存性を検討した。画素構造は図 3-2-6-5-1 に示す大きく 2 種類の構造について検討した。□型は画素開口サイズ、注入(グラフェン/InSb 接合領域)サイズをパラメータとし、チャンネル型は画素開口サイズ、チャンネル幅(W)、チャンネル長(L)をパラメータとした。同時に、グラフェンの品質を比較するために、①単結晶銅上に成長したグラフェンをウェット転写(一般的な転写方法)した場合、②銅箔上に成長したグラフェンをウェット転写した場合、③単結晶銅上に成長したグラフェンをドライ転写(水を使用しない転写法)した場合の 3 種類の成膜方法で比較した。図 3-2-6-5-2 は①、図 3-2-6-5-3 は②、図 3-2-6-5-4 は③の各構造における最小 NETD をまとめたものである。

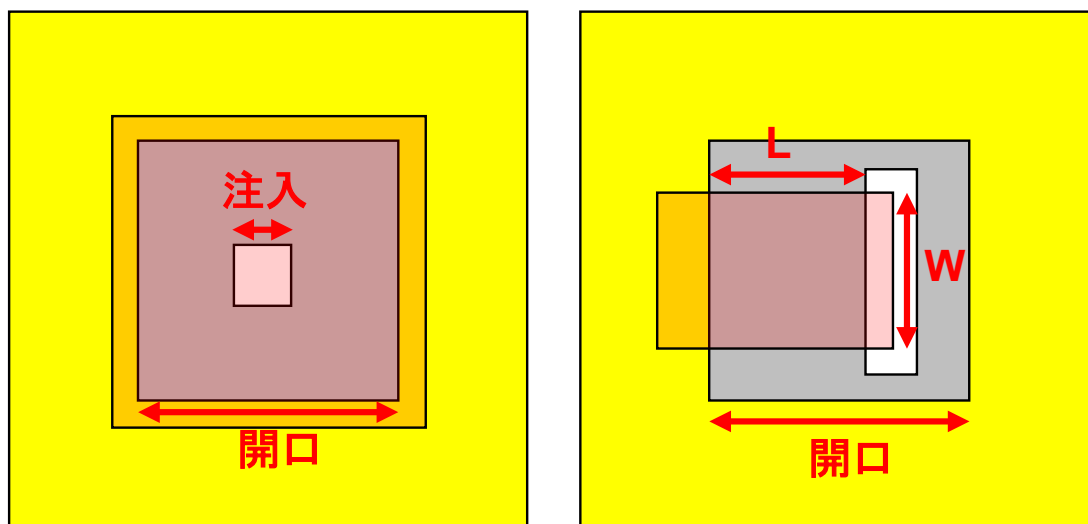


図 3-2-6-5-1 画素構造(左：□型、右：チャンネル型)

| 素子形状 (μm) | 開口30, 注入6 | 開口30, W20×L20 | 開口30, W20×L10 |
|-----------|-----------|---------------|---------------|
| 外観        |           |               |               |
| NETD (mK) | 5.2       | 26.8          | 41.6          |

| 素子形状 (μm) | 開口30, 注入6 | 開口30, W10×L20 | 開口30, W5×L20 |
|-----------|-----------|---------------|--------------|
| 外観        |           |               |              |
| NETD (mK) | 21.6      | 31.7          | 13.7         |

図 3-2-6-5-2 各構造における最小 NETD : 単結晶銅上に成長したグラフェンをウェット転写した場合

| 素子形状 (μm) | 開口15, 注入4 | 開口30, W10×L20 | 開口30, W20×L10 |
|-----------|-----------|---------------|---------------|
| 外観        |           |               |               |
| NETD (mK) | 47.3      | 48.6          | 37.1          |

図 3-2-6-5-3 各構造における最小 NETD : 銅箔上に成長したグラフェンをウェット転写した場合

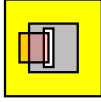
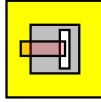
| 素子形状 ( $\mu\text{m}$ ) | 開口30, W20 $\times$ L5   | 開口30, W5 $\times$ L20   |
|------------------------|---|---|
| 外観                     |  |  |
| NETD (mK)              | 7.2   | 16.3  |

図 3-2-6-5-4 各構造における最小 NETD：単結晶銅上に成長したグラフェンをドライ転写した場合

図 3-2-6-5-2 より①単結晶銅上に成長したグラフェンをウェット転写した場合、いずれの構造においても最小 NETD は数 mK～数十 mK であり、平均 NETD は 23.4 mK となった。同一構造においても数 mK～数十 mK のばらつきが見られていることから、最小 NETD の構造依存性は小さいと言える。これは、グラフェン/InSb 界面が不安定な状態であることに起因すると考えられる。InSb の最表面は自然酸化膜が存在するため、グラフェン/InSb 界面には InSb 酸化膜が形成されている。そのため、素子の導通状態が不安定になり、最小 NETD や印加電圧にばらつきが生じている。今後はグラフェン/InSb 界面の安定化方法を検討し、さらなる NETD 向上やばらつきの低減を行う。

図 3-2-6-5-3 より②銅箔上に成長したグラフェンをウェット転写した場合、いずれの構造においても最小 NETD は数十 mK であり、平均 NETD は 47.3 mK となった。平均 NETD は単結晶銅上に成長したグラフェンと比較して約 2 倍になっていることから、結晶性の高い単結晶銅上に成長したグラフェンを用いた方が良好な NETD が得られていることがわかる。これは、グラフェンの高結晶性が感度向上およびノイズ低減に寄与しているためと考えられる。

図 3-2-6-5-4 より③単結晶銅上に成長したグラフェンをドライ転写した場合、数 mK～十数 mK と比較的小さな NETD が得られ、平均 NETD は 11.8 mK であった。ウェット転写と比較して小さな NETD が得られていることから、水中で転写を行わないドライ転写の方が、グラフェンへのプロセスダメージを抑制することで、高品質なグラフェンが得られている可能性が高い。一方、ドライ転写は開発中の手法であるため、ウェット転写に比べて歩留まりが悪く、グラフェンの剥がれが多い傾向がある。グラフェンへのプロセスダメージを減らすことが出来るが、イメージセンサ用途では画素欠陥の原因になることから、現時点ではウェット転写の方が適していると言える。今後、ドライ転写の歩留まりが改善することが出来れば、更なる高性能化が期待できる。

### 3.2.6.6 画素ピッチ 15 $\mu\text{m}$ の高性能グラフェン光ゲートダイオード中波長赤外線アレイセンサ

イメージセンサにおいて画素ピッチ縮小は重要な課題である。画素ピッチを縮小すると高解像度化が可能となる。しかし、一般的には画素を小型化すると単画素あたりの入射光量が減るため感度が低下する。本研究では実用画素サイズ 15  $\mu\text{m}$  のアレイセンサを作製し、単画素における素子性能を評価した。

#### デバイス構造

画素ピッチ 15  $\mu\text{m}$  のグラフェン光ゲートダイオード中波長赤外線アレイセンサの概略図および光学顕微鏡像を図 3-2-5-6-1 に示す。グラフェン/InSb 接合領域は TEOS-SiO<sub>2</sub> をドライエッチングにて除去することで清浄な界面が得られた。グラフェンは単結晶 Cu 上に成長した CVD グラフェンを使用しており、Cu 箔上に成長したグラフェンよりもしたのものよりも結晶性が高く、グラフェンの結晶粒界での発熱が低減されることでノイズ電流の低減が期待できる。さらに、移動度の向上による感度向上が期待できる。

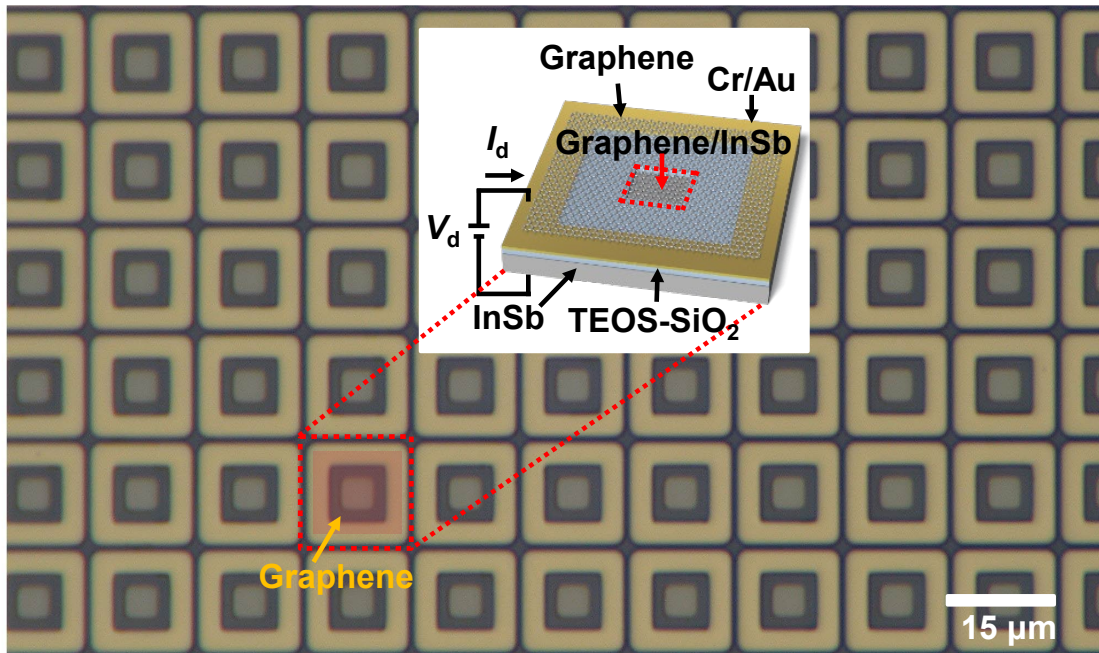


図 3-2-6-6-1 画素ピッチ 15  $\mu\text{m}$  のグラフェン光ゲートダイオード中波長赤外線アレイセンサの概略図および光学顕微鏡像<sup>85</sup>

© Society of Photo-Optical Instrumentation Engineers (SPIE)

### 光応答特性

光応答は 77 K の真空冷却下で評価した。図 3-2-6-6-2 (a) は、入射光強度  $13.2 \text{ mW/cm}^2$  の中波長赤外線を照射して、 $V_d$  の関数として  $I_{\text{light}}$  と  $I_{\text{dark}}$  をプロットしている。 $V_d$  が  $-0.4 \text{ V}$  のとき、 $I_{\text{light}}$  と  $I_{\text{dark}}$  はそれぞれ  $-18.4 \mu\text{A}$  と  $-553 \text{ nA}$  となり、 $V_d$  を大きくすると  $I_{\text{light}}$  は徐々に減少した。暗電流は  $-0.3$  から  $0 \text{ V}$  の間で約  $10 \text{ nA}$  と一定の値を示したが、 $-0.4$  以下の  $V_d$  値の範囲では  $I_{\text{dark}}$  が増加し、 $I_{\text{light}}$  との差が小さくなった。 $I_{\text{light}}$  と  $I_{\text{dark}}$  の両方の絶対値を、図 3-2-6-6-2 (b) の  $-0.5$  から  $0.1 \text{ V}$  の範囲で  $V_d$  の関数としてプロットすると、 $-0.2$  から  $-0.05 \text{ V}$  の間における  $I_{\text{dark}}$  は  $10 \text{ nA}$  以下でほぼ一定となった。この結果は、バイアス電圧の変動に対する暗電流の変動が小さいことを示している。特に、主要な駆動電圧である  $-0.2$  から  $-0.1 \text{ V}$  の間で暗電流の変動は  $5 \text{ nA}$  未満であり、イメージセンサ応用においても有利である。このような広い電圧範囲で一定の暗電流を示す結果は、アンドープ InSb により広い空乏層が得られることに起因する可能性がある。 $I_{\text{dark}}$  および  $I_{\text{light}}$  において電流が  $0 \text{ A}$  となる  $V_d$  値はそれぞれ  $55$  および  $5 \text{ mV}$  であり、グラフェン/InSb 接合の内蔵電位が中赤外放射への暴露に反応して  $50 \text{ mV}$  減少したことを示唆している。これは、グラフェン/TEOS-SiO<sub>2</sub> およびグラフェン/InSb 界面の空乏層で生成された光キャリアが、光ゲート効果によりグラフェンのフェルミ準位を大きく変調することで、グラフェン/InSb 界面の内蔵電位が大きく変化したと考えられる。このような中波長赤外線照射による内蔵電位の低下により、グラフェン/InSb 界面の障壁が低下し、大きな光電流が得られた。

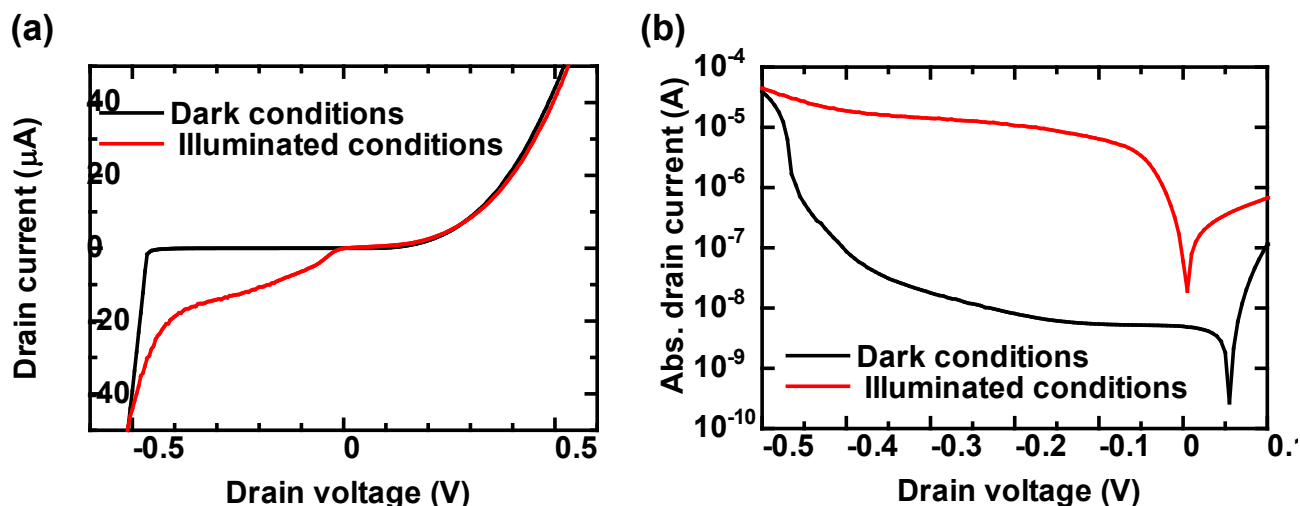


図 3-2-6-6-2 中波長赤外照射による電気特性変化 (a) 線形プロット (b) 片対数プロット<sup>85</sup>  
 © Society of Photo-Optical Instrumentation Engineers (SPIE)

図 3-2-6-6-3 は  $V_d = -0.1$  V、入射光強度  $13.2 \text{ mW/cm}^2$  の中波長赤外線を照射した際の  $I_d$  の時間応答の片対数プロットである。このときの暗状態および光照明時の  $I_d$  値は、それぞれ  $-5.48 \text{ nA}$ 、 $-6.34 \text{ μA}$  であった。また、暗状態におけるノイズは  $5.0 \text{ pA}$  と非常に低いノイズ電流を示した。応答速度は測定間隔の  $60 \text{ ms}$  より明らかに速い応答を示し、暗状態および光照明下で遅延なく応答していることが分かった。

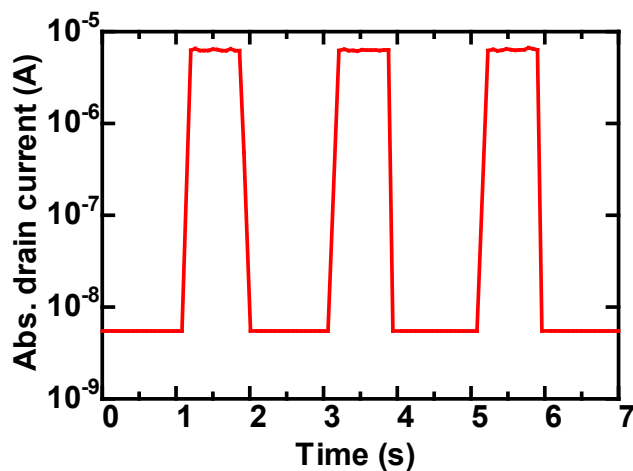


図 3-2-6-6-3  $V_d = -0.1$  Vにおける時間応答特性(片対数プロット)<sup>85</sup>  
 © Society of Photo-Optical Instrumentation Engineers (SPIE)

### 検出性能

様々な  $V_d$  値に対する時間応答特性を評価し、光検出器の検出性能を解析した。図 3-2-6-6-4(a) は、中赤外線照射 ( $13.2 \text{ mW/cm}^2$ ) 下での感度 ( $R$ ) および雑音等価温度差 (NETD : Noise equivalent temperature difference) の  $V_d$  依存性を示す。ここで  $R$  の計算に用いた照射表面積は  $15 \text{ μm}^2$  の単画素領域としており、画素外に照射された赤外線は考慮されていない。理想的には、これらの計算は InSb 中のキャリア拡散長を考慮することになるが、使用した InSb 基板のキャリア寿命が不明確であるため、本研究では画素外に照射された赤外線については考慮されていない。図 3-2-6-6-4 (a) より、 $V_d$  が  $-0.4 \text{ V}$  のときに、 $620 \text{ A/W}$  という非常に高い  $R$  値が得られた。さらに、 $V_d$  を  $R$  の値は  $0 \text{ V}$  から  $-0.4 \text{ V}$  に下げると、感度が上昇していくことが明らかとなった。この効果は、印加された逆バイアスの上昇により InSb/TEOS-SiO<sub>2</sub> およびグラフェン/InSb 界面における空乏層が増加したためであると考えられる。つまり、空乏層幅の増加に伴い、光ゲート効果により生じる電圧

変化が増大し、グラフェンのフェルミレベルが大きく変調されることで感度が上昇する。この結果から、本センサは明確に光ゲート効果が生じているといえる。一方、 $-0.5$  V 以下の  $V_d$  を印加すると、 $I_{\text{photo}}$  の変化よりも  $I_{\text{dark}}$  の増加の方がはるかに大きくなり、 $R$  の値は大幅に減少した。

そして、図 3-2-6-6-4 (a) より、 $V_d$  が  $-0.1$  V のときに最小 NETD である  $0.652$  mK が得られた。ここで、光源と室温の温度差  $\Delta T$  はフィラメント光源の最高温度  $1123$  K と室温の差で定義される。このときの光源の開口直径は  $2.54$  cm であり、光源とデバイスとの間の距離は  $10.2$  cm であった。なお、本測定ではレンズは使用しておらず、光源から放射される赤外線は集光されずに素子全体に照射されている。このとき、レンズで照射光をデバイスに集光すると、入射パワーはレンズ無しの場合よりも大きくなるため、NETD はさらに小さくすることができる。NETD は赤外線センサの温度分解能を示す重要な指標である。

図 3-2-6-6-4 (b) に比検出性能 ( $D^*$ ) と雑音等価電力 (NEP : noise-equivalent power) に対する  $V_d$  依存性を示す。 $D^*$  の最大値は  $1.85 \times 10^{11}$  cm Hz<sup>1/2</sup>/W、NEP の最小値は  $8.12$  fW/Hz<sup>1/2</sup> であった。この高い検出性能は、グラフェン/InSb ヘテロ接合光検出器特有の光ゲート効果による高感度化と、低ノイズ電流により達成された。この性能値は量子型赤外線センサの性能に匹敵する値である。特に、以前の結果から NEP が大幅に改善されており、プロセスの改善や画素サイズ縮小によりグラフェン/InSb 接合界面が縮小されノイズが低減された可能性がある。グラフェン光ゲートダイオードは単純な構造で量子型赤外線センサに匹敵する性能が得られるため、次世代赤外線センサへの応用が大いに期待できる。



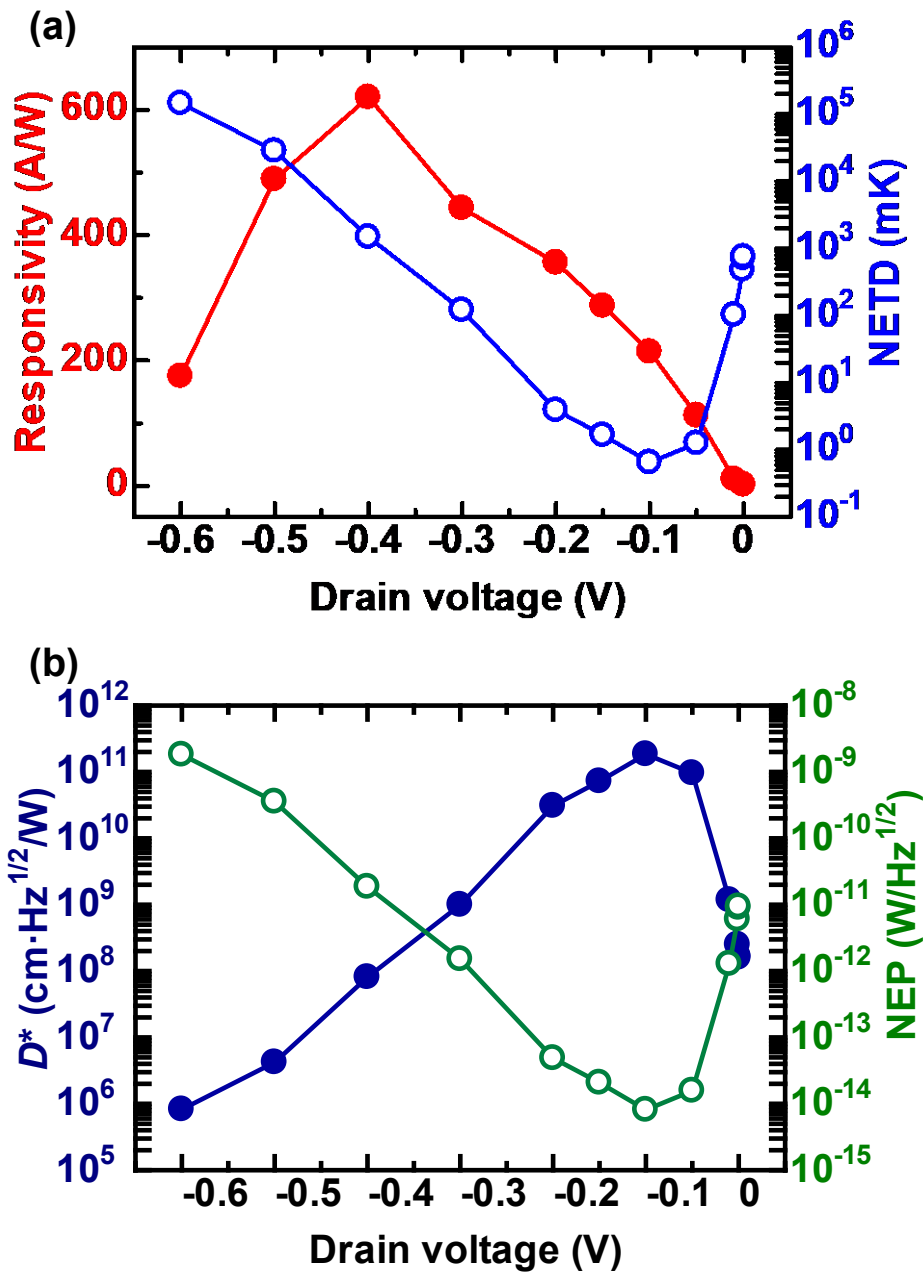


図 3-2-6-6-4 照射強度 13.2 mW/cm<sup>2</sup> における検出性能の  $V_d$  依存性  
 (a) 感度と NETD<sup>85</sup>、(b)  $D^*$  と NEP

© Society of Photo-Optical Instrumentation Engineers (SPIE)



### 3.2.7 光ゲート効果の応用

#### 3.2.7.1 グラフェン/h-BN FET の試作

##### 素子形成

図 3-2-7-1-1 にグラフェン / h-BN 積層 FET の模式図を示す。下地膜として厚さ 60 nm の h-BN を用いた。h-BN は Fe-Ni 合金箔を用いた CVD 法により合成し、290 nm 厚の SiO<sub>2</sub> 絶縁層および 625 μm 厚の p ドープ Si 基板(抵抗率 1~20 Ω-cm)上に転写した<sup>54, 86, 87</sup>。ソース/ドレイン電極として、h-BN 層上にそれぞれ 10 nm 厚の Cr 層と 20 nm 厚の Au 層をスパッタリング成膜した。単層グラフェンは CVD で合成し、電極と h-BN 層上に転写した。フォトリソグラフィと O<sub>2</sub> ガスプラズマエッチングにより、幅 10 μm、長さ 10 μm のグラフェンチャンネルを形成した。電気測定前に、素子を 423 K で 10 分間焼成し、グラフェンおよび h-BN 層に吸着した水分や残渣を除去した。h-BN 下地膜を含まない素子も同様に作製し、h-BN の寄与を確認した。

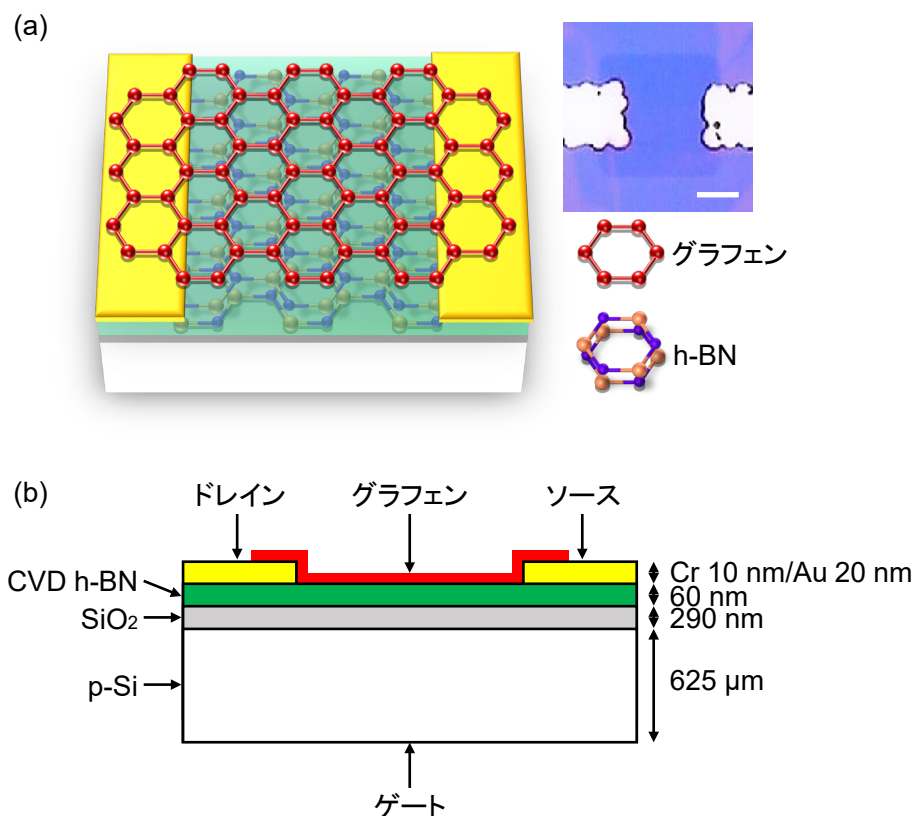


図 3-2-7-1-1 グラフェン/h-BN 電界効果トランジスタの模式図。(a) 素子の上面図。Si/SiO<sub>2</sub> 基板上に h-BN を転写した後に、電極を形成。グラフェンチャンネルを形成し素子化する。右上：顕微鏡像。スケールバー：10 μm。(b) 素子の断面図。

図 3-2-7-1-2 にグラフェン/h-BN FET の具体的な作製プロセスを示す。詳細は下記の通り。

##### ・基板上への h-BN の転写

Si 基板上に熱酸化 SiO<sub>2</sub> 膜を 290 nm 形成した後、CVD 法で合成した h-BN を転写した。

##### ・ソース・ドレイン電極の形成

まず、ソース・ドレイン電極のフォトリソパターンを形成した。スピンコート (MS-B150, Mikasa) を用いてヘキサメチルジシラザン (HMDS, 080-04143, Wako) をレジスト密着膜として塗布後 (500 rpm 10 s → 4 krpm 40 s → 5 krpm 2 s)、ホットプレート (RSH-1DN, アズワン) を用いて 90°C 5 min プリバークした。OFPR レジスト (OFPR-800LB 34 cp, 東京応化工業) を塗布後 (500 rpm 10 s → 4 krpm 40 s → 5 krpm 2 s)、90°C 5 min プリバークした。マスクレス露光機 (DL-1000, Nano

System Solution) を用い露光量  $100 \text{ mJ/cm}^2$  で露光した後、TMAH 現像液 (TetraMethyl Ammonium Hydroxide, 2.38%NMD-3, 東京応化工業) を用いて現像した ( $22.5\text{-}23.5^\circ\text{C}$  TMAH 50 s → Distilled water 10 s)。次に、反応性イオンエッチング (RIE, RIE-10NR, Samco,  $\text{O}_2$  ガス 60 sccm, 6.7 Pa, 100 W, 1 min) を用いてスカムを除去した後、スパッタ装置 (SME200E, アルバック) を用いて、Cr 10 nm/Au 20 nm 金属膜を成膜した。また、不要となったレジストパターンを除去 (1-メチル-2-ピロリドン  $70^\circ\text{C}$ , 30 min 静置及び超音波処理 → アセトン 20 s → イソプロピルアルコール, IPA, 20 s) した。

・ グラフェンチャネルの形成

まず、基板の上に CVD 単層グラフェンを転写した。OFPR レジストを塗布、プリバークした。マスクレス露光機を用いてグラフェンチャネルのレジストパターンを露光後、現像した。RIE を用いて不要な領域のグラフェンを除去 ( $\text{O}_2$  ガス 60 sccm, 4 Pa, 20 W, 20 s) した後、不要となったレジストパターンを除去 (1-メチル-2-ピロリドン, 10 min 静置 → アセトン 20 s → IPA 20 s) した。窒素ブローしチップを乾燥した後、顕微鏡で検査した。

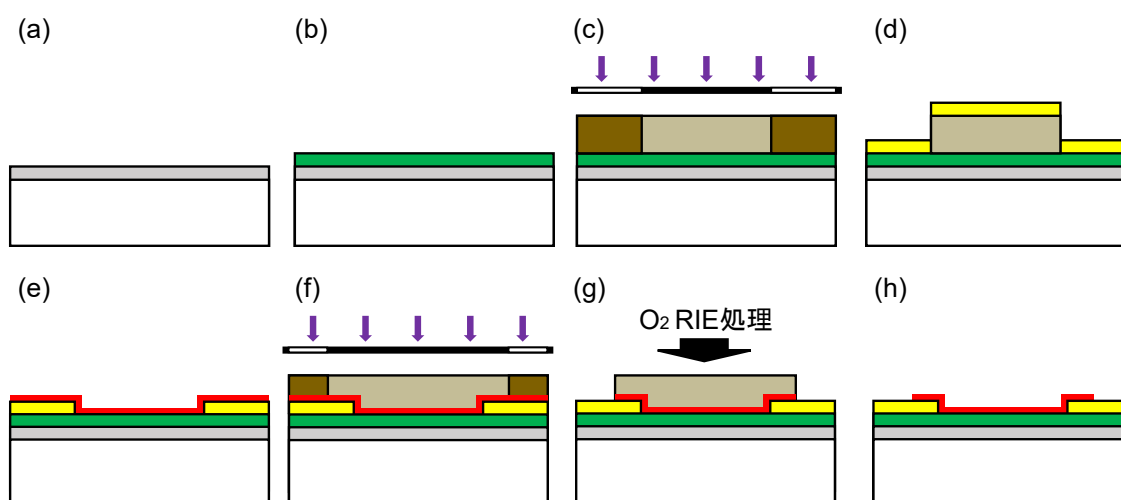


図 3-2-7-1-2 グラフェン/h-BN FET の作製プロセス。(a) Si 基板上への熱酸化  $\text{SiO}_2$  膜の形成。(b) CVD-h-BN の転写。(c) レジスト成膜及び電極パターンの露光及び現像。(d) Cr 10 nm/Au 20 nm 金属膜のスパッタ成膜及びレジストリフトオフ処理。(e) チップ全体への単層グラフェンの転写。(f) レジスト成膜及びグラフェンチャネルパターンの露光及び現像。(g)  $\text{O}_2$  ガスを用いた反応性イオンプラズマエッチング (RIE) によるチャネル部以外のグラフェンの除去。(h) 素子の完成。

図 3-2-7-1-3 にグラフェン/h-BN チャネル部の Raman スペクトルを示す。532 nm の励起レーザと Raman 顕微鏡 (Raman touch, Nanophoton) を用いて測定した。スペクトル内の  $1,587 \text{ cm}^{-1}$  の  $2,692 \text{ cm}^{-1}$  のピークはそれぞれ  $\text{sp}^2$  炭素原子の結合伸縮モードと 2 次緩和モードに対応し、単層グラフェンに特徴的なスペクトルである。くわえて、 $1,365 \text{ cm}^{-1}$  のピークは h-BN の面内振動モード ( $\text{E}_{2g}$  ピーク) に対応する<sup>88</sup>。グラフェン/h-BN チャネルの  $\text{E}_{2g}$  ピークの半値全幅は  $11.2 \text{ cm}^{-1}$  であった。高温高压で合成した高純度 h-BN 結晶の  $\text{E}_{2g}$  ピークの半値幅は  $9.0 \text{ cm}^{-1}$  であり<sup>89</sup>、同様の半値幅のスペクトルを得られたことから、本素子に用いた多層 h-BN が高結晶性の h-BN を有することを確認した。

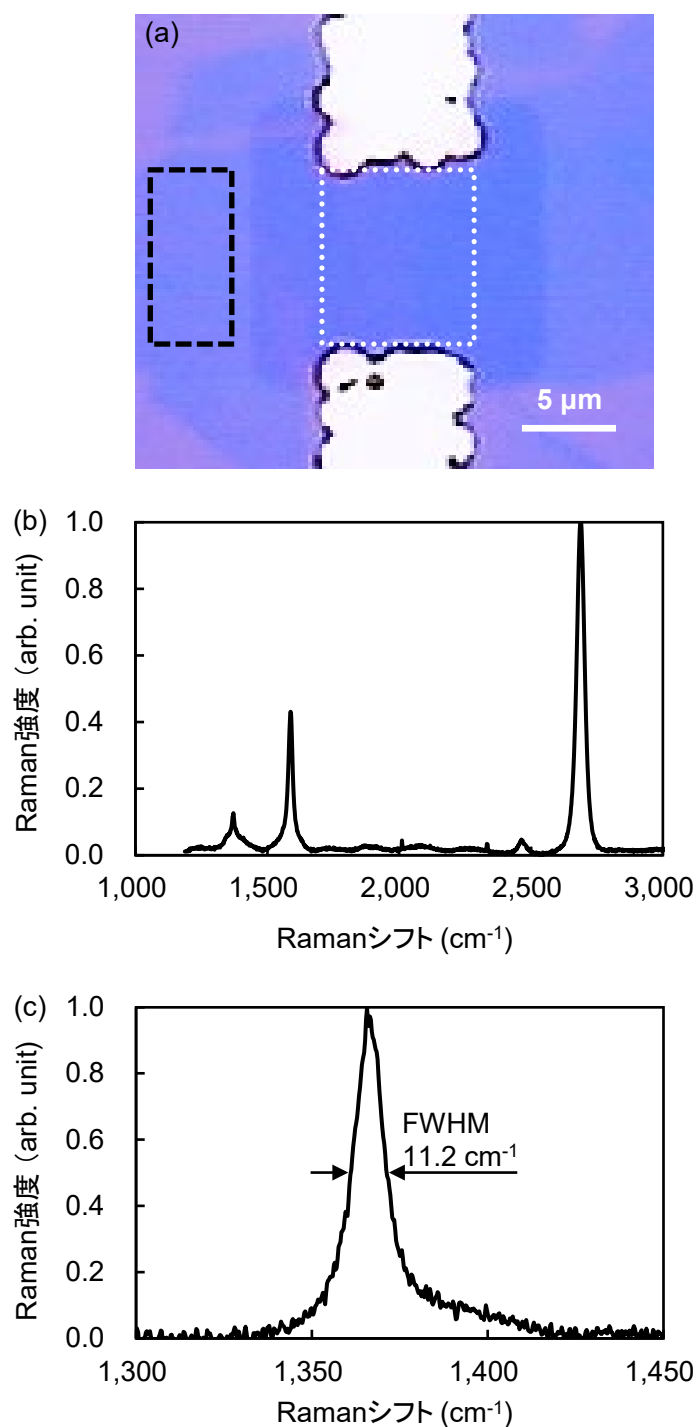


図 3-2-7-1-3 グラフェン/h-BN FET チャンネル部の Raman スペクトル。(a) Raman スペクトルを取得したグラフェン /h-BN チャンネル部の光顕像。(b) グラフェン/h-BN 積層部のスペクトル。図 (a) 内白色点線部の領域で取得した。(c) h-BN 部のスペクトルピーク拡大図。図(a) 内黒色点線部の領域で取得した<sup>90</sup>。

© 2022 Optica Publishing Group

図 3-2-7-1-4 にグラフェン/ h-BN チャンネル部の光顕像及び Raman マッピング像を示す。マッピングを取得した領域は図 3-2-7-1-3 においてスペクトルを取得した領域と同一である (図 3-2-7-1-4 (a))。1,365 cm<sup>-1</sup>におけるマッピングにより、グラフェンチャンネル下に h-BN が形成されていることを確認した (図 3-2-7-1-4 (b))。また、図 3-2-7-1-4 (c) はグラフェンの 2D ピークと G ピークの

強度比を示したものである。一般に、単層グラフェンでは 2D ピークと G ピークの信号比が 2 以上となることが知られており、これらの図から、単層グラフェン/h-BN ヘテロ構造の作製に成功したことを確認した。

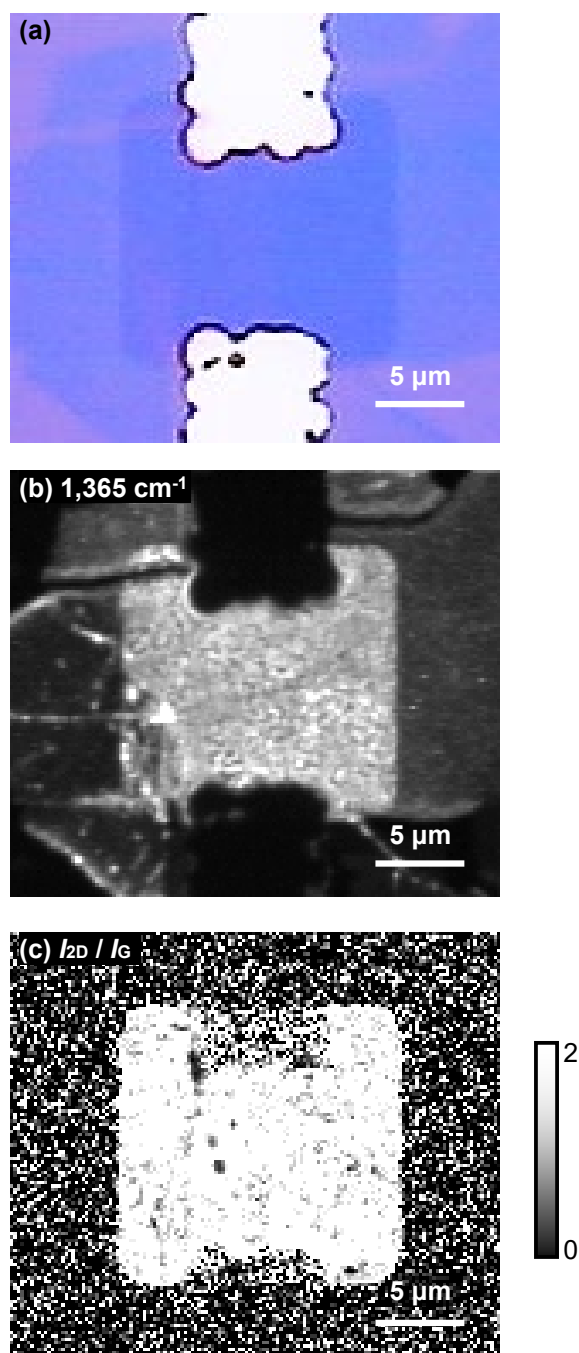


図 3-2-7-1-4 グラフェン/h-BN FET チャンネル部の Raman 像。(a) 光顕像。(b) h-BN 由来のピーク  $1,365\text{ cm}^{-1}$  での Raman 像。(c) グラフェン由来のピーク  $I_{2D} / I_G$  信号比の Raman マッピング像<sup>90</sup>。© 2022 Optica Publishing Group

### 電気特性評価

ソースドレイン電圧 ( $V_{sd}$ ) 及びバックゲート電圧 ( $V_{bg}$ ) 印加時の素子の電気特性を評価した。真空プローバ (GRAIL10-415-4-LV-HT-OP, Nagase Techno-Engineering) 内において、室温・ $10^{-4}\text{ Pa}$  真空環境下に素子を設置した。素子の電気特性を半導体デバイス・パラメータ・アナライザを用いて評価した。直流電圧を印加した際の素子の電流変化を 60 ms の積算時間で測定した。電源ノイズを除去するため、半導体デバイスアナライザの PLC (Power Line Cycle) 機能を用い、A/D コンバータの積算周波数を電源周波数と同期した。また、半導体デバイス・パラメータ・アナライザ内の 0 V 電源に仮想接地することで電気接地 (アース) した。

図 3-2-7-1-5 に素子の  $I_{sd}-V_{bg}$  特性と  $\mu_{FE}-V_{bg}$  特性を示す。グラフェンのディラック点は約-1.4 V

であった。電子・正孔移動度の最大値はそれぞれ  $V_{bg} = -5.8 \text{ V}$  において  $812 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ 、 $V_{bg} = 10.9 \text{ V}$  において  $444 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$  であった。

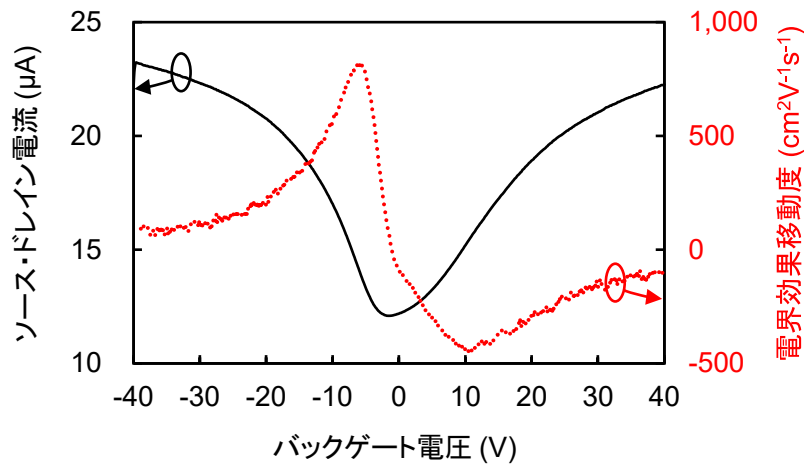


図 3-2-7-1-5 素子の  $I_{sd}$ - $V_{bg}$  特性と  $\mu_{FE}$ - $V_{bg}$  特性<sup>90</sup>。© 2022 Optica Publishing Group

### 光応答評価

光応答評価はグラフェンと h-BN の電気的な相互作用を確認する有用な手法である。我々はこれまでに光増感層の光応答をグラフェンで増幅する「光ゲート効果」を用いて高感度グラフェン光検出器を開発しており、グラフェンに光増感層が接することで大きな光応答増幅が生じることを明らかにしている。グラフェンに接する h-BN を光増感層として、グラフェンの光応答が増幅されるかを確認することで、h-BN が下地膜としてグラフェンに電気的に接しているかを確認した。光応答評価に用いる照射光の波長は、h-BN を増感層として用いる為に、h-BN において吸収が生じる 260 nm 深紫外 (DUV, Deep UltraViolet) 光を選択した。

図 3-2-7-1-6 に、h-BN 光増感剤をグラフェンチャンネル下に形成した素子と形成しなかった素子 (以下、h-BN 有、無の素子とそれぞれ呼称する) の深紫外光応答を示す。暗条件下で波長 260 nm の DUVLED(LED、UV-M-0002R3、日機装)光を照射した際のソース・ドレイン電流  $I_{sd}$  の変化を測定し、光応答量として光電流  $I_{ph} = I_{light} - I_{dark}$  を算出した。光応答は増幅やノイズ除去を行わずに測定した。260 nm の DUV LED 光を 2.0 秒周期、Duty 比 60%(1.2 秒オン、0.8 秒オフ)で照射した。深紫外光のパルス照射に対して h-BN 有の素子は明確な光応答を示し、 $57.1 \pm 7.7 \text{ nA}$  の  $I_{ph}$  を発生した。一方で、h-BN 無の素子は  $10.6 \pm 2.1 \text{ nA}$  の  $I_{ph}$  を発生するに留まった。基板電流  $I_{bg}$  の光照射に伴う変動は h-BN 有の素子において DUV 光照射とよく一致した。h-BN 有の素子では、無の素子と比較して 460%超の DUV 光応答を生じた。一方で、h-BN 有の素子の  $\mu_{FE}$  は約  $591 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$  と低く、無の素子の  $\mu_{FE}$  は  $8,694 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$  に達している。また、h-BN 有の素子の応答時ノイズは、添加しない素子に比べて大きかった。これは、h-BN 層の粗さおよびグラフェンと h-BN の接着に起因するものである。h-BN 層の特性や CVD プロセスのさらなる改善により、 $\mu_{FE}$  値の向上が期待される。

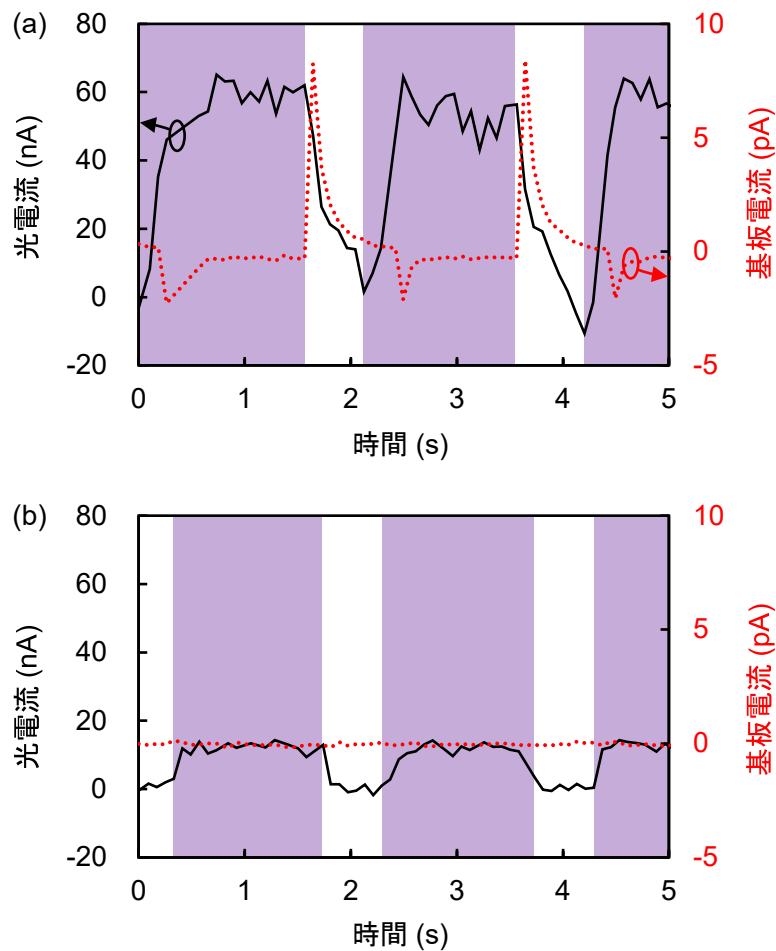


図 3-2-7-1-6 波長 260 nm LED からの DUV パルス光を照射した際の、h-BN 有の素子 (a) と 無しの素子 (b) の DUV 光応答結果。黒実線は光電流を、赤点線は基板電流を示す<sup>90</sup>。

© 2022 Optica Publishing Group

光応答における光ゲート効果の発現程度を算出することで、下地 h-BN 層の光増感層としての性能を算出した。光ゲート効果は光増感層の光応答に伴うゲート電圧変調によって生じる。図 3-2-7-1-7 に光ゲート効果の発生メカニズムの模式図を示す。グラフェン/h-BN 積層 FET の動作は一般的な MOSFET (金属酸化膜半導体電界効果トランジスタ, Metal-Oxide-Semiconductor Field-Effect Transistor) の動作原理に則り、光応答値は FET の性能パラメータに依存する<sup>5</sup>。h-BN 膜の光増感層としての寄与のみを算出するために、DUV 光応答時のゲート電圧変調量  $\Delta V_{bg}$  を式(3.2.7.1.1)を用いて算出した。

$$\Delta V_{bg} = \frac{I_{ph}}{V_{sd}} \times \frac{L}{W} \times \frac{1}{\mu_{FE} C_i} \quad (3.2.7.1.1)$$

ここで、 $C_i$  は h-BN と SiO<sub>2</sub> 絶縁層の合成キャパシタンス容量である。 $\Delta V_{bg}$  は h-BN 有の素子と無の素子でそれぞれ約 90.1 mV と 4.1 mV と算出された (図 3-2-7-1-7(a))。Si 基板も僅かながら DUV 光を吸収し、光増感層として寄与するが、吸収係数は小さく効果は限定的である。h-BN 層による光ゲート効果は Si 基板のそれと比較して 20 倍超と極めて大きいことが分かった。近紫外から可視光波長領域においては、h-BN 有の素子と無しの素子では応答量に差異が無かったことから、

DUV 光応答における応答増加は h-BN において生じた光電子正孔対が FET の  $\Delta V_{bg}$  を生じたもの  
と考える (図 3-2-7-1-7(b)). h-BN 層からグラフェンチャネルへの光電子の注入も素子の構造上生  
じうるが、実応答値に比べて極めて小さな値での応答しか生み出さないと考えられる。式  
(3.2.7.1.2)で表される量子効率 QE で応答量を換算する。

$$QE = \frac{R \times 1240}{\lambda} \times 100[\%], \quad (3.2.7.1.2)$$

ここで、 $R$  は受光感度 ( $I_{ph}/PA$ ;  $P$  は入射光量、 $A$  は光照射面積を表す)、 $\lambda$  は入射光波長を示す。  
h-BN 有の素子における DUV 光応答時の QE は  $8.7 \times 10^5\%$ にも達する。この値は h-BN で生じた光  
電子のグラフェンへの注入だけでは達成し得ず、h-BN がグラフェン FET の光増感層として機能  
したことを示す。光正孔が h-BN 結晶内の欠陥や h-BN/SiO<sub>2</sub> 間空乏層に蓄積し、FET の  $\Delta V_{bg}$ 、す  
なわち光ゲート効果として寄与したものと考えられる<sup>5, 91</sup>。以上の結果より、作製した素子にお  
いて h-BN がグラフェンチャネルと良好に電気接続していることを確認した。

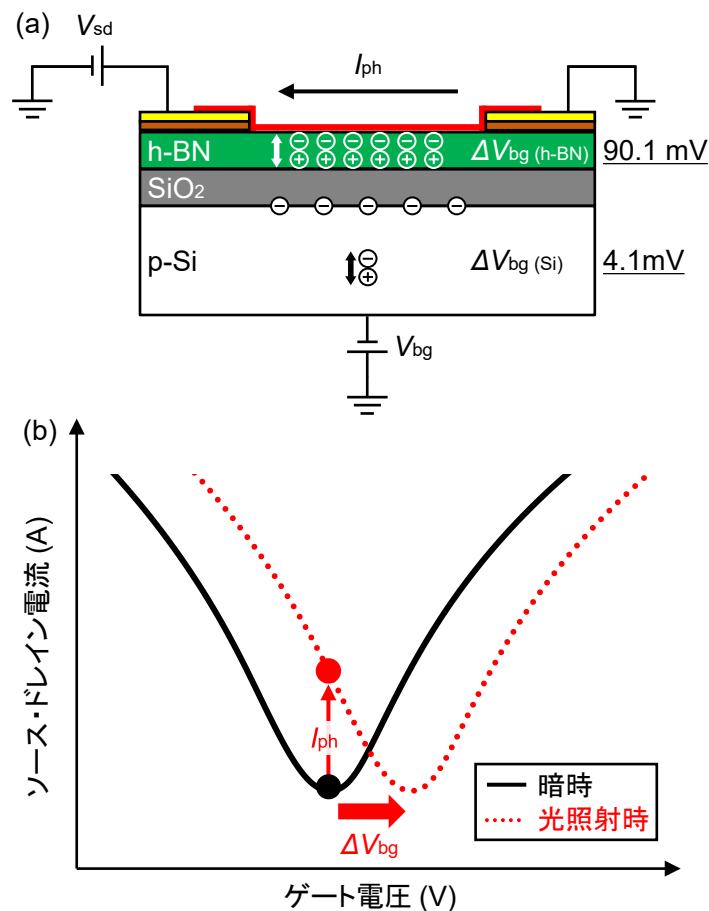


図 3-2-7-1-7 グラフェン / hBN 積層 FET の深紫外光応答における光ゲート効果の発現メカニ  
ズムを示した模式図。(a) 光電子-正孔対の素子内における振る舞いと  $\Delta V_{bg}$  の発生量。(b) 暗時と  
光照射時の  $\Delta V_{bg}$  変調による、ソース・ドレイン電流変化の様子。

図 3-2-7-1-8 (a) に DUV 入射光量を  $27.0 \sim 1.5 \mu\text{W}/\text{cm}^2$  の範囲で変化させた際の光応答の変化を  
示す。光量の増加に伴い  $I_{ph}$  は  $166 \text{ nA}$  から  $477 \text{ nA}$  に増加した。光応答の性能指数の一つである  
雑音等価電力 NEP (Noise Equivalent Power) を式(3.2.7.1.3)を用いて算出した。



$$\text{NEP} = \frac{P \times \Delta f^{1/2}}{\text{SNR}}, \quad (3.2.7.1.3)$$

ここで、 $\Delta f$  は電氣的な周波数帯域、SNR はシグナル-ノイズ比を示す。シグナルは光電流値、ノイズは暗時電流の二乗平均平方根値に相当する。素子の NEP 値は  $3.09 \times 10^{-13} \text{ W/Hz}^{1/2}$  と、UV 域で感度増幅したアバランシェフォトダイオードと同等の性能を示した。以上に述べたように、微小な光照射時の高感度特性は光ゲート効果を発現したグラフェン光検出器の特性の 1 つである<sup>1</sup>。光応答速度は約 200–300 ms 程度と推定される。本値は h-BN 内で生じた光電荷のグラフェンへの移動と h-BN 内での蓄積に依存するが、上述の通り、本素子の応答の大半は h-BN を増感層としたグラフェン FET の電界効果変調に基づくため、応答速度は h-BN 内での電荷移動度に依存すると考えられる。h-BN の CVD 合成時膜質向上などによって、更なる応答速度の改善が期待される。

図 3-2-7-1-8 (b) に h-BN 有、無の素子それぞれでの DUV 光応答のソース・ドレイン電圧  $V_{sd}$  依存性を示す。h-BN 有の素子における DUV 光応答は  $V_{sd}$  に比例し、最大で  $19,600 \text{ AW}^{-1}$  の受光感度、量子効率換算で  $9.3 \times 10^6\%$  相当の応答が得られた。これらの値は報告されているグラフェン・h-BN ベースの DUV 光検出器の値を大幅に上回っている (80@325 nm : グラフェン /h-BN/GaAs 積層ダイオード<sup>92</sup>, 364@385 nm : グラフェン/ZnO ショットキバリアダイオード<sup>93</sup>, 29@210 nm : h-BN ナノシートを用いた DUV 光検出器<sup>94</sup>)。以上、h-BN がグラフェン FET の光増感層として機能していることから、下地膜として良好に電気接続していることを確認した。

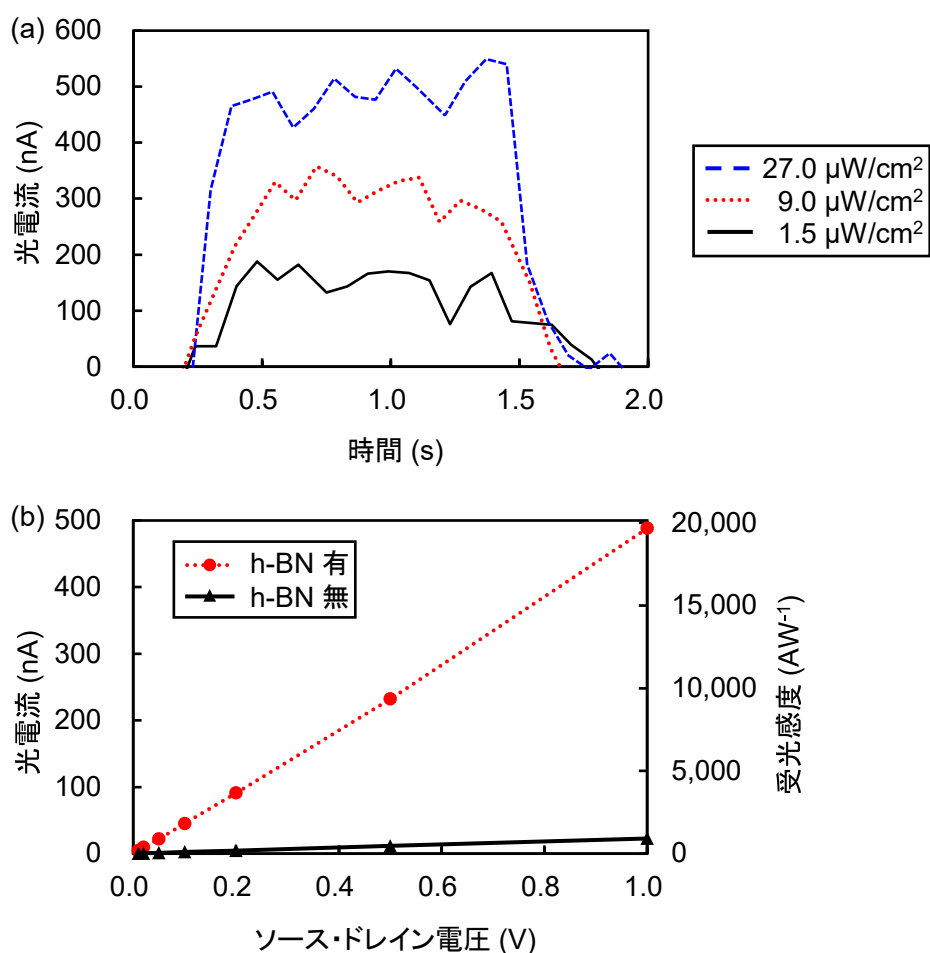


図 3-2-7-1-8 (a) 異なる強度での DUV 光照射に対して素子に生じた光電流。(b) 光電流のソース・ドレイン電圧  $V_{sd}$  依存性。赤点線 : h-BN 有の素子。黒実線 : h-BN 無の素子<sup>90</sup>。

© 2022 Optica Publishing Group

## まとめ

六方晶窒化ホウ素(h-BN)のグラフェン光検出器への下地膜適用について検討した。結果、h-BN を下地膜として用いたグラフェン素子の試作：グラフェンチャンネル下に下地膜として h-BN を形成し、グラフェン/h-BN 積層 FET を試作した。グラフェンと h-BN の接触程度を評価するため光応答評価を実施した。h-BN の吸収波長帯である波長 260 nm の深紫外領域において、有意に感度が上昇したことから、h-BN が深紫外波長域において光増感層として機能し、光ゲート効果が実現していることが実証できた。

### 3.2.7.2 グラフェンナノリボンによる広帯域赤外線検出器の応用

グラフェンナノリボン(GNR: Graphene Nanoribbon)はグラフェンを短冊状に加工したものであり、その幅によってバンドギャップを制御できる。特にその幅が微細な場合は長波長赤外波長域にバンドギャップを形成することも可能と考えられる。GNR を光増感層に用いることで、中波長赤外から長波長赤外波長域におよび広帯域赤外線検出器の実現が期待される。よって GNR を光増感層にもちいたグラフェン赤外線検出器を検討した。

図 3-2-7-2-1 にグラフェンナノリボンを光増感層に用いた FET 型のグラフェン赤外線検出器(以下、GNR/GR 赤外線検出器)の作製方法を示す。

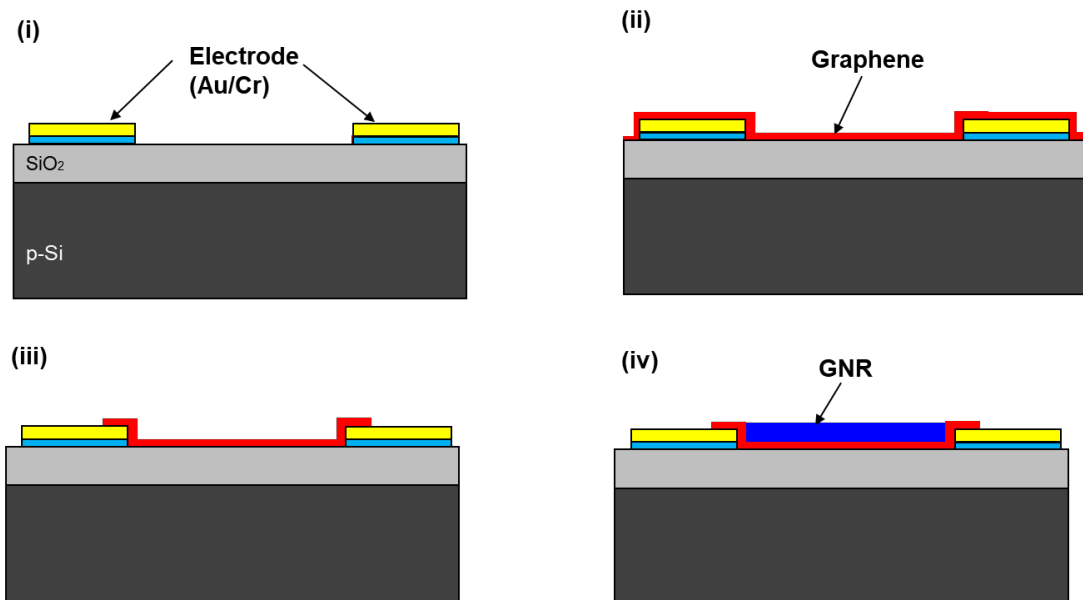


図 3-2-7-2-1 GNR/GR 赤外線検出器の作製方法(i) ソース・ドレイン電極形成、(ii)グラフェン転写、(iii)グラフェンチャンネル形成、(iv) GNR を分散<sup>95</sup>

図 3-2-7-2-2 に試作した GNR/GR 赤外線検出器の光学顕微鏡写真と配線の模式図を示す。

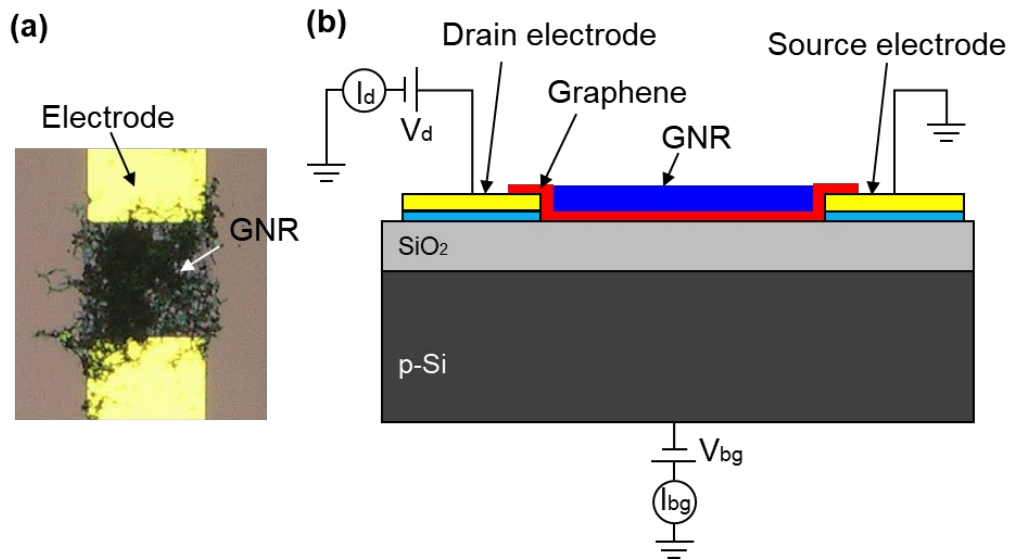


図 3-2-7-2-2 GNR/GR 赤外線検出器 (a)光学顕微鏡写真、(b)素子配線の模式図<sup>95</sup>

GNR は分散によってグラフェン FET のグラフェンチャンネル上に形成されている。分散方法などを見直すことによって、さらに均一に塗布できると考えられる。

本素子を中波長赤外線、長波長赤外線に対する応答を評価した。結果を図 3-2-7-2-3(a)(b)にそれぞれ示す。測定波長はそれぞれ、 $4.6\ \mu\text{m}$ 、 $9.6\ \mu\text{m}$  であり、測定温度は 15 K である。中波長～長波長赤外における広帯域検出に成功した。

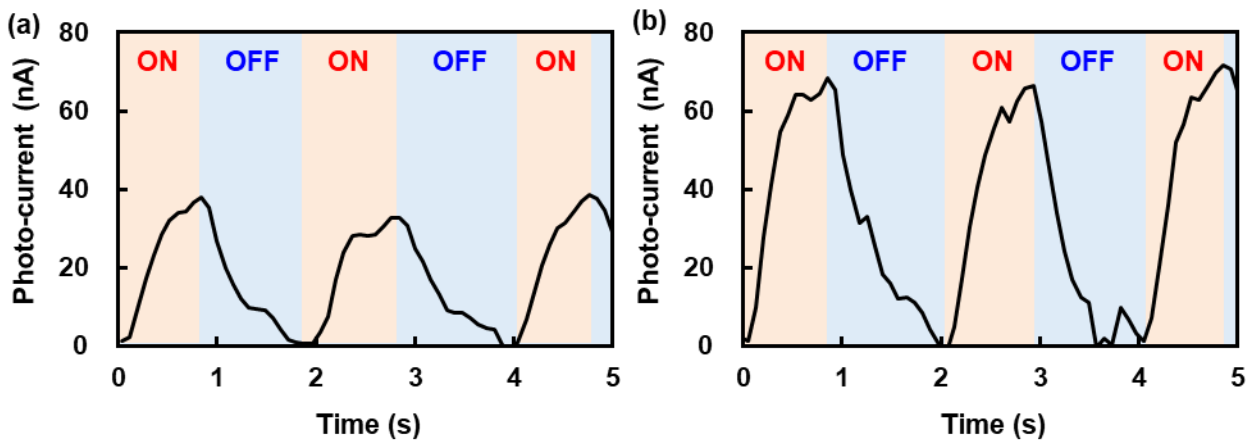


図 3-2-7-2-3 GNR/GR 赤外線検出器の応答、測定波長 (a)  $4.6\ \mu\text{m}$ 、(b)  $9.6\ \mu\text{m}$ <sup>96</sup>

GNR 塗布による赤外応答増幅効果についても評価した。図 3-2-7-2-4 に長波長赤外線に対する応答を GNR 有無で比較して示す。GNR 有の素子では約 65 nA の応答が得られたのに対して、GNR 無の素子では約 9 nA の応答が得られたことから、GNR 塗布によって約 7 倍の応答増幅を確認した。

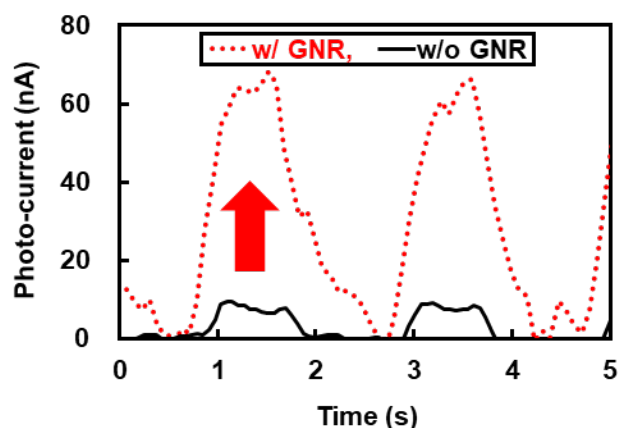


図 3-2-7-2-4 GNR 塗布の有無における長波長赤外線応答の比較<sup>96</sup>。

ただし、応答時間が長いことが課題として考えられる。これは、GNR を分散によって塗布したため、層が厚く、熱的な応答が支配的になっている可能性がある。溶液分散による塗布方法を改善することで、熱的な応答が抑制され、GNR の効果が明確になると考えられる。

また、現在、評価を継続中であるが、応答自体は 77 K まで得られている。応答温度を詳細に検討することで、これらのメカニズムを解明することが期待できる。

まとめ

以上のように、光増感層として GNR を検討した。結果として、中波長赤外～長波長赤外線において広帯域応答を実現した。ただし、応答速度などが課題である。GNR の溶液分散方法を改良することで、効果がより明確になると期待できる。

### 3.2.8 グラフェンプラズモニクスによる高性能化

#### 3.2.8.1 グラフェンナノリボンによるプラズモン共鳴

図 3-2-8-1-1(a)(b)の示すように GNR を用いたグラフェンプラズモニクスについて検討を実施した。図 3-2-8-1-1(a)については単層 GNR、同図(b)は 2 層 GNR を示す。GNR の配置周期を  $p$ 、幅を  $w$ 、多層の場合は層間間隔を  $g$  とした。グラフェンのケミカルポテンシャル(CP)は 1.0 eV である。ここでは GNR の基礎特性を検証するために、GNR の周囲は空気と仮定した。

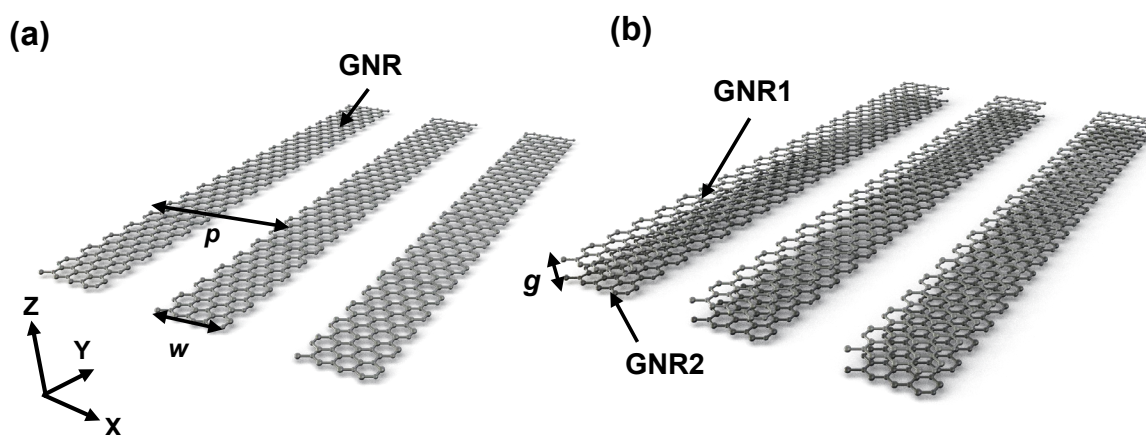


図 3-2-8-1-1 (a) 単層 and (b) 2 層 GNR<sup>97</sup>

厳密結合波解析を用いて、単層 GNR の吸収率を解析した結果を図 3-2-8-1-2 に示す。

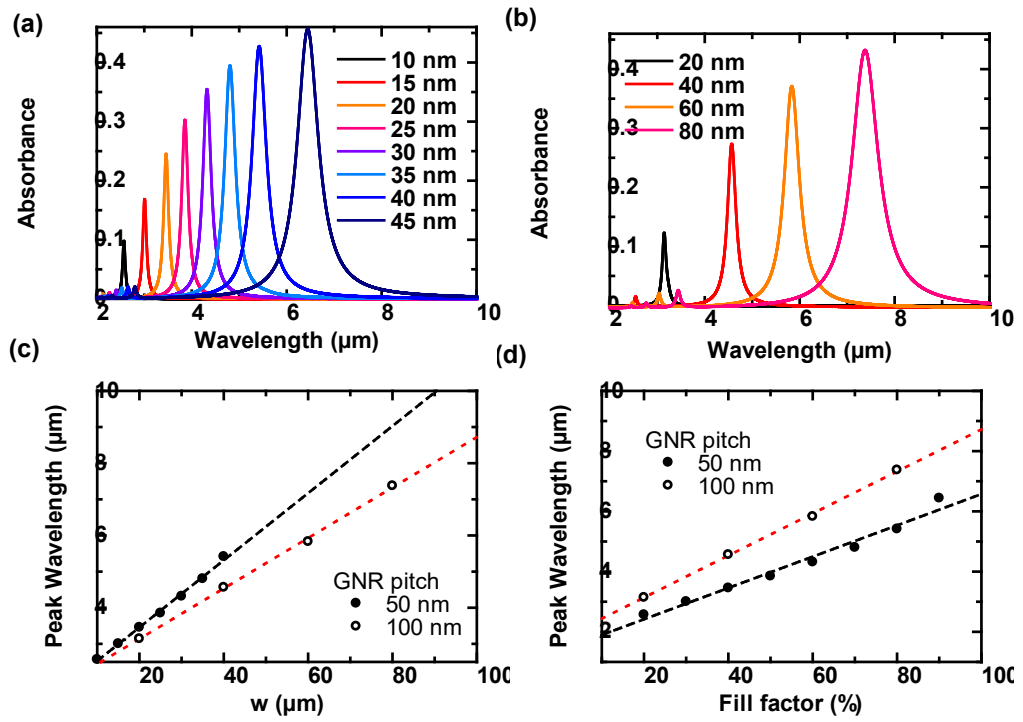


図 3-2-8-1-2 単層 GNR の吸収率解析 : p (a) 50 nm、(b) 100 nm. 吸収波長と (c)  $w$  and (d)  $w/p^{97}$ .

2層 GNR の吸収率を解析した結果を図 3-2-8-1-3 に示す。

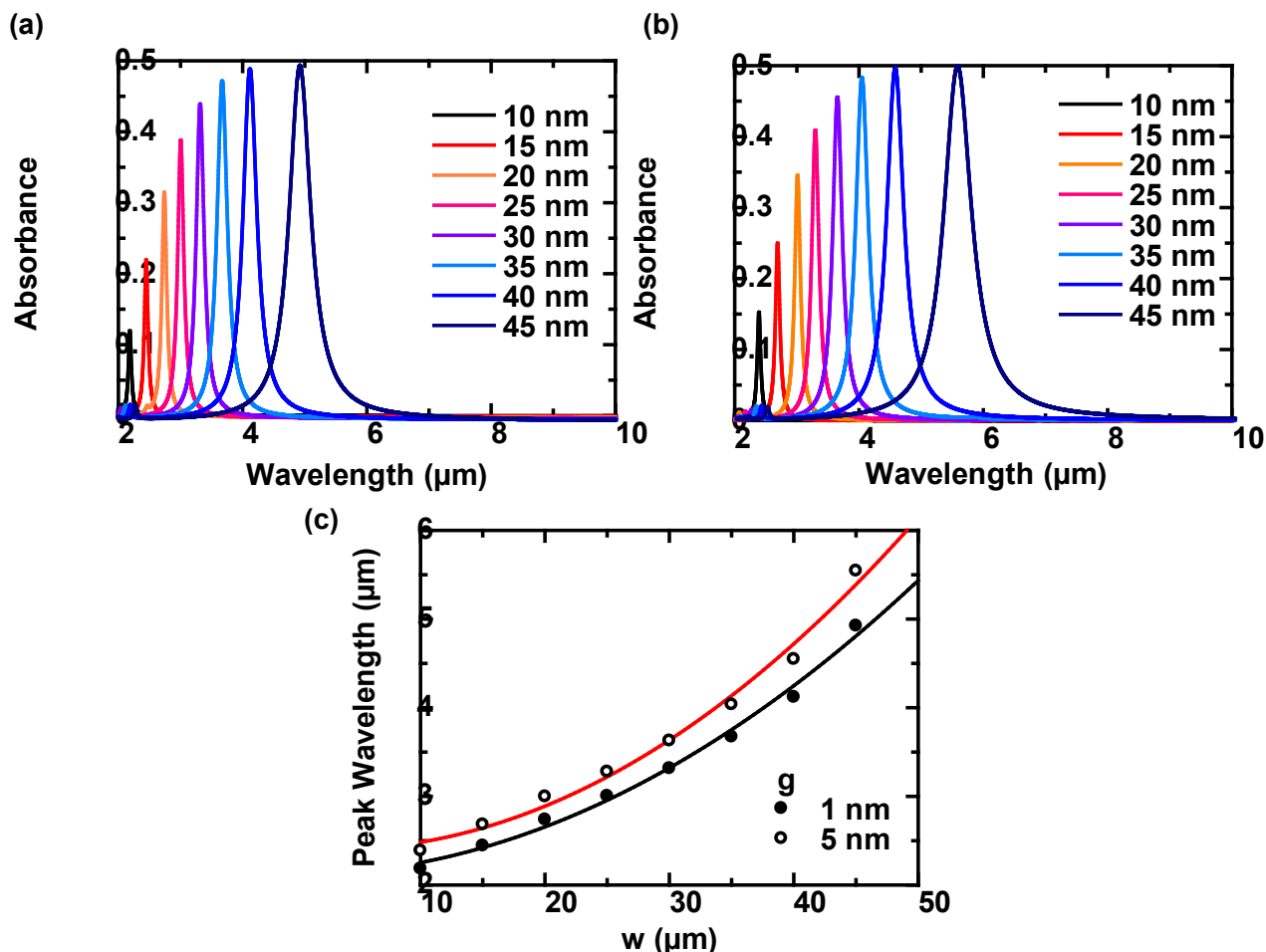


図 3-2-8-1-3 2層 GNR の吸収率解析 : g (a) 1 nm、(b) 5 nm. 吸収波長と (c)  $w^{97}$

以上の結果より、単層 GNR のみでも吸収率が最大 40%程度、2層 GNR の場合でも吸収率が最大 50%程度となることがわかる。単層グラフェンシートの吸収率が 2%程度となることを考慮すれば、グラフェンプラズモニクスの効果により 20 倍上の吸収率の増強が実現している。さらに、入射した電磁波が微細化されたグラフェンで吸収されることになる。つまり、等価的に画素断面積が低減されることを意味する。このようなグラフェンを微細加工し、赤外線検出器に応用した場合、グラフェンの吸収率つまり量子効率が向上するため、感度を向上することが可能になる。また断面積が減少するため暗電流も低減することが可能になりノイズも低減できる。よって、総合的に SN 比を改善することが可能になると期待できる。

次に、より検出器に近いデバイスを想定し、図 3-2-8-2-1 の GNR を用いたメタサーフェス構造について検討を実施する。本構造は、下側から反射板(Al)、誘電体(Si)、GNR2、誘電体(Si)、GNR1 となっており、最上層と誘電体層の中央にそれぞれ GNR1 と GNR2 を配置している。

### 3.2.8.2 グラフェンメタサーフェス

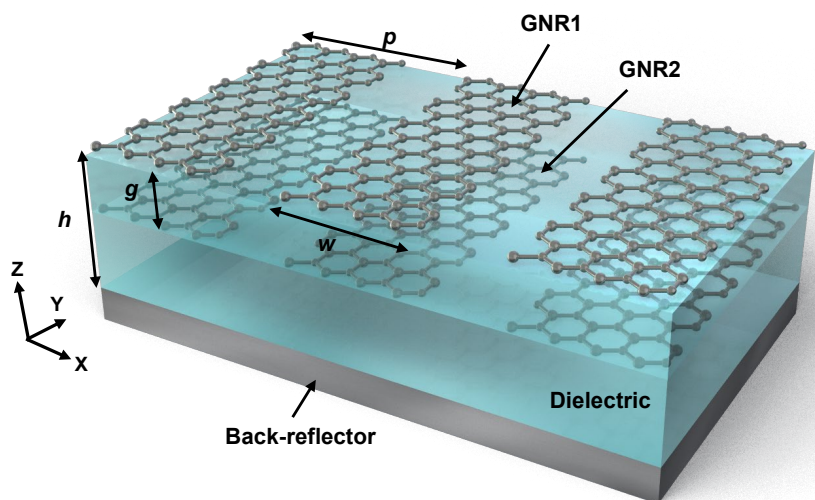


図 3-2-8-2-1 GNR を用いたメタサーフェス構造

2 層 GNR の CP を共通とし、 $w$  を 70 nm,  $p$  を 200 nm,  $g$  を 1 nm,  $h$  を 500 nm とした。CP をパラメータとし吸収を解析した結果を図 3-2-8-2-2 に示す<sup>97</sup>。

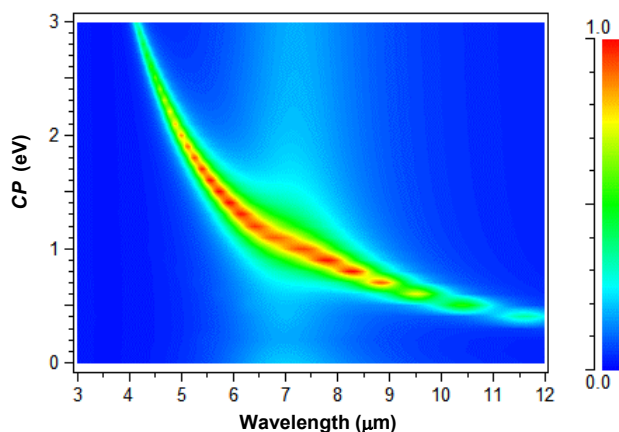


図 3-2-8-2-2 GNR メタサーフェス構造における吸収率<sup>97</sup>。

以上の結果から、GNR メタサーフェス構造を用いることで吸収率が 100%を実現することがわかる。また、吸収波長、つまり検出波長はグラフェンの CP を変化させることで制御できることが示された。グラフェンの CP はゲート電圧によって変化できることから、電氣的に検出波長を制御することが可能になると期待できる。

次に、図 3-2-8-2-3(a)に  $h$  を変化させた場合の吸収率の変化を示す。このとき、 $w$  は 35 nm,  $p$  は 200 nm,  $g$  は  $h/2$ , CP は 1.0 eV. である。同図(b,c)および同図(c,d)は、それぞれ波長 2.8  $\mu\text{m}$  と 7.1  $\mu\text{m}$  における電磁界分を示している。



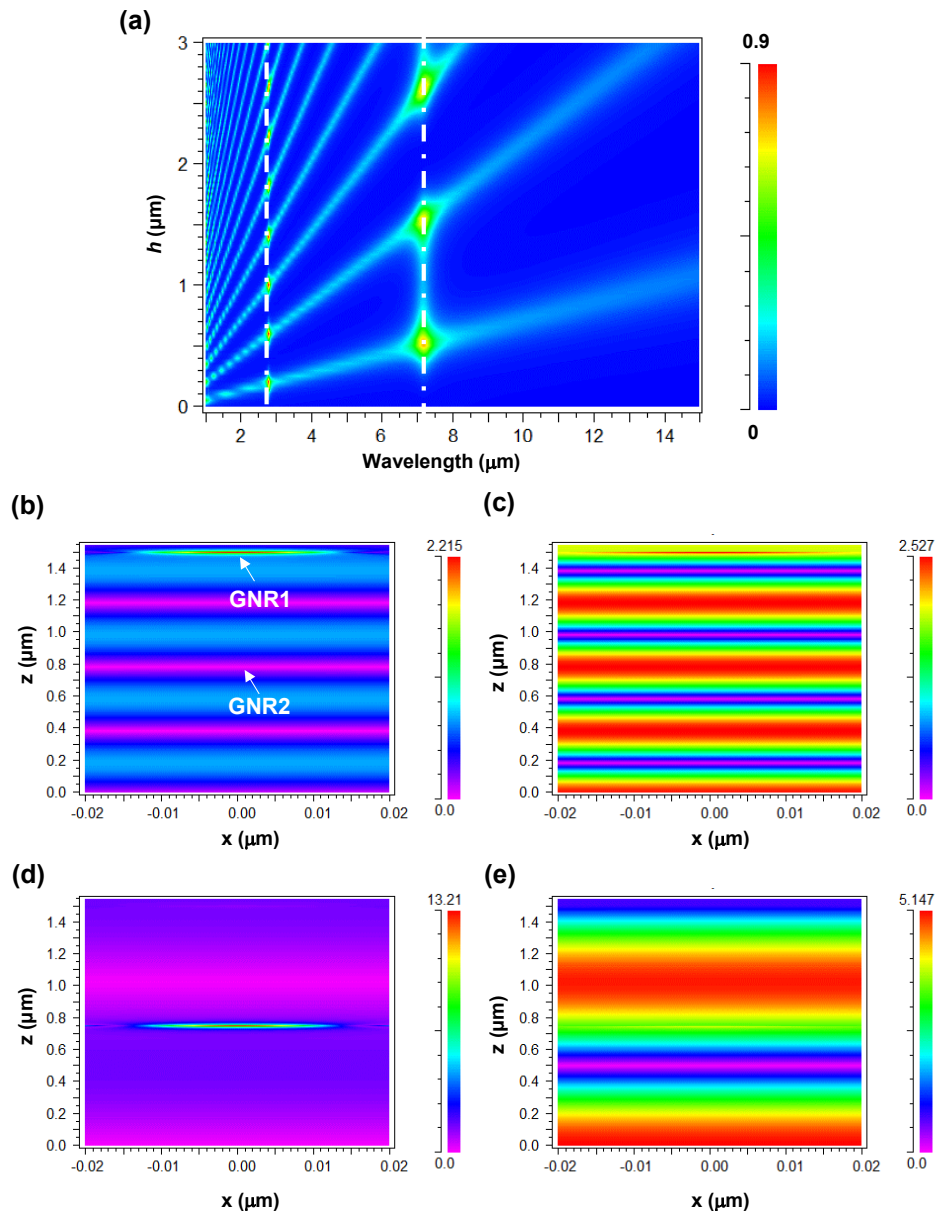


図 3-2-8-2-3 (a)GNR メタサーフェスにおける吸収率 :  $h$  による吸収率変化、波長 (b)  $2.8 \mu\text{m}$ 、(d)  $7.1 \mu\text{m}$  における電界分布. 波長 (c)  $2.8 \mu\text{m}$ 、(e)  $7.1 \mu\text{m}$  における次回分布. カラースケール (a) 吸収率、(b, d) 電界強度、(c, e) 磁界強度<sup>97</sup>.

図 3-2-8-2-3(a)から、誘電体の厚さが増加するのと比例する吸収モードが複数生じ、かつそれらのモードにおいて波長  $2.8 \mu\text{m}$  と  $7.1 \mu\text{m}$  において吸収がさらに増強していることを示していることがわかる。これらの増強された吸収モードは、下部の反射板と誘電体によるファブリペロー共鳴と GNR のプラズモン共鳴が複合することによって、グラフェンにおける吸収が増強され、結果的に 90%程度の大きな吸収が得られていることを示している。

同図(b,d)においては、波長  $2.8 \mu\text{m}$  においては、上部の GNR1 において強い電界の増強が見られ、同図(c,e)では、波長  $7.1 \mu\text{m}$  においては、下部の GNR2 において強い電界の増強が見られる。つまり、GNR1 および GN2 において異なる波長を検出することが可能であり、最大の吸収率は 90%以上が実現できる。これは GNR1 と GNR2 では積層方向における位置がことなるため、強誘電体が形成するファブリペロー共鳴長が異なることに起因している。

さらに周期  $200 \text{ nm}$  に対して、幅  $35 \text{ nm}$  の GNR に電界が局在することになる。これは等価的に断面積が最低でも  $35/200$  つまり約 18%に減少することに相当する。断面積が減少した場合、暗電流

も同様の比率で減少することになるため、ノイズを低減することが可能である。つまり、グラフェンプラズモニクスを用いることでノイズの低減と同時に高温度差が期待できる。

### 3.2.8.3 hBN/グラフェンメタサーフェス

次に、図 3-2-8-3-1 に示すように、絶縁膜に hBN を用いたメタマテリアル構造を検討した。本構造は、hBN 上にグラフェンを形成し、さらにその上部にマイクロパッチを周期的に配置している。これまでの検討から、マイクロパッチの幅( $w$ )に応じた波長選択吸収が可能と期待できる。

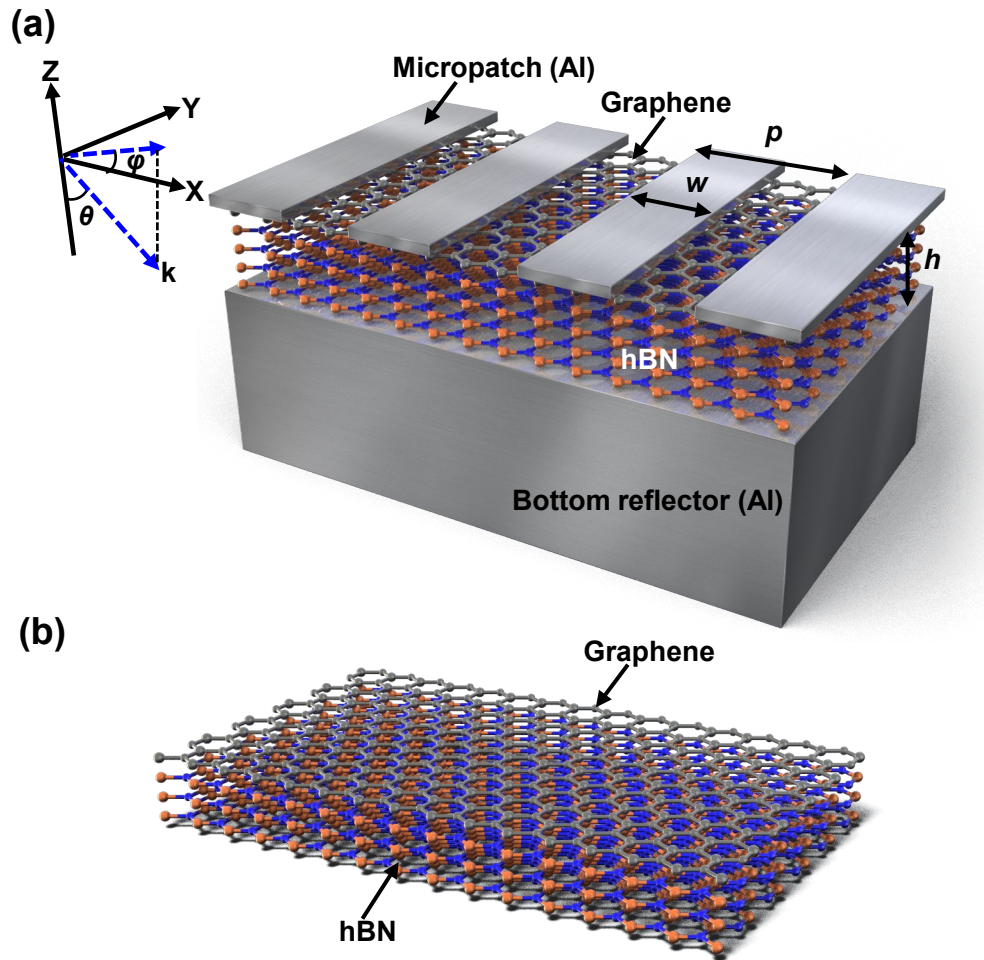


図 3-2-8-3-1(a)hBN/グラフェンメタマテリアル構造、(b)hBN とグラフェンの積層構造 <sup>98</sup>

hBN は  $\text{SiO}_2$  のように  $10 \mu\text{m}$  帯に吸収を持たないため、長波長赤外線波長域において波長選択吸収が可能と考えられる。図 3-2-8-3-2 に構造パラメータと吸収について解析した結果を示す。

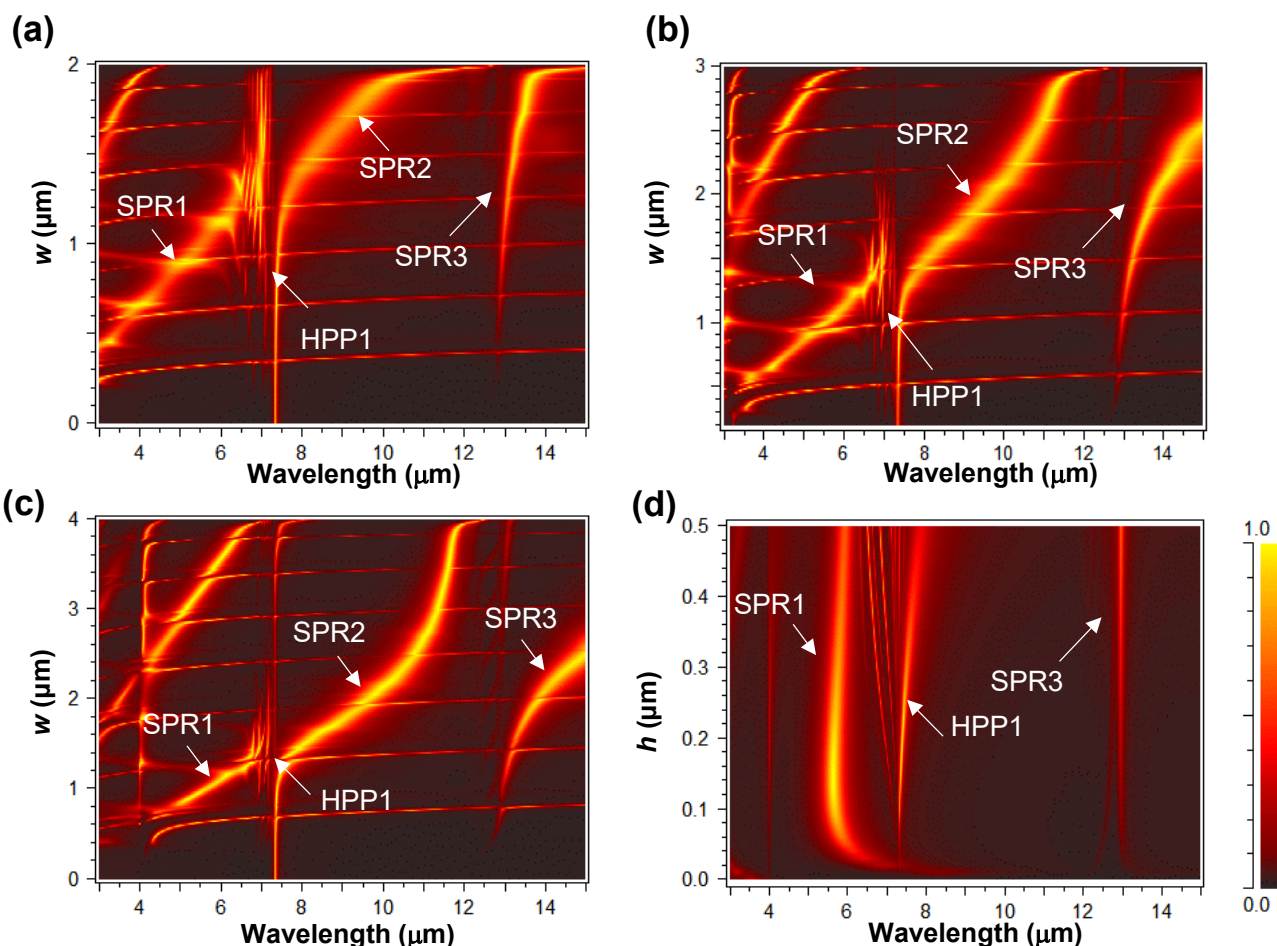


図 3-2-8-3-2  $w$  と吸収スペクトルの相関関係の解析結果： $p =$  (a) 2.0、(b) 3.0、(c) 4.0  $\mu\text{m}$ 。 $h$  と吸収スペクトルの相関関係の解析結果： $p = 3.0 \mu\text{m}$ <sup>98</sup>。

上記の結果から、 $w$  によって吸収波長が変化していることが確認できる。図中 SPP は表面プラズモン共鳴に起因する吸収モードであり、HPP は hBN のハイパボリックフォノンモードに起因するものである。これらの結果から hBN を用いることにより、中波長赤外線波長域(3-5  $\mu\text{m}$ )、長波長赤外線波長域(8-12  $\mu\text{m}$ )において連続的に吸収波長が変化することが明らかになった。また、その吸収率は 90%以上であり、光検出器として十分な特性を有する。

次に、各波長における電界と磁界分布を解析した。結果を図 3-2-8-3-3 に示す。波長は(a), (b) 2.0  $\mu\text{m}$ ; (c), (d) 7.0  $\mu\text{m}$ ; and (e), (f) 7.23  $\mu\text{m}$  である。いずれも強い磁気共鳴が生じ、プラズモン共鳴が形成されていることがわかる。また、図 3-2-8-3-3(a)においてはグラフェン上を電界が伝搬している様子が示されている。さらに(c), (e)においては hBN のハイパボリックフォノンモードに起因して、電界がジグザグに伝搬していることが示されている。このように本構造においては表面プラズモン共鳴と hBN のハイパボリックフォノンモードがカップリングすることで吸収モードが増加していることがわかる。

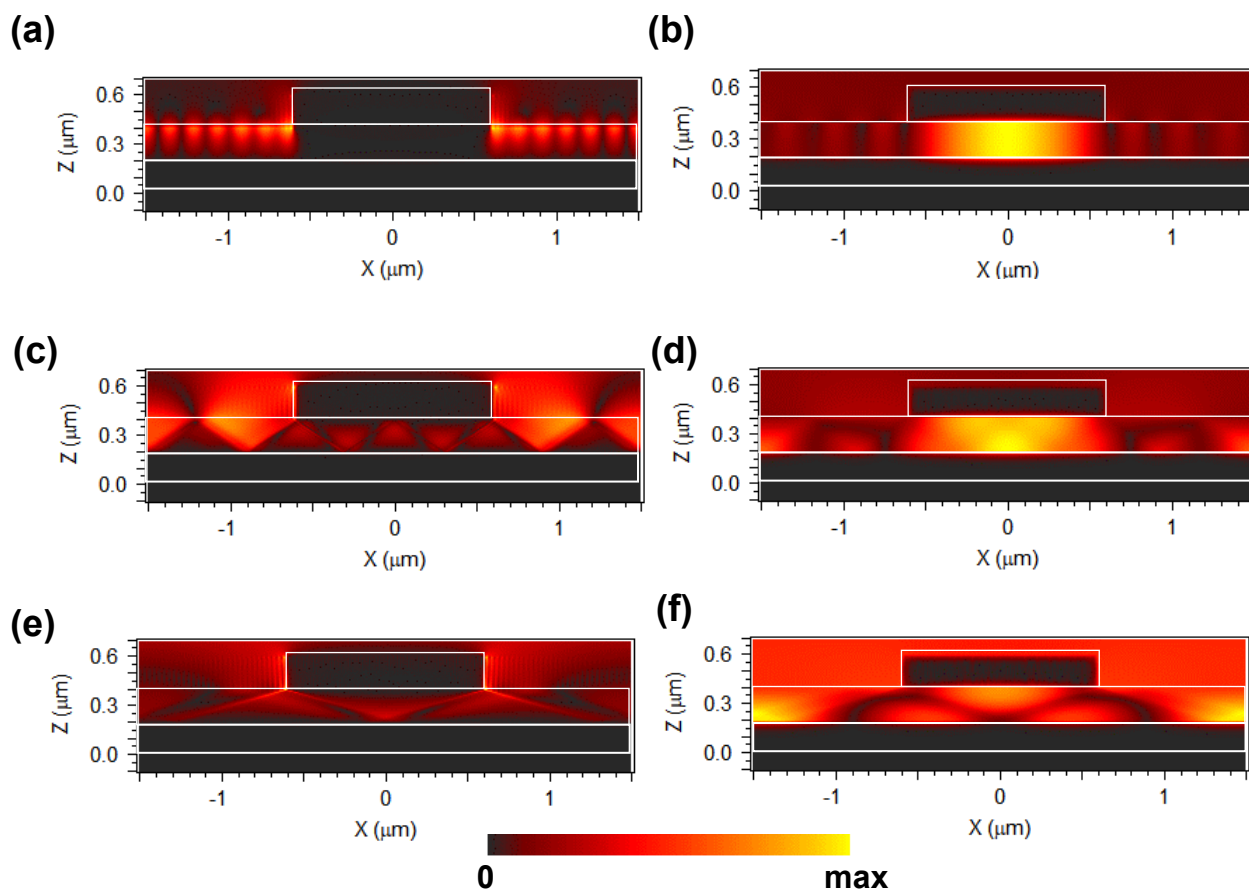


図 3-2-8-3-3 電界および磁界分布：解析した波長(a), (b)  $2.0 \mu\text{m}$ ; (c), (d)  $7.0 \mu\text{m}$ ; and (e), (f)  $7.23 \mu\text{m}$ <sup>98</sup>

不要な吸収モードを低減するために、図 3-2-8-3-4 に示すように、hBN をマイクロパッチと同じ幅にパターン加工した構造を考案した。

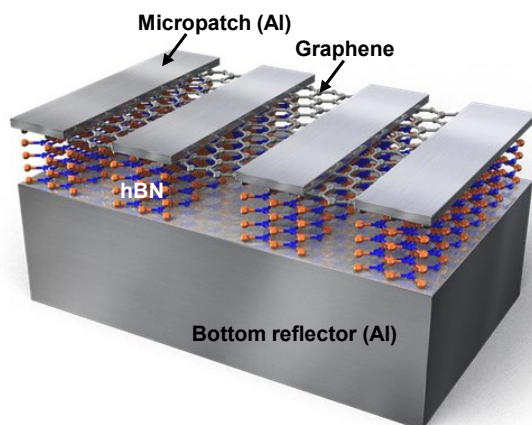


図 3-2-8-3-4 hBN を周期パターンとした構造<sup>98</sup>

この場合の吸収モードについて解析した結果と電磁界分布を図 3-2-8-3-5 と図 3-2-8-3-6 示す。



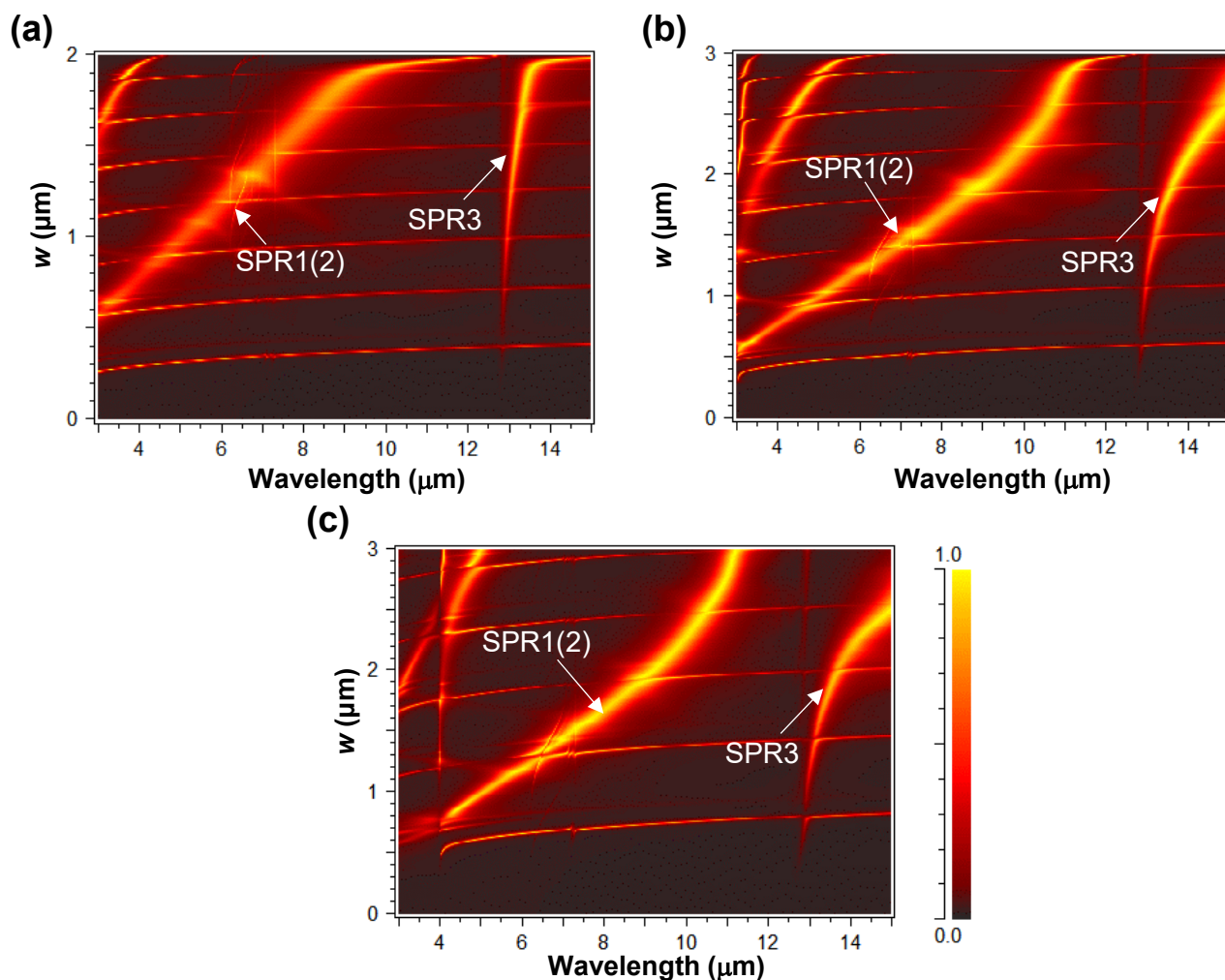


図 3-2-8-3-5  $w$  と吸収スペクトルの相関関係の解析結果 :  $p =$  (a) 2.0、(b) 3.0、(c) 4.0  $\mu\text{m}^{98}$

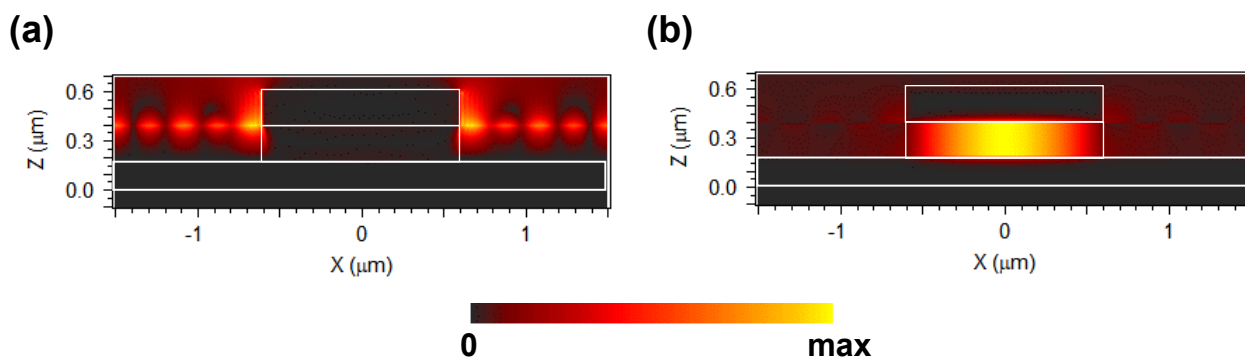


図 3-2-8-3-6 波長 6.0  $\mu\text{m}$  における(a)電界および(b)磁界分布 <sup>98</sup>

図 3-2-8-3-5 を図 3-2-8-3-2 の結果と比較すると、吸収モードが低減され、より連続的な吸収波長制御が可能となっている。また、図 3-2-8-3-6 を図 3-2-8-3-3 と比較すると hBN のハイパボリックフォノンモードが抑制されよりグラフェンを伝搬する表面プラズモンモードが明確になっていることがわかる。

以上のように、hBN とグラフェンによるメタマテリアル構造によって、高い吸収率(量子効率)をもち、中波長・長波長赤外線波長域で連続的に吸収波長を変化させることが可能な高性能波長選択型赤外線検出器の実現が期待できる。コンセプト図を図 3-2-8-3-7 に示す。

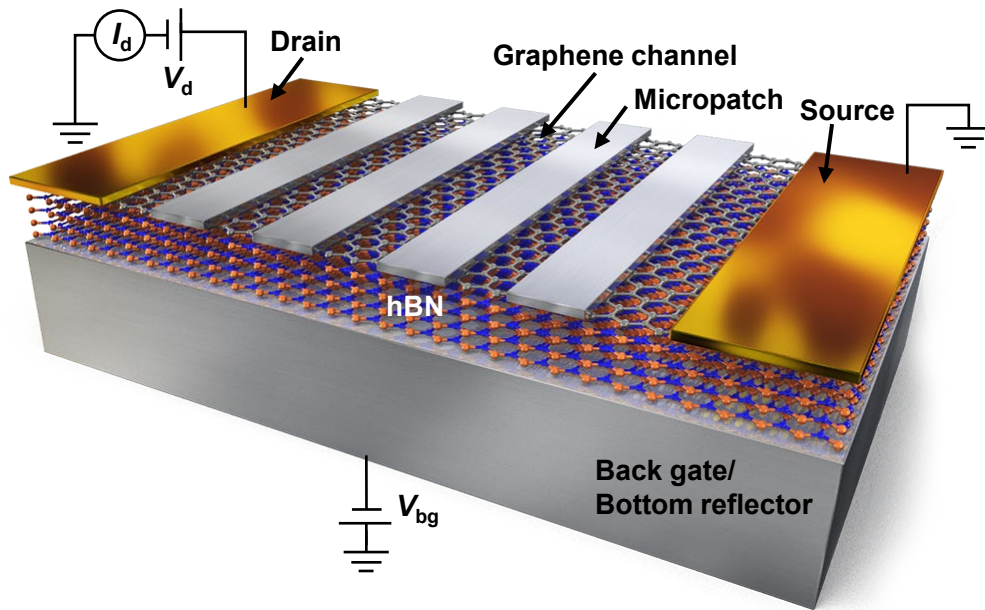


図 3-2-8-3-7 hBN/グラフェンを用いた高性能波長選択型赤外線検出器<sup>98</sup>

図 3-2-8-3-7 に示すように、赤外線検出器としては、マイクロパッチの左右両端に電極用のメタルを配置することでトランジスタ型の検出器が実現できる。

#### 3.2.8.4 まとめ

本項では、プラズモン共鳴を用いたグラフェン検出器の高性能化ならびに高機能化(波長選択)の基礎検証を行った。以下にまとめる。

- (1) GNR を用いることで、グラフェンの微細パッチ形状と同様のプラズモン共鳴を発生させることが可能である。
- (2) グラフェンプラズモンの効果により吸収率(量子効率)が大幅に増強する。
- (3) GNR を用いたメタサーフェス構造を提案した。
- (4) GNR メタサーフェス構造において、GNR のケミカルポテンシャルによって検出波長が電氣的に制御可能であることを示した。また吸収率は最大 100%が可能である。
- (5) GNR メタサーフェス構造においては、グラフェンプラズモンとファブリペロー共鳴の効果により吸収が増強される。
- (6) GNR メタサーフェス構造において、GNR を多層化することで、多波長検出が可能である。
- (7) GNR に強く入射電磁波が局在することから、等価的に画素断面積の低減が可能である。これは暗電流の低減、ノイズの低減を意味するため、グラフェンプラズモンによる検出器性能の向上、高温動作が期待できる。
- (8) hBN/グラフェンによるメタマテリアル構造により、中波長・長波長赤外線波長域で波長選択検出が可能であり、吸収率の最大は約 100%である。
- (9) hBN をグラフェンの下地に用いることでグラフェンの高い移動度が保持されるため、検出器の高性能化が期待できる。
- (10) hBN/グラフェンによるメタマテリアル構造では hBN のハイパボリックフォノンモードの影響が現れるが、hBN の形状を最適化することでその影響を低減可能である。
- (11) hBN/グラフェンのメタマテリアル構造により、高性能波長選択型赤外線検出器の実現が期待できる。

### 3.3 ③アレイ構造の試作検討

#### 3.3.1 はじめに

本節では、高性能グラフェン赤外線センサをアレイ化し、画像センサを実現するための検討をまとめる。特に、小規模アレイセンサ、VGA フォーマット以上のアレイセンサ化、ハイブリッド接合、画像評価設備についてまとめる。

#### 3.3.2 小規模アレイセンサ

##### 3.3.2.1 実装工程の検討

本項ではグラフェンのアレイイメージセンサ応用への試みとして、グラフェン FET (Field Effect Transistors) の小規模アレイ素子の試作と、真空実装プロセスの検討について述べる。アレイ状に配置したグラフェン FET 構造を構築し応答評価を行うことで、素子間の応答特性の違いの検証や、作製プロセスの最適化による素子のロバスト化が見込める。特に、実用上重要な実装工程のグラフェンへの影響は未知であるため、先行して検証することは、グラフェン光検出器の設計ならびに製品化に対しても意義が大きい。そこで、グラフェン FET の小規模アレイ素子を作製し、真空実装した。

#### 真空実装の仕様

グラフェン小規模アレイ素子の真空実装には、弊社で量産している非冷却赤外線センサ素子と同条件のプロセスを適用した。汎用 LCC (Leaded Chip Carrier) 48 セラミックパッケージ (KD-DB1M51、京セラ、図 3-3-2-1-1(a)) に Ag ペーストを用いてダイアタッチしたのち、Al ワイヤ結線する。真空引き後、セラミックパッケージを封止リッドと AuSn シール材で接合し、封止リッド上に光学窓 (図 3-3-2-1-1(b)) を設置し、真空実装を完了する。真空実装のためのチップ寸法及び制限仕様を以下にまとめる。

- (1) チップサイズ：9 mm×9 mm
- (2) チップ裏面状態：裏面研磨及び Ti/Ni/Au メタライズ
- (3) ワイヤボンディング用電極パッド数：33 個
- (4) ワイヤボンディング用電極パッドピッチ：515  $\mu\text{m}$
- (5) ワイヤボンディング用電極パッドサイズ：120  $\mu\text{m}$  角

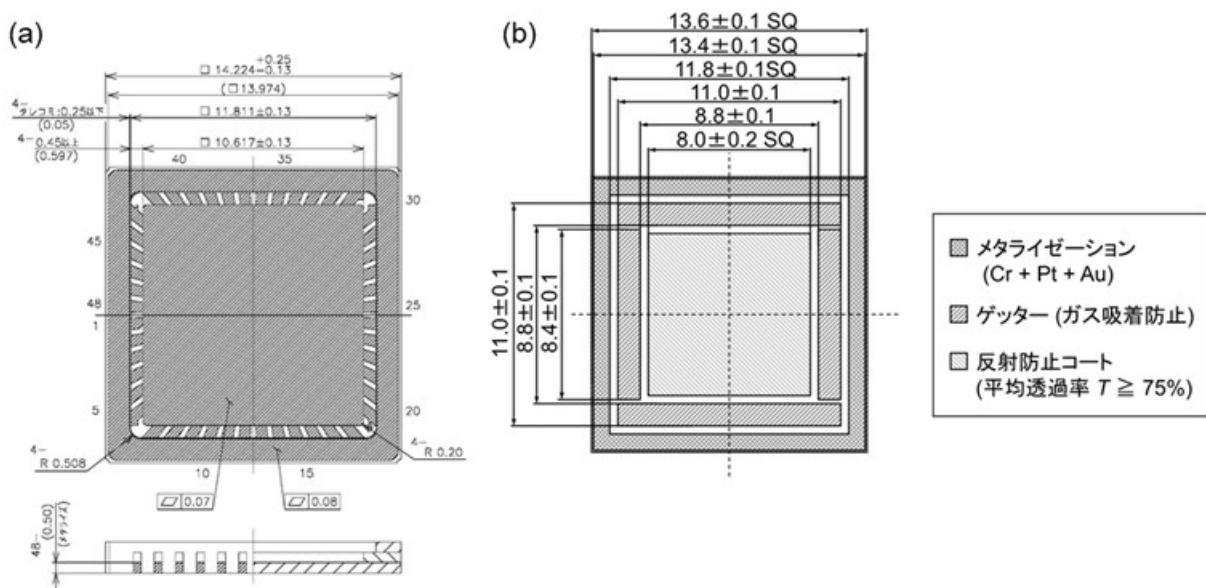


図 3-3-2-1-1 真空パッケージ寸法図。(a) LCC84 パッケージ。(b) パッケージ上グリッド光学窓。



## アレイ構造の設計

真空実装に対応可能なグラフェン小規模アレイ構造を設計した。図 3-3-2-1-2 にグラフェン小規模アレイ構造の配線図 (フォトマスク) を示す。配線図の描画には Virtuoso (Cadence Design Systems, Inc.) を用いた。グラフェン FET はソース電圧の印加と、光電流の取り出しのために最低でもソース電極とドレイン電極の二つの電極を必要とする。セラミックパッケージの電極数が 33 に制限される (図 3-3-2-1-2 (a)) ことから、4x4 (図 3-3-2-1-2 (b)) 及び 5x5 (図 3-3-2-1-2 (c)) の二種類の画素数でアレイ構造を設計した。ソース電圧は 4x4 画素構造においては各画素毎に供給され、5x5 画素構造においては行ごとに共通し供給される。各画素をパッケージング後の光学窓内側に位置するように配置した。また、1) グラフェン FET 部構造・配置の改良を容易とするため広い画素領域を用意すること、2) 単層グラフェンの転写を容易とするためチップ中央に画素を集積すること、の二点の条件を満たすために 1100  $\mu\text{m}$  四方と 700  $\mu\text{m}$  四方の二種類の画素サイズを定めた。但し、ここでの画素サイズは、複数のグラフェン FET を配置するユニット単位の大さを意味し、光電変換部であるグラフェンチャネル領域は画素中の 10 $\times$ 30  $\mu\text{m}$  領域である。各画素内部にはグラフェン FET と、パッケージング前に電流電圧特性を計測するためのチャネル用電極が配置されている。更に、暗電流の計測と差分による光電流の検出を目的として、5 $\times$ 5 画素構造においては、外部光が入射しないチップ上部に二画素を別途配置した。配線及び画素情報を以下にまとめる。

- (1) 配線太さ : 10  $\mu\text{m}$
- (2) 配線ピッチ : 20  $\mu\text{m}$
- (3) 各画素サイズ : 1100 x 1100  $\mu\text{m}$  (4x4 画素、5x5 画素)、 700 x 700  $\mu\text{m}$  (5x5 画素)
- (4) 画素ピッチ : 200 $\mu\text{m}$

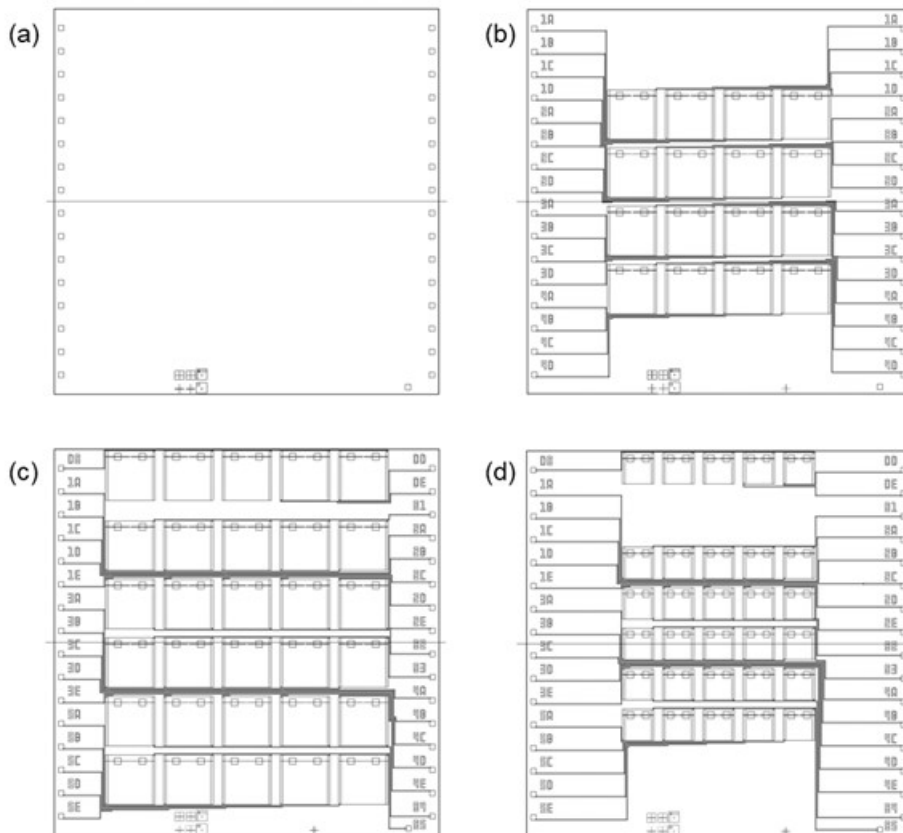


図 3-3-2-1-2 真空パッケージングへ実装するためのグラフェンアレイ構造の配線図。(a) ワイヤボンディング用電極パッド。(b) 4x4 画素構造。ソース電圧を各画素毎に供給する。(c, d) 5x5 画素構造。ソース電圧を同行の画素に対して共通供給する。チップ上部に暗電流の計測のために別途二画素を配置、結線した。

### 小規模アレイ素子の作製

図 3-3-2-1-3 にグラフェン小規模アレイ構造の模式図を示す。基板には熱酸化膜 ( $\text{SiO}_2$ ) を形成した Si 基板を用いた。アレイ構造はグラフェン FET、ワイヤボンディング用電極パッド、配線の 3 つから構成される。まず、グラフェン FET は単層グラフェンとチャンネル用電極からなる。グラフェンチャンネル部には  $10 \times 30 \mu\text{m}$  の単層グラフェンを用いた。これまでに、単層グラフェンとの良好な接着が得られていることから、チャンネル用電極には Cr 10 nm/Au 30 nm 金属膜を用いた。次に、グラフェン FET 部とワイヤボンディング用電極パッドを接続する配線を形成した。配線の構成については知見がないものの、チャンネル用電極との接続を考慮し、チャンネル用電極と同プロセス・同工程で Cr 10 nm/Au 30 nm 金属膜を形成した。

また、真空パッケージング実装のために、チップの外周部にワイヤボンディング用電極パッドを形成した。ワイヤボンディング用電極パッドについても配線及びチャンネル用電極との接続を考慮し、配線・チャンネル用電極と同プロセス・同工程で下地となる Cr 10 nm/Au 30 nm 金属膜を形成した後に、上部に金属膜を形成した。ワイヤボンディングには、ボンディング強度を維持するために 500 nm 以上の金属膜が電極パッドとして必要となることから、上記の Cr 10 nm/Au 30 nm 金属膜の上に少なくとも 460 nm の金属膜を形成しなければならない。金属膜の材料には、これまでの実績から、AlSi に加えて、下地と同材料である Cr/Au 金属膜の計二種類を選択した。これは、異種金属の接合時に生じる接触不良や電気抵抗の増加を危惧してのことである。AlSi 460 nm または Cr60 nm/Au 400 nm を用い、下地と併せて厚み 500 nm のワイヤボンディング用電極パッドを形成した。

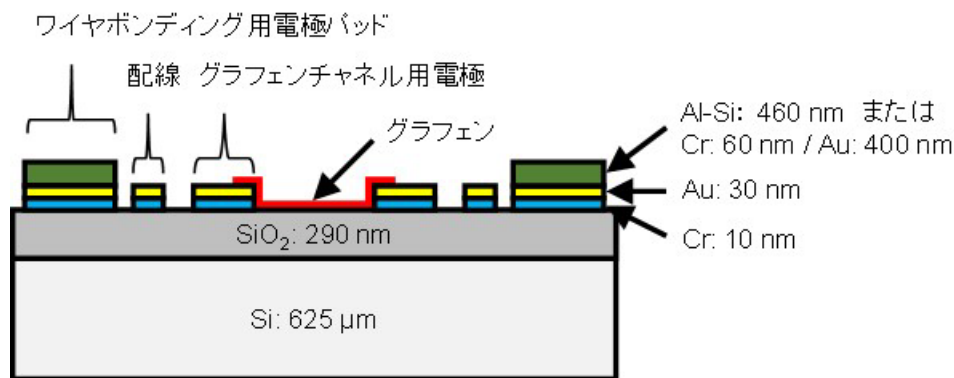


図 3-3-2-1-3 グラフェン小規模アレイ素子の模式図。

図 3-3-2-1-4 にグラフェン小規模アレイ素子の作製プロセスを示す。具体的な手順は下記の通り。

### フォトレジストによるパターン形成

フォトレジストを塗布した後に露光、現像することで電極と配線のレジストパターンを形成した。まず、コータデベロッパ(CDS-630、Canon) を用いて 6 インチ Si 基板にヘキサメチルジシラザン (HMDS) を塗布した。HMDS は基板表面の OH と反応し基板表面を疎水性にすることから、続いて塗布するレジストの密着性が向上する。次に、リフトオフ用のフォトレジストとして AZ1500 (38 CP、MicroChemicals) をスピコート (5 krpm、3~5 sec) した。スピコート後のフォトレジストの膜厚は  $1.8 \mu\text{m}$  である。AZ1500 は現像した際に感光しなかった部分が残るポジ型のレジストである。その後、フォトレジストを  $100^\circ\text{C}$  90 sec プリベーキングした。レジストを成膜した基板をステップ露光機 (1500MVS, Ultra Step) を用いて  $140 \text{ mJ/cm}^2$  出力で露光した。最後に、コータデベロッパを用いて現像液 (AZ300MIF:2.38%) で現像した。

### 電極、配線の成膜

作製した基板上パターンに対してスパッタ成膜法により金属膜を成膜した。スパッタ成膜法は、

基板に堆積させる金属材料をターゲットとして Ar などの不活性元素イオンを衝突させることで、エネルギーを得たターゲット金属材料原子を基板上に成膜する方法である。本成膜法により、グラフェンチャンネル用電極、配線、そしてワイヤボンディング用電極パッドの下地となる Cr/Au 金属膜を成膜した。スパッタ装置 (SPL-500L, キヤノンアネルバ) を使用し、Cr 金属膜を 2 Å/sec、Au 金属膜を 4 Å/sec の速度で成膜することで、Cr 10 nm/Au 30 nm 金属膜を成膜した。

### 電極リフトオフ及びレジスト除去

リフトオフによって電極、配線部の金属膜を形成した。リフトオフは、基板表面のフォトリジスト及びレジストパターン上の金属膜を除去することで、基板上のレジストパターン以外の部分に対して金属膜のパターンを形成する手法である。リフトオフフォトリジストを除去して不要な金属膜を取り除いた。基板をアセトン中に浸漬し、2 min 超音波洗浄した。アセトンを交換した後、アセトン、イソプロピルアルコール (IPA)、純水中でそれぞれ 1 min 超音波洗浄、20 sec 浸漬、1 min 浸漬し、スピンドライヤーを用いて基板を乾燥した。

上記の工程をワイヤボンディング用電極パッドの上部層 (Al-Si 460 nm または Cr 60 nm/Au 460 nm 金属膜) 形成のため再度繰り返すことで、グラフェン FET レイ構造の電極及び配線構造を作製した。

### ダイシング

電極と配線を形成した基板を切り分けた。ダイシングソー (DAD3350, DISCO) を用いて 6 インチ Si 基板を 9 mm 角チップにダイシングした後、顕微鏡で観察した。

### 単層グラフェンの成膜

作製したチップ表面に転写法を用いて単層グラフェンを成膜した。本手法では CVD (Chemical Vapor Deposition) 法により銅箔上に析出した単層グラフェンを純水中で評価素子へ転写した。まず、グラフェンの保護膜となるレジスト液を調製した。ポリメタクリル酸メチル樹脂 (PMMA, 182265-25G, Sigma-Aldrich) を電子天秤 (EB-430SW, 島津製作所) を用いて 15 g 秤量し、30 mL のクロロベンゼン (和光特級、和光純薬株式会社) 中に室温、一晩かけて溶解した。

### 銅箔上グラフェンの表面保護

PMMA 液を塗布することで、グラフェン表面を保護した。熱剥離テープ上に貼付した銅箔上グラフェンに対して、PMMA 液を二回スピコート (500 rpm 10 sec、4 krpm 40 sec) した (図 3-3-2-1-6 (a))。ホットプレート上に試料を移し 150°C 1 min 加熱することで、熱剥離テープと銅箔グラフェンを解離し、また、PMMA を硬化した。

### 銅箔のウェットエッチング

転写可能なグラフェンを得るために、銅箔をウェットエッチングした。銅箔グラフェンを 0.1 g/mL ペルオキシニ硫酸アンモニウム水溶液上に静置した (図 3-3-2-1-6 (b))。エッチングの対象である銅箔の裏面にアモルファスカーボンが残っていると、ウェットエッチングが阻害される。静置から 10-20 分後、銅箔が完全に溶解する前に試料を超純水上へ移し、銅箔裏面のアモルファスカーボンを除去した。銅箔グラフェンを 0.03 g/mL ペルオキシニ硫酸アンモニウム水溶液上に 3 h 静置し、銅箔を完全にエッチングした。

### 基板への転写

スライドガラスとピペットを用いて、基板上にグラフェンを転写した。チャンネル部を形成するための O<sub>2</sub> エッチングの直前に Si 基板をアセトン洗浄し、単層グラフェン表面の PMMA を取り除いた。

### フォトリジストによるグラフェンチャンネル部パターン形成

チャンネル部以外の単層グラフェンをエッチングするために、チャンネル部分にフォトリジストパターンを形成した。チップを 150°C、5 min プリバークし、チップ表面の水分を除去した。スピン

コータ(1H-D7、Mikasa)を用いてチップ表面にフォトレジスト(OFPR800、東京応化工業)をスピンドコート(500 rpm 10 sec、4 krpm 40 sec、5 krpm 2 sec)した後、90°C、5 min プリベーキングを行った。チップ表面をコンタクト露光機(MA-20、MIKASA)を用いて露光し、現像液(2.38%NMD-3、東京応化工業)に22.5~23.5°C、30 sec 浸漬した後、純水中に10 sec 浸漬しチップを現像した。現像後、窒素ブローしチップを乾燥した。

### グラフェンのエッチング及びレジスト除去

チャンネル部以外のグラフェンを反応性イオンエッチング (RIE: Reactive ion etching) により除去した。チップをエッチング装置 (RIE-10NR、サムコ株式会社) 中に設置し、O<sub>2</sub> 雰囲気下においてガス流量 60 sccm、ガス圧 4 Pa、プラズマ出力 20 W、20 sec の条件でエッチングした。エッチング後、1-メチル-2-ピロリドン (100574、Sigma-Aldrich (Merck millipore))、アセトン、IPA 中でそれぞれ 10 min、20 sec、20 sec 浸漬し、チップ表面に残存するフォトレジストを除去した。窒素ブローしチップを乾燥した後、顕微鏡で検査した。単層グラフェンを転写した基板表面の光学顕微鏡像を図 3-3-2-1-7 に示す。エッチング前においては、グラフェンがチップ表面全体に転写されていることを確認した (図 3-3-2-1-7(a))。同チップに対して O<sub>2</sub> エッチングを行うことで電極間のチャンネル部にグラフェンを形成した (図 3-3-2-1-7 (b))。チャンネル部の単層グラフェンには特に気泡や欠損は見られず、良好な表面状態のグラフェンチャンネルを形成できた。

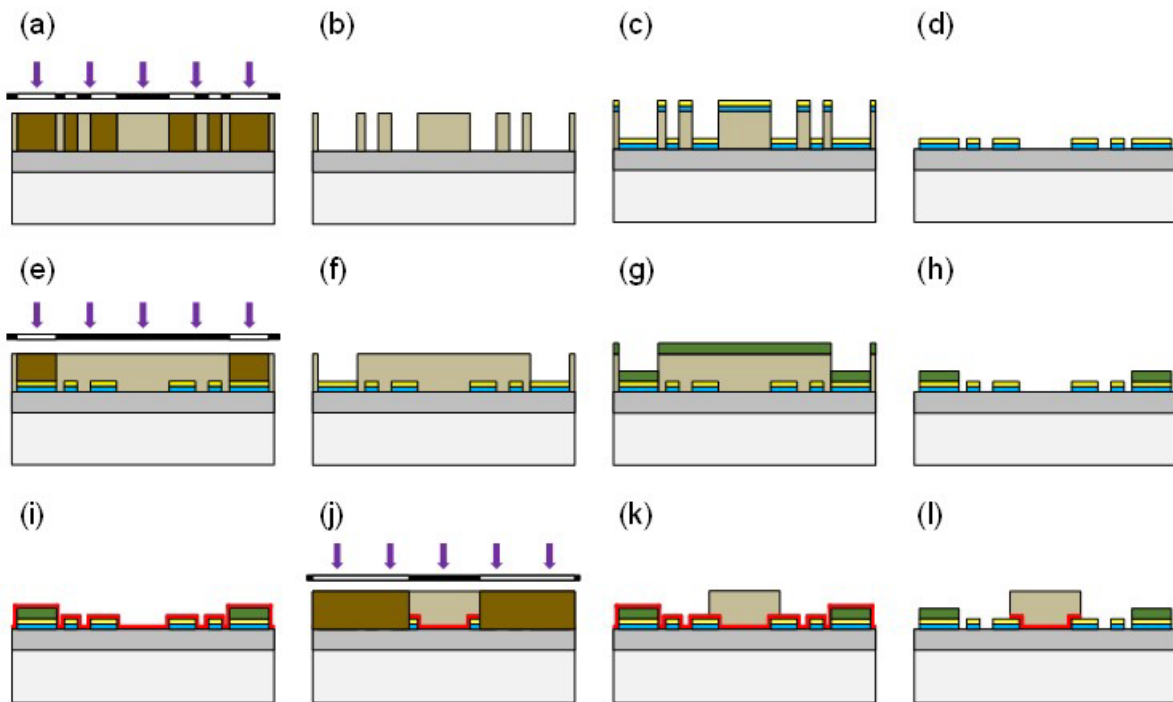


図 3-3-2-1-4 グラフェンアレイ構造の作製プロセス。(a) Si 基板上へのレジスト成膜及びフォトマスクパターンの露光。(b) 現像。ワイヤボンディング用電極パッド・配線・グラフェンチャンネル用電極のパターンの形成。(c) Cr/Au 金属膜の成膜。(d) リフトオフ。Cr/Au 金属膜によりワイヤボンディング用電極パッド・配線・グラフェンチャンネル用電極の形成。(e) レジスト成膜及びフォトマスクパターンの露光。(f) 現像。ワイヤボンディング用電極パッドのパターンの形成。(g) AlSi または Cr/Au 金属膜の成膜。(h) リフトオフ。Cr/Au/AlSi または Cr/Au/Cr/Au 金属膜によりワイヤボンディング用電極パッドの形成。(i) チップ全体への単層グラフェンの転写。(j) レジストの成膜及びフォトマスクパターンの露光。(k) 現像。グラフェンチャンネルのパターンの形成。(l) O<sub>2</sub> エッチングによるチャンネル部以外のグラフェンの除去。

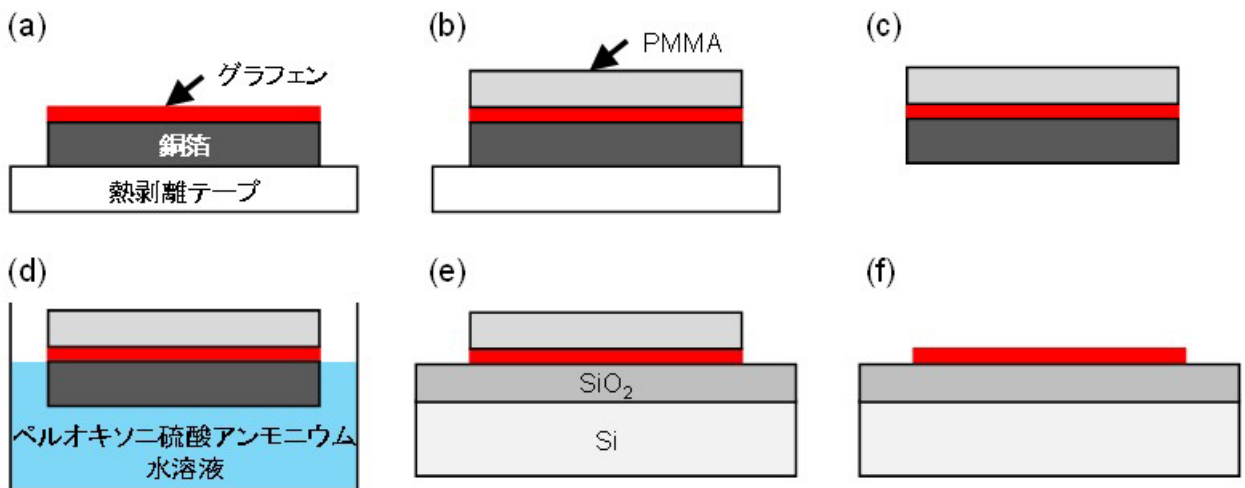


図 3-3-2-1-5 単層グラフェン転写プロセス。(a) 銅箔への熱剥離テープの貼付。(b) グラフェン上へのポリメタクリル酸メチル樹脂 (PMMA) スピンコート。(c) 加熱。PMMA を硬化し、また、熱剥離テープを剥離した。(d) ウェットエッチング。ペルオキシニ硫酸アンモニウム水溶液中で銅箔をエッチングした。(e) 基板への転写。(f) 洗浄。アセトンで洗浄し PMMA を除去した。

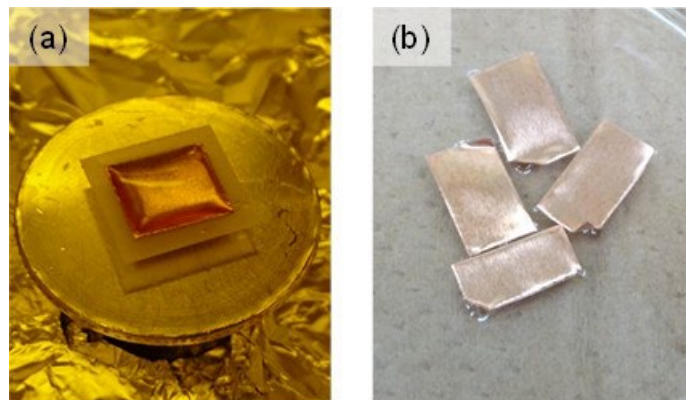


図 3-3-2-1-6 転写作業の写真。(a) 銅箔グラフェンへの PMMA スピンコート。(b) ペルオキシニ硫酸アンモニウム水溶液を用いた銅箔ウェットエッチング。

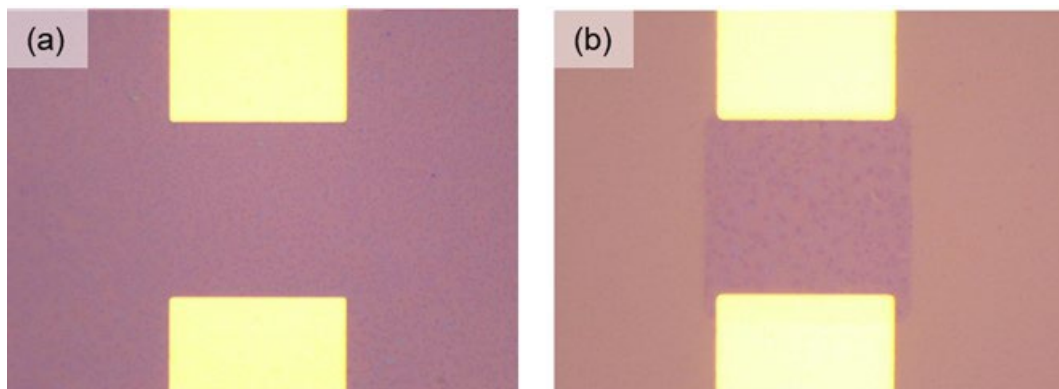


図 3-3-2-1-7 単層グラフェンのエッチング前後における光学顕微鏡像。



作製したグラフェン小規模アレイ構造の光学顕微鏡像・SEM 像を図 3-3-2-1-8 に示す。配線が良好に形成された一方で、グラフェンチャンネル用電極の表面には多くの傷と、エッジ部分の荒れが見られた。スパッタ成膜において各部分の成膜が均一でなかったこと、またリフトオフプロセスによる損傷があったためだと考えられる。

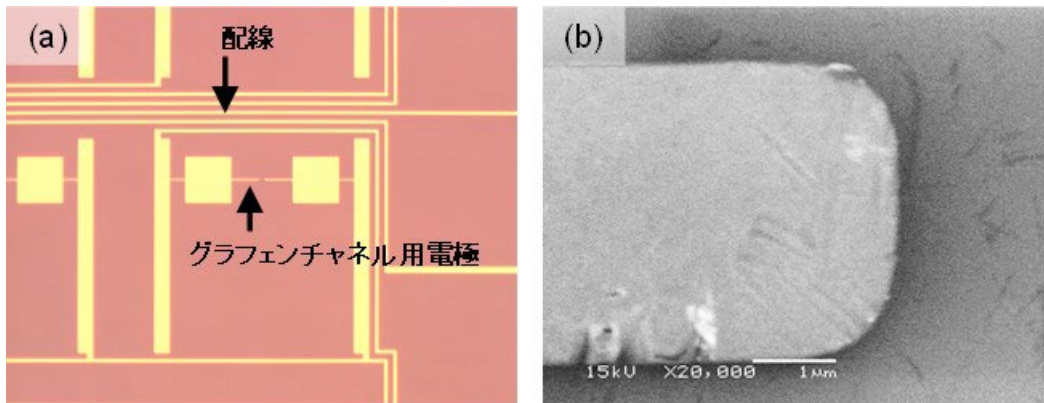


図 3-3-2-1-8 グラフェン小規模アレイ素子の光学顕微鏡像及び走査型電子顕微鏡 (SEM) 像。

ワイヤボンディング用電極パッドの走査型電子顕微鏡像を図 3-3-2-1-9 に示す。Cr/Au/AlSi 金属膜で形成される電極の多くで、Au-AlSi 層の間で剥離が生じていることが分かった (図 3-3-2-1-9 (a, b))。Au と AlSi 層の密着性が低く、剥離したと考えられる。各金属膜の密着性を大きくするために Cr を密着層として Au-AlSi 層間に形成したものの、依然 AlSi 層の剥離が観察された。以上より、リフトオフにより形成した AlSi 層はワイヤボンディング用電極パッドの材料に適さない。図 3-3-2-1-9 (c, d) に Cr/Au/Cr/Au 金属膜で形成したワイヤボンディング用電極パッド周辺の光学顕微鏡・SEM 像を示す。剥離やひびのない良好な電極が得られたことから、ワイヤボンディング用電極パッドの材料には Cr/Au が適していることがわかった。以上より、ワイヤボンディング用電極パッドの最表面部に Au 金属膜を採用することとした。

グラフェンチャンネル部の光学顕微鏡像を図 3-3-2-1-10 に示す。チャンネル用電極間にグラフェンが成膜されていることが確認できる。一方で、画素サイズ 1100  $\mu\text{m}$  四方、5x5 画素を有するアレイチップの端部の画素中において、レジスト残渣や穴が開いているなど、グラフェンを成膜できていないチャンネル部が多く観察された。レジスト塗布むらや、ピンセットによるチップの取り扱いによって生じたものだと考えられる。全画素のチャンネル部が機能するチップを作製するためには、画素サイズを小さくしチップ中央に全画素を集積させるほか、画素内に複数のチャンネルを形成するなど、チャンネル部の歩留まりを向上させる必要がある。

チャンネル部に転写したグラフェンの品質を Raman 分光法により評価した。炭素原子層数の違いによって Raman 信号ピーク位置、強度比等が鋭敏に変化することから、Raman 分光法はグラフェン層数の簡便かつ非破壊での評価法として有用である。成膜したグラフェンの Raman スペクトルを図 3-3-2-1-11 に示す。炭素原子の  $\text{sp}^2$  混成軌道由来の G バンド ( $1580 \text{ cm}^{-1}$ ) 及び、結晶欠陥や端面における炭素結合破断に由来する 2D バンド ( $2700 \text{ cm}^{-1}$ ) 付近において、それぞれピークを確認した。グラフェンの Raman スペクトルでは、G バンドピーク値が炭素原子層数に比例し増加し、また、2D バンドのスペクトル幅が層数増加に伴って広がる。取得した Raman スペクトルでは G バンドピーク値が 2D バンドピーク値よりも小さく、また、2D バンドのスペクトル線幅が細いことから、チップ上に成膜されているグラフェンが単層グラフェンであることが分かる。以上より、単層グラフェンがチャンネル部に形成されていることを確認した。



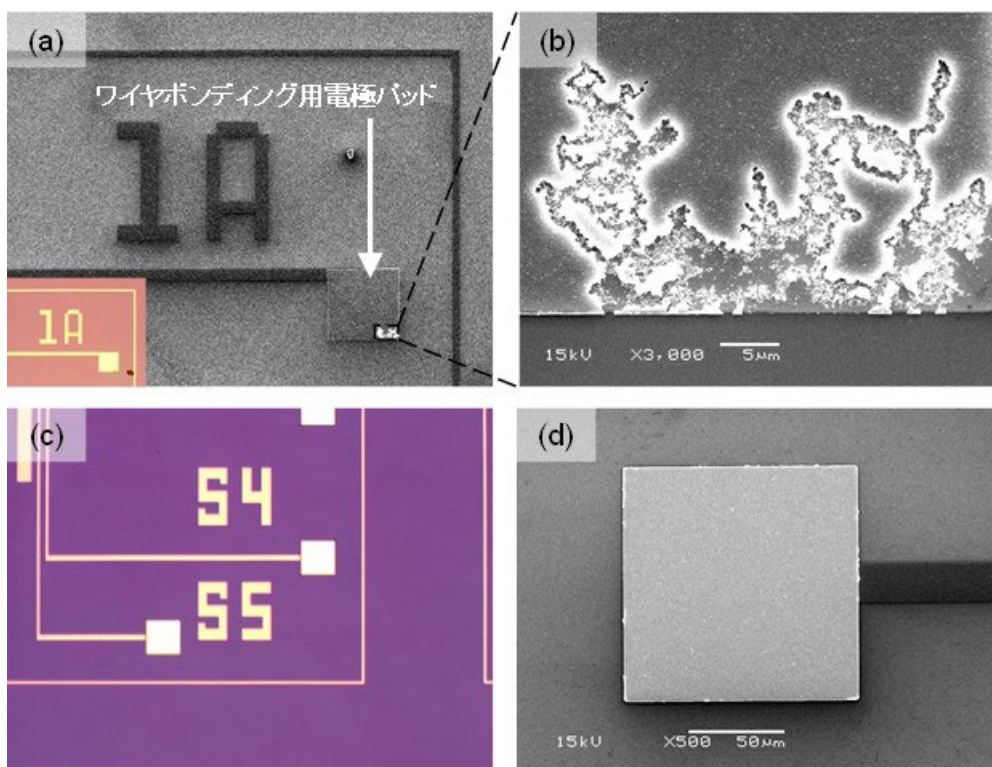


図 3-3-2-1-9 グラフェン小規模アレイ素子の光学顕微鏡像及び走査型電子顕微鏡 (SEM) 像。ワイヤボンディング用電極パッドの最上層に AlSi 金属膜(a,b)と Au 金属膜(c,d)を用いた。

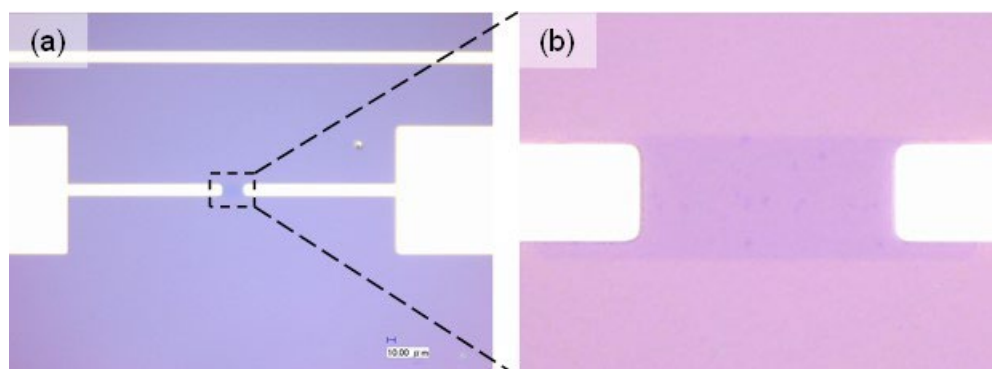


図 3-3-2-1-10 グラフェンチャンネル部の光学顕微鏡像。

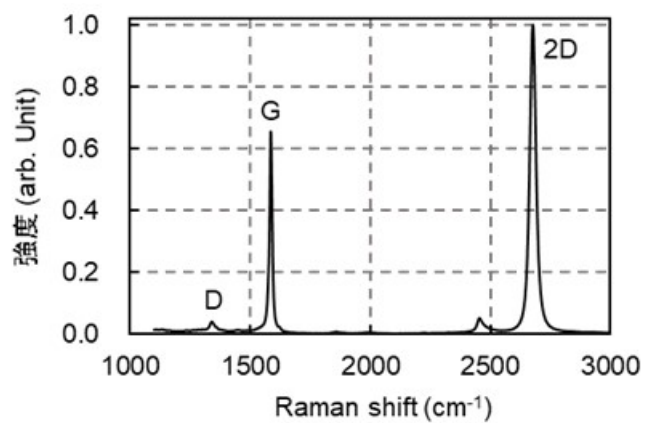


図 3-3-2-1-11 グラフェンチャンネル部の Raman スペクトル。

作製したグラフェン FET レイ構造の電流電圧特性を計測した。Si 基板底部よりバックゲート電圧  $V_{bg}$  を印加した真空プローバのプローバ針位置を調整し、チャンネル用電極、配線、そしてワイヤボンディング用電極パッドを経由した際のドレイン電流  $I_d$  の変化を調べた。取得したグラフェン FET の  $I_d$ - $V_{bg}$  特性を図 3-3-2-1-12 に示す。ドレイン電圧  $V_d$  は 0.1 V に設定した。チャンネル電極経由で検出する電流値と比べて、配線やワイヤボンディング用電極パッドを経由し検出する電流値が半分程度に減衰することを確認した。

配線部の抵抗により、素子部へ印加される実効電圧は降下する。配線部の抵抗値  $R$  [ $\Omega$ ] は、

$$R = \frac{\rho}{t} \times \frac{L}{W} \quad (3.3.2.1.1)$$

で表される。ここで  $\rho$  は配線部を形成する金属の抵抗率 [ $\Omega \cdot \text{m}^{-1}$ ]、 $t$  は配線部の膜厚 [ $\text{m}$ ]、 $L$ 、 $W$  はそれぞれ配線の長さおよび幅 [ $\text{m}$ ] である。配線部における電圧降下値と、グラフェンチャンネルに印加される実効ドレイン電圧を図 3-3-2-1-12 (b) に示す。ここで、ドレイン電圧を 0.1 V、ダーク電流を 50  $\mu\text{A}$ 、チャンネルの位置する画素を、アレイ構造内でもワイヤボンディング電極から最も遠距離に位置する 4A 画素部と仮定した。Au 30 nm 金属膜を配線として用いた場合、配線抵抗による電圧降下によって、グラフェンチャンネルには 0.1 V のドレイン電圧のうち 0.037 V しか印加されない。本計算結果は素子の  $I_d$ - $V_{bg}$  特性とよく一致する。配線部における電圧降下を防ぐためには、配線幅、配線厚み、または両方を調整することによって配線抵抗を低減する必要がある。

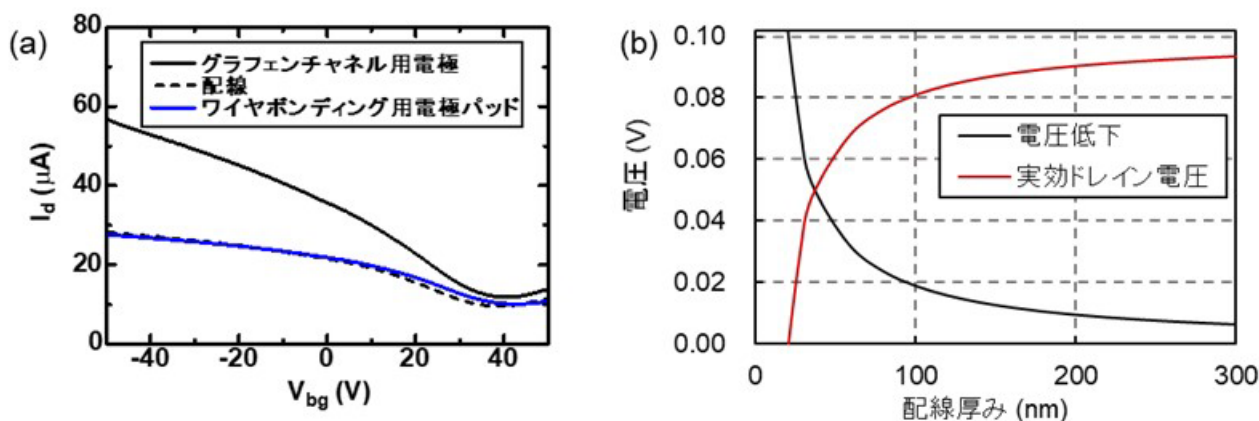


図 3-3-2-1-12 グラフェンチャンネル用電極、配線、そしてワイヤボンディング用電極パッドに電気接続し取得したグラフェンチャンネル部の  $I_d$ - $V_{bg}$  特性。(b) 配線部抵抗によって生じる電圧降下値と、グラフェンチャンネル部に印加される実効ドレイン電圧の計算結果。

### 小規模アレイ構造の改良

以上の結果をふまえ、小規模アレイ構造を改良した。配線構造における変更点及び目的は以下の三点である。

- (1) チップ中央部への画素集約：チャンネル部形成時のグラフェンチャンネル部の損傷防止
- (2) 画素内におけるグラフェンチャンネル部の複数の形成：画素部の歩留まり向上
- (3) テストパッドの追加：真空パッケージング前の素子評価

図 3-3-2-1-13 にグラフェン FET アレイ構造の配線図 (フォトマスク) を示す。画素部サイズを  $5 \times 5$  画素構造では 700  $\mu\text{m}$  四方に縮小し、チップ中央へ画素を集積した。また、各画素内に三つの

チャンネル部を形成することで、画素部の生存率向上を目指した。更に、ワイヤボンディング用電極パッドとグラフェンチャンネル部に、真空パッケージング前の素子応答評価を行うためのテストパッドを追加した。

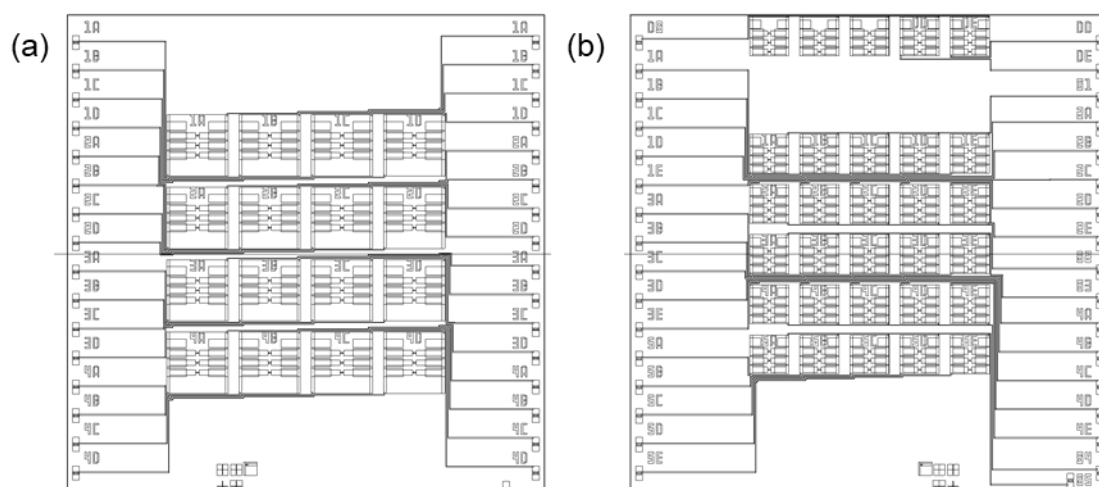


図 3-3-2-1-13 グラフェン小規模アレイ構造の配線図。(a) 4x4 画素構造。画素サイズ：1100  $\mu\text{m}$  四方。(b) 5x5 画素構造。画素サイズ：700  $\mu\text{m}$  四方。

図 3-3-2-1-14(a) にグラフェン小規模アレイ構造の模式図を示す。作製プロセスにおける変更点及び目的は以下の三点である。

- (1) グラフェンチャンネル部の成膜法、リフトオフレジストの変更：平滑なグラフェンチャンネル用電極の作製
- (2) ワイヤボンディング用電極パッド最表面部への Au 層の成膜：剥離防止
- (3) 配線厚みの変更：チャンネル部への印加電圧降下の防止

グラフェン FET アレイ構造の作製プロセスを図 3-3-2-1-14 (b-m) に示す。平滑な表面を持つグラフェンチャンネル用電極の形成を目指し、リフトオフ専用レジスト (TLOR-P003HP、30 CP、東京応化工業株式会社) を用いパターン形成を行った。成膜法にはスパッタ法に加えて、真空蒸着法を採用し、Cr 10 nm/Au 30 nm 金属膜を形成した。配線とグラフェンチャンネル用電極とを良好に接合するため、配線をグラフェンチャンネル用電極の上部に被せて成膜した。また、配線とワイヤボンディング用電極パッドを同一工程で形成することで、電圧降下を防止するための厚い配線電極と、ワイヤボンディング用電極パッドを併せて形成した。金属膜には Cr 50 nm/Au 450 nm を用いた。

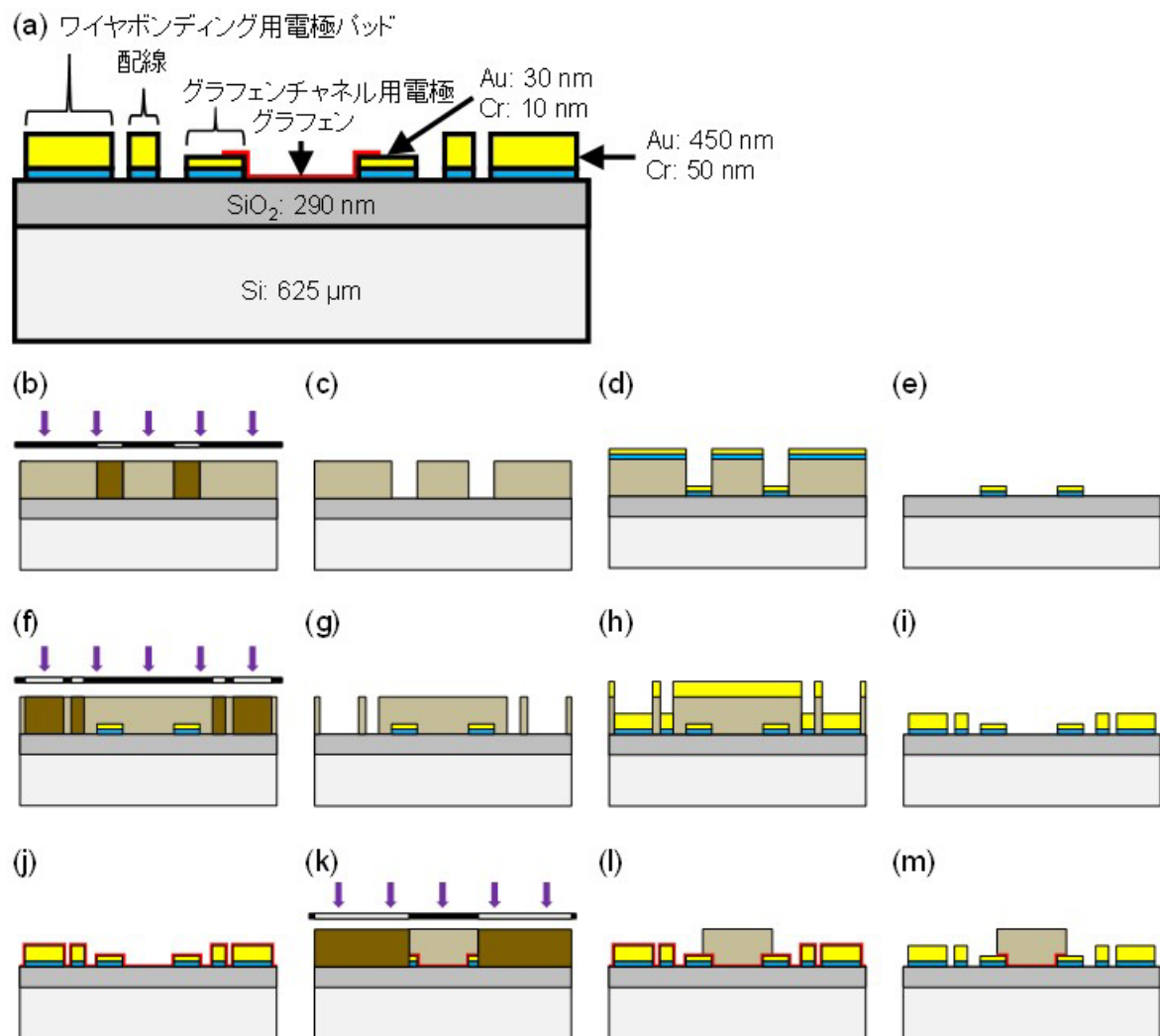


図 3-3-2-1-14 グラフェンアレイ構造 (a) 及び 作製プロセス (b-m)。(b) Si 基板上へのレジスト成膜及びフォトマスクパターンの露光。(c) 現像。グラフェンチャンネル用電極のパターンの形成。(d) Cr・Au 金属膜の蒸着。(e) グラフェンチャンネル用電極のリフトオフ形成。(f) レジスト成膜及びフォトマスクパターンの露光。(g) 現像。ワイヤボンディング用電極パッド・配線のパターンの形成。(h) Cr-Au 金属膜の蒸着。(i) ワイヤボンディング用電極パッド・配線のリフトオフ形成。(j) グラフェンの転写。(k) レジストの成膜及びフォトマスクパターンの露光。(l) 現像。グラフェンチャンネルパターンの形成。(m) O<sub>2</sub> エッチングによるチャンネル部以外のグラフェンの除去。

図 3-3-2-1-15 に作製したグラフェン小規模アレイ構造の光学顕微鏡像・SEM 像を示す。光学顕微鏡像 (図 3-3-2-1-15 (a, b)) より、ワイヤボンディング用電極パッド、配線、グラフェンチャンネル、テストパッドが形成されていることを確認した。図 3-3-2-1-15 (c, d) にスパッタ法及び真空蒸着によって形成されたグラフェンチャンネル用電極の SEM 像を示す。スパッタ法で成膜された電極表面が傷や端面の荒れを持つのに比べて、真空蒸着で成膜された電極がより滑らかな表面を持ち、また端面に金属膜のバリがないことを確認した。図 3-3-2-1-15 (e, f) にワイヤボンディング用電極パッドの SEM 像を示す。Cr 50 nm/Au 450 nm 金属膜よりなる電極は、表面に傷や層剥がれなどなく良好に形成されていることを確認した。電極表面の拡大図からも、剥離等は確認されなかった。

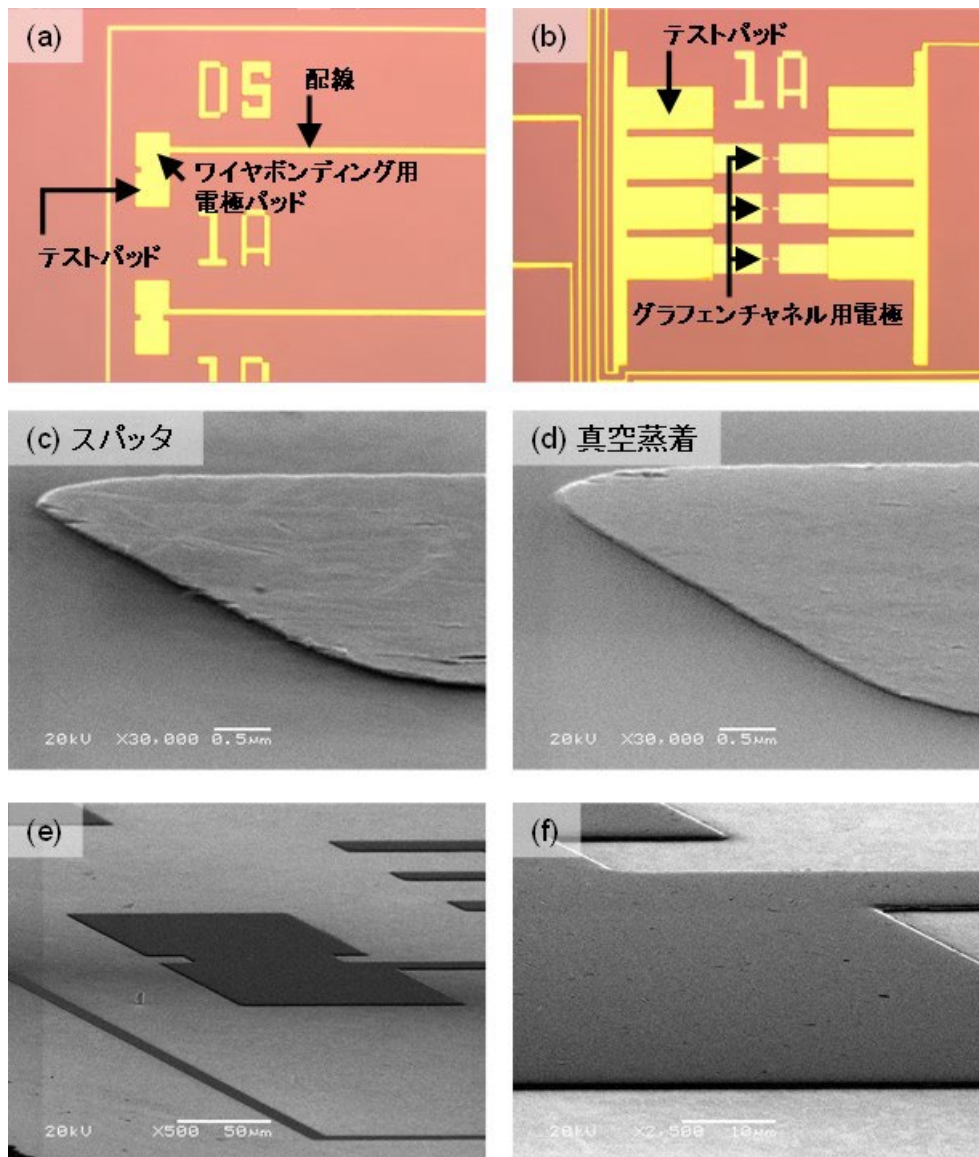


図 3-3-2-1-15 グラフェンアレイ構造の光学顕微鏡像 (a, b) 及び SEM 像 (c-f)。(a) ワイヤボンディング用電極パッド周辺の顕微鏡像。(b) グラフェンチャネル部周辺の顕微鏡像。(c) スパッタ法、(d) 真空蒸着によって成膜されたグラフェンチャネル用電極の SEM 像。(e, f) ワイヤボンディング用電極パッドの SEM 像。

### 真空パッケージング実装

作製したグラフェン小規模アレイ素子を用いて、真空実装を検討した。表 3-3-2-1-1 に LCC48 パッケージと小規模アレイ素子の接続表を示す。撮像用の 5×5 画素に加えて、暗電流評価用の 2 画素を接続した。



表 3-3-2-1-1 LCC48 パッケージとグラフェン小規模アレイ素子の接続表。

| LCC48パッケージ<br>パッド番号 | グラフェン少数アレイ素子<br>パッド番号 | パッド位置 | 機能             |
|---------------------|-----------------------|-------|----------------|
| 3                   | D3                    | 左     | 1B画素 ドレイン電極    |
| 4                   | D2                    | 左     | 1A画素 ドレイン電極    |
| 5                   | D1                    | 左     | 暗電流評価素子共通ソース電極 |
| 7                   | D4                    | 下     | 1C画素 ドレイン電極    |
| 8                   | D5                    | 下     | 1D画素 ドレイン電極    |
| 9                   | D6                    | 下     | 1E画素 ドレイン電極    |
| 10                  | D7                    | 下     | 3A画素 ドレイン電極    |
| 11                  | D8                    | 下     | 3B画素 ドレイン電極    |
| 12                  | D9                    | 下     | 3C画素 ドレイン電極    |
| 13                  | D10                   | 下     | 3D画素 ドレイン電極    |
| 14                  | D11                   | 下     | 3E画素 ドレイン電極    |
| 15                  | D12                   | 下     | 5A画素 ドレイン電極    |
| 16                  | D13                   | 下     | 5B画素 ドレイン電極    |
| 17                  | D14                   | 下     | 5C画素 ドレイン電極    |
| 18                  | D15                   | 下     | 5D画素 ドレイン電極    |
| 19                  | D16                   | 右     | 5E画素 ドレイン電極    |
| 29                  | D17                   | 右     | 5行目共通ソース電極     |
| 30                  | D18                   | 右     | 4行目共通ソース電極     |
| 31                  | D19                   | 上     | 4E画素 ドレイン電極    |
| 32                  | D20                   | 上     | 4D画素 ドレイン電極    |
| 33                  | D21                   | 上     | 4C画素 ドレイン電極    |
| 34                  | D22                   | 上     | 4B画素 ドレイン電極    |
| 35                  | D23                   | 上     | 4A画素 ドレイン電極    |
| 36                  | D24                   | 上     | 3行目共通ソース電極     |
| 37                  | D25                   | 上     | 2行目共通ソース電極     |
| 38                  | D26                   | 上     | 2E画素 ドレイン電極    |
| 39                  | D27                   | 上     | 2D画素 ドレイン電極    |
| 40                  | D28                   | 上     | 2C画素 ドレイン電極    |
| 42                  | D29                   | 上     | 2B画素 ドレイン電極    |
| 43                  | D33                   | 左     | 暗電流評価素子        |
| 45                  | D32                   | 左     | 暗電流評価素子        |
| 46                  | D31                   | 左     | 1行目共通ソース電極     |
| 47                  | D30                   | 左     | 2A画素 ドレイン電極    |

まず、小規模アレイ素子を 270°C 1 h 加熱した後に Ag ペーストを用いてセラミックパッケージ (KD-DB1M51, 京セラ) にマウントした。ペーストを固着するために 150°C 2 h 加熱しマウントキュアを行った。次に、各画素上のグラフェン FET をチップ上に形成したワイヤボンディング用電極パッドを介してパッケージにワイヤボンディングした(図 3-3-2-1) 16)。真空引き後、セラミックパッケージを封止リッドと AuSn シール材で接合した。最後に、封止リッド上にはんだ粹付き光学窓 (CZ Si, 500µm 厚 AR コート有り, 日本真空光学) を圧着した。

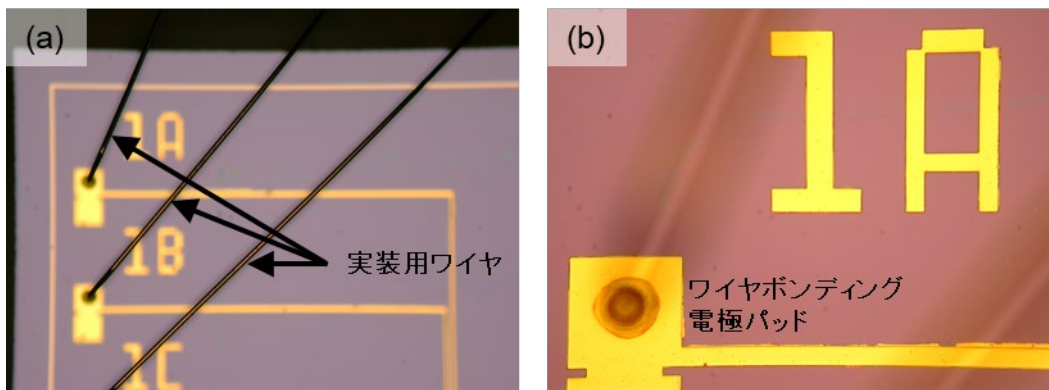


図 3-3-2-1-16 ワイヤボンディング実施後における実装素子の光学顕微鏡像。

実装後、リークテストを実施した。実装素子に蛍光液を塗布したのち、浸透の有無を確認した。図 3-3-2-1-17 に蛍光液塗布後の実装素子の可視及び近紫外顕微鏡像を示す。上記の手法は蛍光浸透探傷試験と呼ばれ、キズやリークパスが素子に存在する場合、蛍光液が素子に付着し明瞭に識別可能となることから、リークテストに有用である。顕微鏡像において目視可能な傷や蛍光は生じておらず、リークパスが無いことを確認した。正面からの観察に加えて、実装素子を側面研磨し、同様に蛍光浸透探傷試験を実施した結果を図 3-3-2-1-18 に示す。全側面において蛍光液の浸透は確認されず、実装素子全体においてリークパスが無いことを確認した。

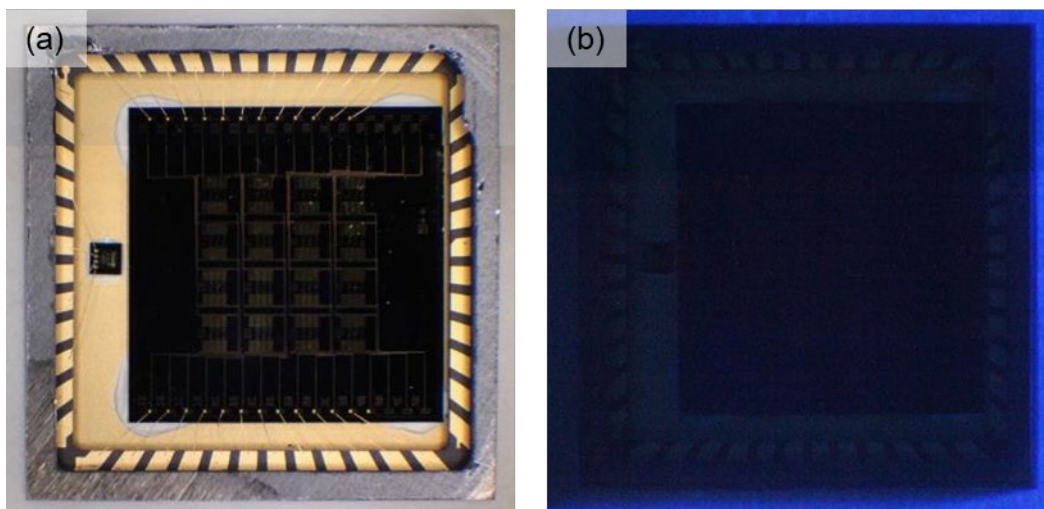


図 3-3-2-1-17 実装素子の蛍光浸透探傷試験後における可視 (a)及び近紫外 (b) 顕微鏡像。



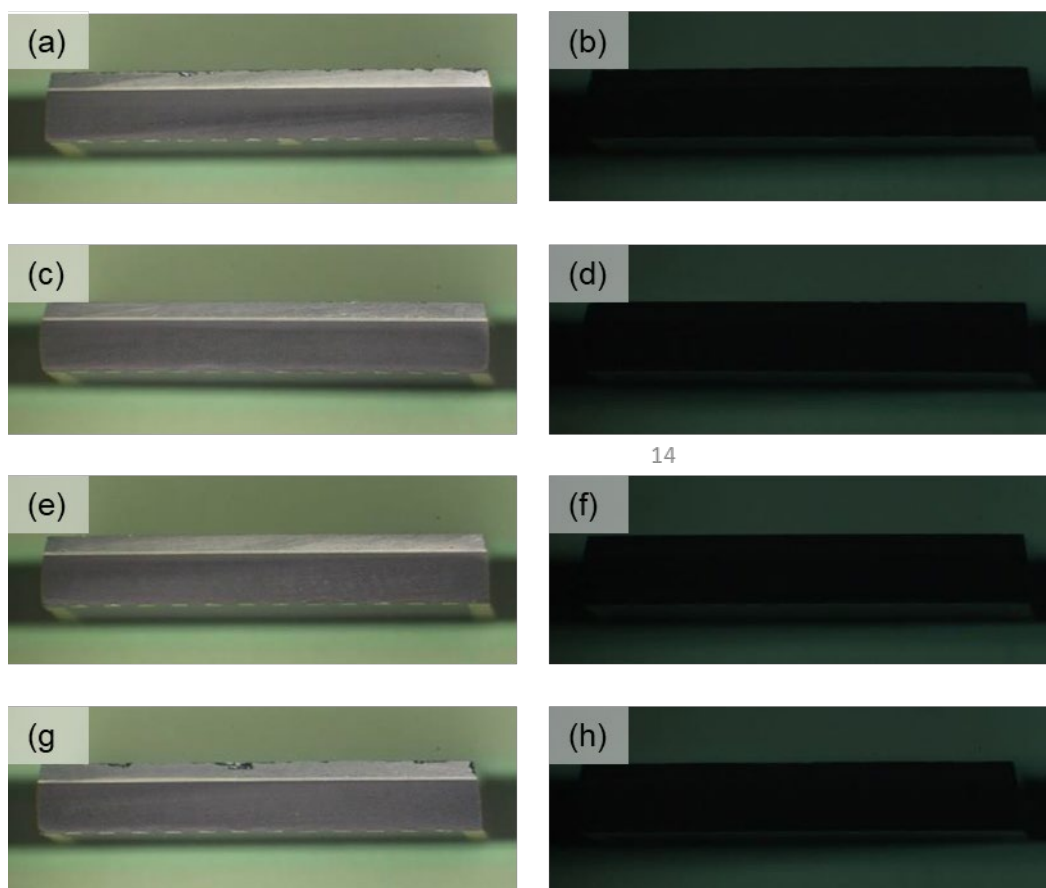


図 3-3-2-1-18 側面研磨後実装素子における、蛍光浸透探傷試験の可視 (a, c, e, g) 及び近紫外 (b, d, f, h) 顕微鏡像。側面方向 : (a, b) LCC48 パッケージ 1~6, 43~48 pin 側、(c, d) 7~18 pin 側、(e, f) 19~30 pin 側、(g, h) 31~42 pin 側。

実装素子における真空封止後のガス放出の有無を評価した。表 3-3-2-1-2 に、真空封止直後及び封止 4 日後の真空度を示す。グラフェン素子からの脱ガスの有無を確認する為、アレイ素子を実装せずパッケージ内部を空白にしたダミー素子 2 点においても同様に真空度を測定した。封止直後、4×4 アレイ素子、5×5 アレイ素子、ダミー素子 2 点について、それぞれ真空度は 0.70 Pa、0.42 Pa、0.07 Pa、0.23 Pa であった。封止 4 日後、各素子の真空度は 0.67 Pa、0.41 Pa、0.05 Pa、0.22 Pa であった。全素子においてリーク閾値である 1 Pa 以下の真空度を維持できていたことから、実装素子においてリーク、ガス放出が無いことを確認した。

表 3-3-2-1-2 グラフェンアレイ素子の真空封止直後及び封止 4 日後における、真空度変化の様子。

| 素子       | 真空度 [Pa] |       |
|----------|----------|-------|
|          | 封止直後     | 封止4日後 |
| 4×4アレイ素子 | 0.70     | 0.67  |
| 5×5アレイ素子 | 0.42     | 0.41  |
| ダミー素子 1  | 0.07     | 0.05  |
| ダミー素子2   | 0.23     | 0.22  |

封止状態をさらに詳細に評価するために、実装素子表面の XRD 及び TOF-SIMS 分析を実施した。図 3-3-2-1-19 に実装素子、ダミー素子の封止リッド表面の XRD 分析結果を示す。Au、Ni、W のピークを確認した。グラフェンアレイ素子の搭載有無に関わらず、Ni 及びその他の主要金属成分が検出された。また、W は下地のパッケージパターンの成分である。同様に、TOF-SIMS 分析においても実装素子・ダミー素子間において、素子封止メタライズ面での成分に変化が無かった。差異が無いため、封止性にも影響していないと考える。

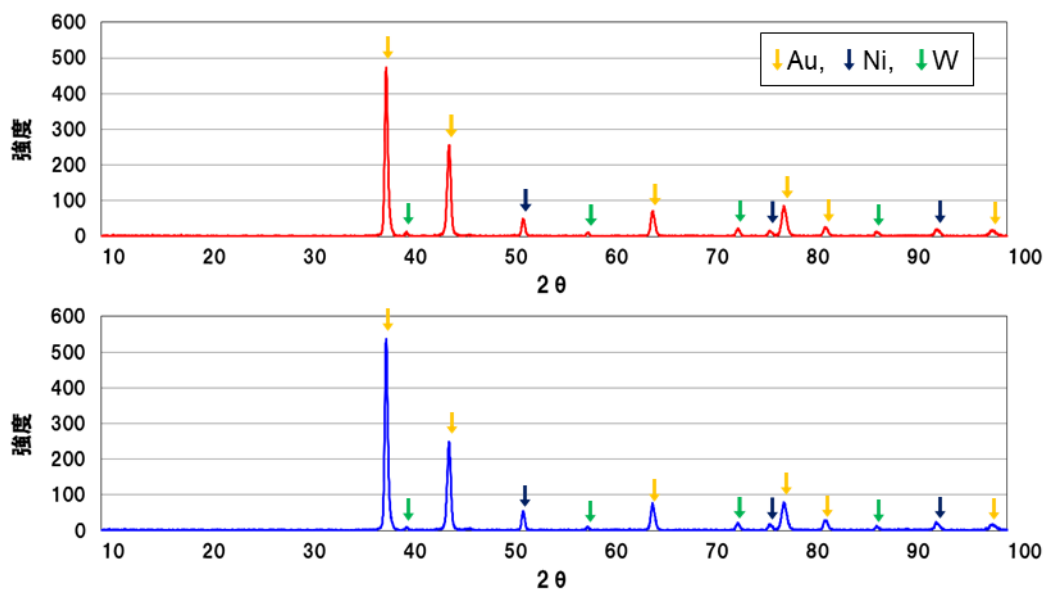


図 3-3-2-1-19 実装素子 (上、赤線) 及びダミー素子 (下、青線) 表面における、XRD 分析結果。

## まとめ

グラフェン小規模アレイ素子を試作し、真空実装した。

まず、小規模アレイ素子の作製においては複数回の試作を通じて、ワイヤボンディング用電極、配線、そしてグラフェンチャンネル用電極の三点についてそれぞれ以下の改良を施した。

- (1) ワイヤボンディング電極パッド：最表面部への Au 金属膜の成膜によって、剥離を防止した。
- (2) 配線：電極パッドと配線を同一工程で作製した。配線部を厚くし抵抗に起因する電圧降下を防いだほか、電極パッドー配線の良好な電気接続を得た。
- (3) グラフェンチャンネル用電極：グラフェンチャンネル部の歩留まりを向上させるために各画素内に三つのチャンネルを形成した。電極成膜法をスパッタから真空蒸着へと変更し、グラフェンチャンネルと良好に電気接続可能な電極界面形状を得た。

次に、作製したグラフェン小規模アレイ素子を用いて、以下の通り真空実装プロセスを検討した。

- (1) セラミックパッケージ上への接合、配線接続
- (2) 光学窓の接着、真空引きによるイメージセンサ実装
- (3) リークテスト

特に、真空実装プロセスには弊社で量産する赤外線イメージセンサと同等の工程を実施し、実装可能であることを確認した。

本節で述べた、アレイ構造の試作と、真空実装・イメージセンサ化の検討を平行して行うことで、実用化を検討する際の問題点や課題への知見を深められた。以上で得られたアレイ素子作製技術をベースとして、今後もグラフェンイメージセンサ開発を継続する。

### 3.3.2.2 GFET 型・GPD 型画素を有する小規模アレイ素子の作製

本項ではグラフェンのイメージセンサ応用への試みとして、GFET 型、GPD 型グラフェン赤外光検出器の小規模アレイ素子の試作と、評価、ラインスキャン赤外像の取得について述べる。アレイフォーマットのグラフェンイメージセンサ開発と評価を行う上で、量子型赤外線センサと同様の評価手法を確立しておくことで、大規模アレイフォーマットのグラフェンイメージセンサ開発において円滑な評価を見込める。また、真空冷却評価においては弊社の量産型量子型赤外線センサである PtSi 赤外光検出器の評価系を流用し、評価プロセスを検討した。

図 3-3-2-2-1 にグラフェン赤外小規模アレイ素子の光学顕微鏡像を示す。基板には p 型の InSb 基板、絶縁層には TEOS (TetraEthyl OrthoSilicate)、電極には Cr/Au スパッタ金属膜を用いた。素子中央部に画素間ピッチ 30  $\mu\text{m}$  で光ゲート FET 型、ダイオード型グラフェン赤外光検出器を 9 $\times$ 9 画素形成した。グラフェン FET ではチャンネル幅 3  $\mu\text{m}$ 、チャンネル長 8.5  $\mu\text{m}$  のグラフェンチャンネルを形成した。グラフェンダイオードでは InSb 基板とグラフェンの接続領域として 5 $\times$ 5  $\mu\text{m}$  の TEOS エッチング領域を形成し、チャンネル幅 3  $\mu\text{m}$ 、チャンネル長 10.5  $\mu\text{m}$  のグラフェンチャンネルを形成した。各画素からの信号を読み出すために、アレイ部周辺に配線電極とワイヤボンディング用電極パッドを形成した。配線太さを変更し、各画素の配線抵抗を約 0.4 k $\Omega$  に統一した。また、ワイヤボンディング用電極パッドのサイズは 200  $\mu\text{m}$  四方とした。

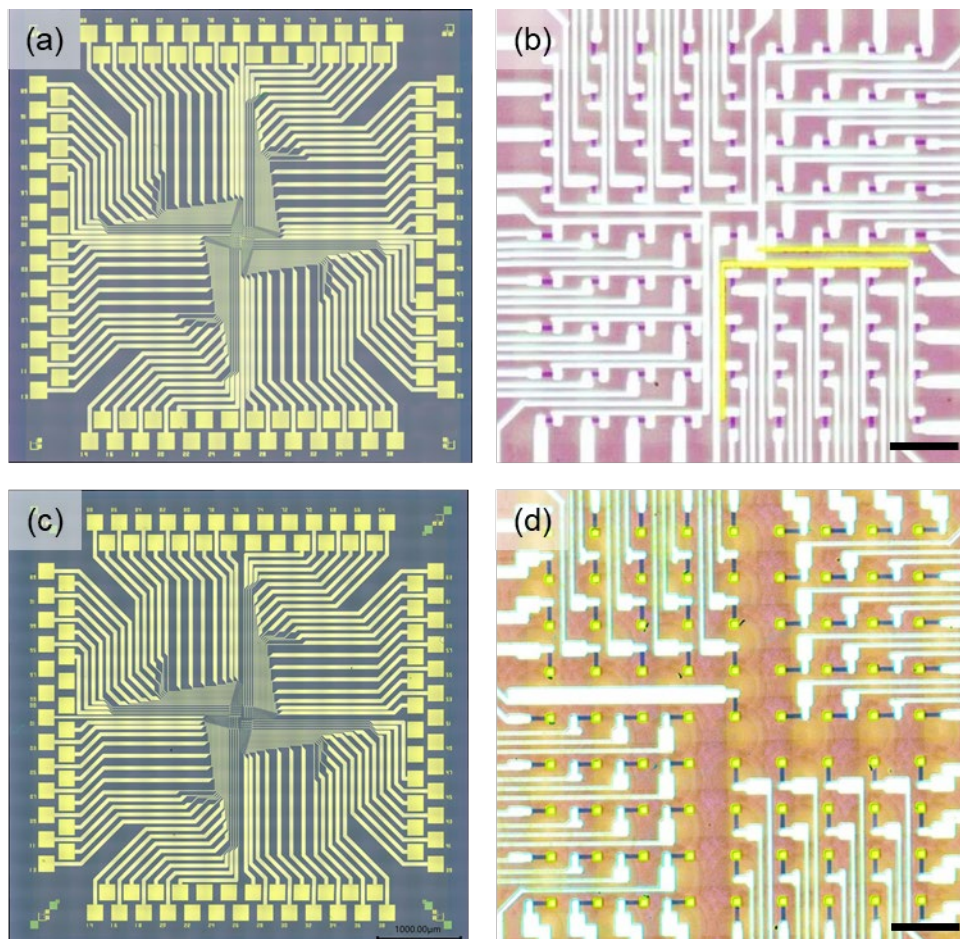


図 3-3-2-2-1 グラフェン赤外小規模アレイ素子の光学顕微鏡像。(a,b) 光ゲート FET 型。(c, d) 光ゲートダイオード型。(b, d) 各素子の中央拡大像。図内スケールバー：50  $\mu\text{m}$ 。

図 3-3-2-2-2 にグラフェン赤外小規模アレイ素子の模式図と作製プロセスを示す。

まず、絶縁層として、プラズマ CVD (Chemical Vapor Deposition) を用いて InSb 基板表面に 290 nm の TEOS-SiO<sub>2</sub> を成膜した。

次に、ワイヤボンディング用電極パッド、配線、グラフェンチャンネル用電極を形成した。スピコータ (1H-D7, Mikasa) を用いてヘキサメチルジシラザン (HMDS, 080-04143, Wako) をレジスト密着膜として塗布後 (500 rpm 10 s → 4 krpm 40 s → 5 krpm 2 s)、ホットプレートを用いて 90°C 5 min プリベークした。リフトオフレジストを塗布後 (LOR3A, Micro Chem, 500 rpm 5 s → 3 krpm 45 s → 150°C 3 min)、フォトレジストレジストを塗布した (OFPR-800LB 34 cp, 東京応化工業, 500 rpm 10 s → 4 krpm 40 s → 5 krpm 2 s → 90°C 5 min)。マスクレス露光機 (DL-1000, Nano System Solution) を用い露光量 100 mJ/cm<sup>2</sup> で露光した後、TMAH 現像液 (TetraMethyl Ammonium Hydroxide, 2.38%NMD-3, 東京応化工業) を用いて現像した (22.5-23.5°C TMAH40 s → Distilled water 5 s → TMAH20 s → Distilled water 15 s)。レジストスカムを反応性イオンエッチング (RIE: Reactive ion etching) により除去した。チップをエッチング装置 (RIE-10NR、サムコ株式会社) 中に設置し、O<sub>2</sub> プラズマ処理した (O<sub>2</sub> 60 sccm, 6.7 Pa, 100 W, 1 min)。スパッタ装置 (SPL-500L, アネルバ) を用いて、Cr 金属膜を 2 Å/sec、Au 金属膜を 4 Å/sec の成膜速度で、Cr 10 nm/Au 20 nm 金属膜を成膜した。また、不要となったレジストパターンを除去 (1-メチル-2-ピロリドン 70°C, 30 min 静置及び超音波処理 → アセトン 20 s → IPA 20 s) した。

更に、ワイヤボンディング用電極パッドを形成した。上記と同様の手法で、Cr 50 nm/Au 450 nm 金属膜を成膜した。

光ゲートダイオード型のアレイ素子では TEOS-SiO<sub>2</sub> をドライエッチングし、グラフェンと InSb 基板の接触領域を形成した。

最後に、アレイ部分にグラフェンチャンネルを形成した。まず、基板の上に CVD 単層グラフェンと 2 層グラフェンを転写した。レジストを塗布、プリベークした。マスクレス露光機を用いてグラフェンチャンネルのレジストパターンを露光後、現像した。RIE を用いて不要な領域のグラフェンを除去 (O<sub>2</sub> ガス 60 sccm, 4 Pa, 20 W, 20 s) した後、不要となったレジストパターンを除去 (1-メチル-2-ピロリドン, 10 min 静置 → アセトン 20 s → IPA 20 s) した。窒素ブローシチップを乾燥した後、顕微鏡で検査した。

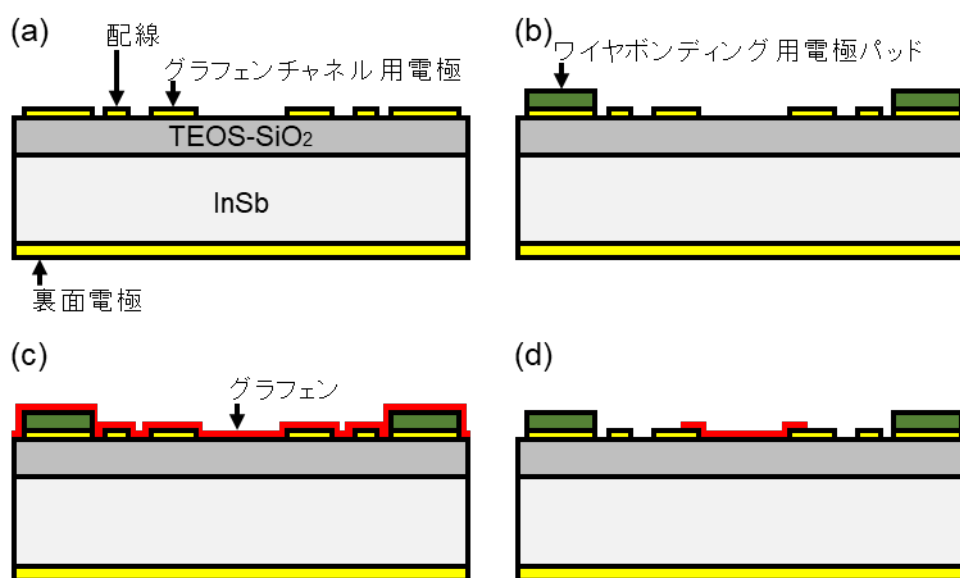


図 3-3-2-2 グラフェン赤外小規模アレイ素子の模式図と作製プロセス。

作製したグラフェン赤外小規模アレイ素子をパッケージ実装した。図 3-3-2-3 に実装作業をそれぞれ示す。まず、ダイサー (FU-100-S, ULTILE) を用いて 9 mm 角にチップをダイシングした。次に、Ag ペーストを用いて素子を汎用 LCC パッケージ上にマウントした。最後に、Al ワイヤを用いてアレイ素子上ワイヤボンディング用電極パッドと LCC パッケージを配線した。



実装した素子をクライオスタット内に設置し液体窒素冷却した。図 3-3-2-2-4 に冷却設置の模式図と、液体窒素冷却時の素子温度変化を示す。液体窒素タンク上に設置した銅プレート上に実装素子を設置したうえで、銅箔とアルミ箔を用いてコールドシールド処理した。素子をクライオスタット中に封入し、 $10^{-3}$  Pa に真空引きした。図 3-3-2-2-5 に液体窒素冷却時のグラフェンアレイ素子及びコールドシールド部の温度変化を示す。液体窒素流入後 750 s 後の素子表面温度は 77.8 K であった。コールドシールドを装着することで、液体窒素温度である 77 K 程度まで素子を冷却可能であることを確認した。

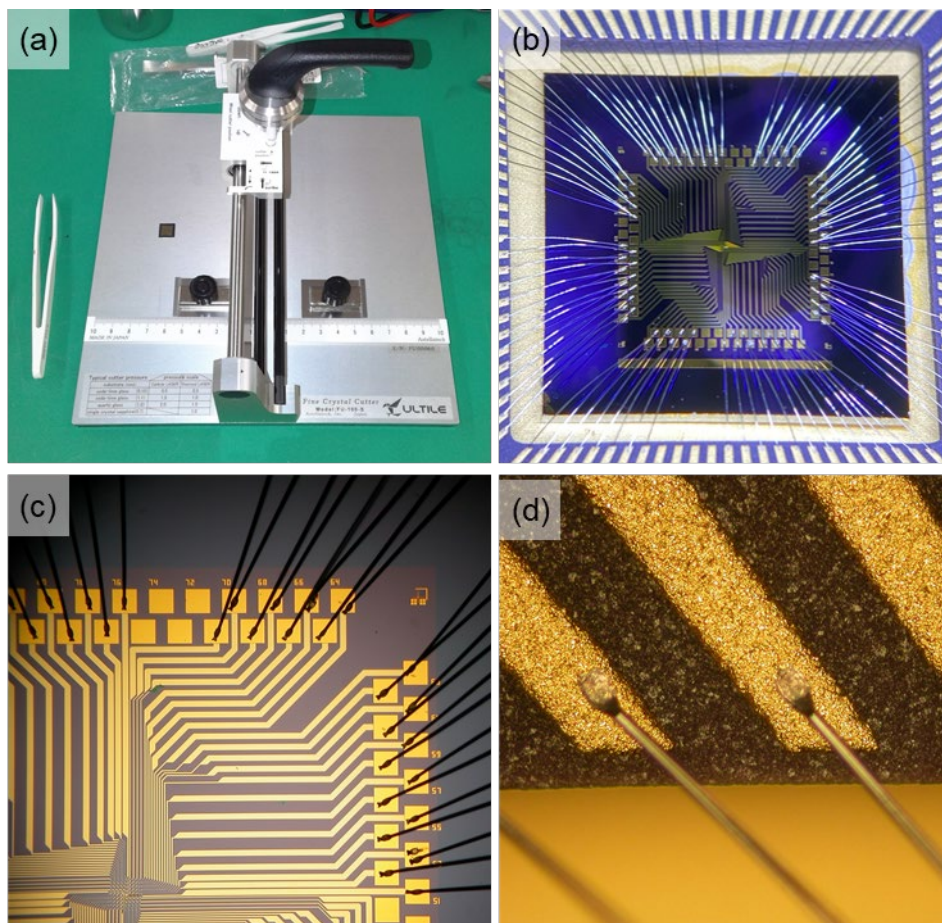


図 3-3-2-2-3 パッケージ実装作業。(a) チップダイシング。(b) ダイマウント。(c) クライオスタット装着。(d) コールドシールド装着。

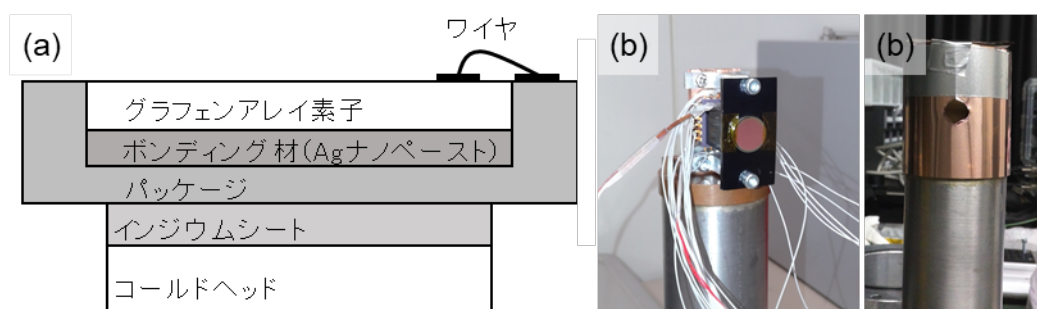


図 3-3-2-2-4 (a) グラフェンアレイ素子固定の模式図。(b) 液体窒素タンク上への固定。(c) コールドシールド処理。

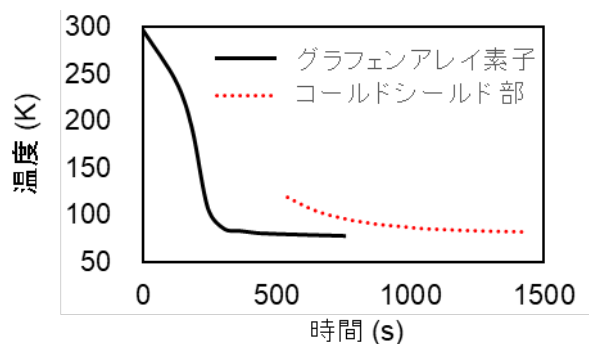


図 3-3-2-5 液体窒素冷却時のグラフェンアレイ素子(黒実線)及びコールドシールド部(赤点線)の温度変化の様子。

### アレイ素子の画素評価

作製したグラフェン小規模アレイ素子の電気特性を評価した。図 3-3-2-2-6 に評価系の模式図を示す。黒体炉から放射される中波長赤外光をクライオスタット内部に設置したグラフェン小規模アレイ素子に照射した。クライオスタットからローパスフィルタを経由して信号線を引き出し、半導体デバイス・パラメータ・アナライザに接続した。直流電圧を印加した際の素子の電流変化を 60 ms の積算時間で測定した。電源ノイズを除去するため、半導体デバイスアナライザの PLC (Power Line Cycle) 機能を用い、A/D コンバータの積算周波数を電源周波数と同期した。また、半導体デバイス・パラメータ・アナライザ内の 0 V 電源に仮想接地することで電気接地 (アース) した。

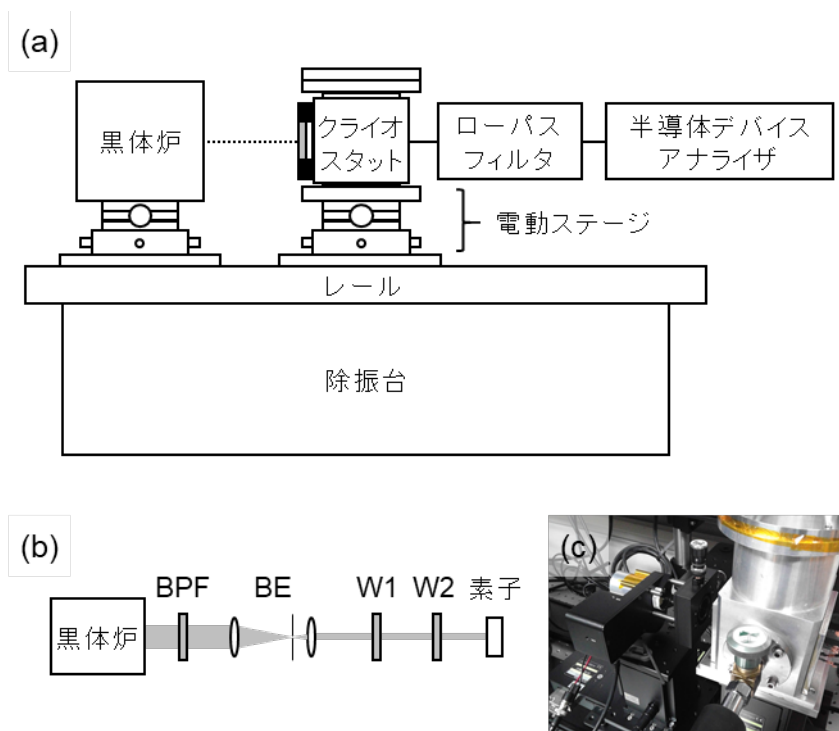


図 3-3-2-2-6 評価系の模式図。(a) 系全体。ローパスフィルタ : DC to 1 kHz , EF110, Thorlabs。(b) 黒体炉からアレイ素子までの光学系。BPF : バンドパスフィルタ (BBP-3000-5000 nm, Spectrogon)。BE : ビームエキスパンダ (LA5763, ST1XY-D XY, PM1000D, Thorlabs)。W1 : Ge 光学窓。W2 : コールドシールド用 ZnSe ウィンドウ (#83-347, ZnSe 3-12  $\mu\text{m}$ , Edmund)。(c) クライオスタット部の拡大写真。

作製したグラフェン小規模アレイ素子の画素生存率を評価した。表 3-3-2-2-1 に画素生存率を示す。グラフェン層数を単層・2層の2種類、チャンネル電極厚みを Cr 10 nm/Au 20 nm・Cr50 nm/Au

450 nm の 2 種類、計 3 種類のアレイ素子を作製した (図 3-3-2-2-7)。各素子内のグラフェンチャンネル導通の有無を計数し、正常、一部欠損・導通異常、欠陥の 3 項目で評価した。単層グラフェンと薄膜電極を組み合わせた素子においては、3,240 画素中正常画素が 3,046、一部欠損・導通異常は 122、欠陥は 72 であった。次に、2 層グラフェンと薄膜電極を組み合わせた素子においては、1,620 画素中正常画素が 1,597、一部欠損・導通異常は 23、欠陥画素は無かった。最後に、2 層グラフェンと厚膜電極を組み合わせた素子においては、1,620 画素中正常画素が 1,520、一部欠損・導通異常は 100、欠陥画素は無かった。グラフェンの層数を増やすことで、画素生存率が著しく向上することを確認した。グラフェンチャンネル形成時のウェットプロセスにおける、グラフェン表面への損傷が低減されたものと考えられる。

アレイ素子内のグラフェン電気特性を評価した。図 3-3-2-2-8(a) に各画素内グラフェンのディラック点分布を示す。ディラック点の平均値は  $-3.4 \text{ V}$  ( $n: 76$ ) であった。次に、図 3-3-2-2-8(b) に異なる電極厚みとグラフェン FET の直列数を有する素子における、キャリア移動度のバックゲート電圧  $V_{bg}$  依存性を示す。薄膜電極上に 1 個・10 個のグラフェン FET を形成した素子と、厚膜電極上に 1 個のグラフェン FET を形成した素子、計 3 種類の素子进行评估したところ、各素子における最大キャリア移動度は  $1,927 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$  ( $V_{bg}: 2 \text{ V}$ )、 $1,286 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$  ( $V_{bg}: 4.5 \text{ V}$ )、 $436 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$  ( $V_{bg}: 6 \text{ V}$ ) であった。電極厚みの画素生存率の影響は特段確認されなかった一方で、グラフェン素子の電気特性には多大な影響を与えることを確認した。これは、電極が厚いとグラフェンチャンネルの浮き・ひずみが生じ、グラフェンの歪みや電極コンタクトの悪化を引き起こすためである (図 3-3-2-2-9)。

表 3-3-2-2-1 グラフェン小規模アレイ素子の画素生存率。

|                                       | 正常             | 一部欠損・<br>導通異常 | 欠陥         |
|---------------------------------------|----------------|---------------|------------|
| 単層グラフェン・薄膜電極<br>Cr 10 nm / Au 20 nm   | 3,046<br>94.0% | 122<br>3.9%   | 72<br>2.1% |
| 2 層グラフェン・薄膜電極<br>Cr 10 nm / Au 20 nm  | 1,597<br>98.6% | 23<br>1.4%    | 0<br>0%    |
| 2 層グラフェン・厚膜電極<br>Cr 50 nm / Au 450 nm | 1,520<br>93.8% | 100<br>6.2%   | 0<br>0%    |



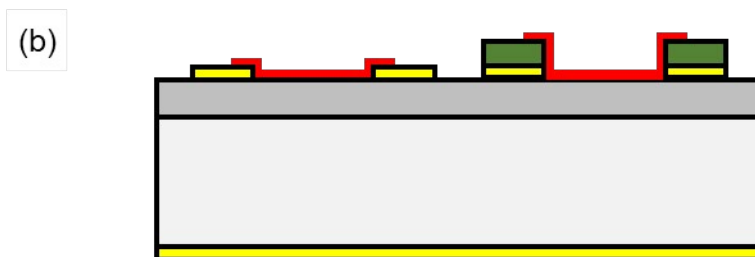
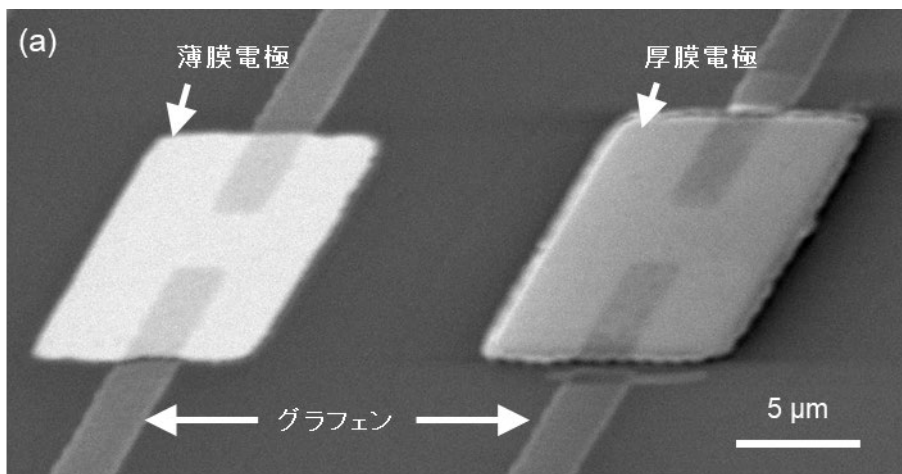


図 3-3-2-2-7 (a) グラフェンチャンネルの SEM 像。(b) 構造模式図。薄膜電極 : Cr 10 nm / Au 20 nm。厚膜電極 : Cr 50 nm / Au 450 nm。

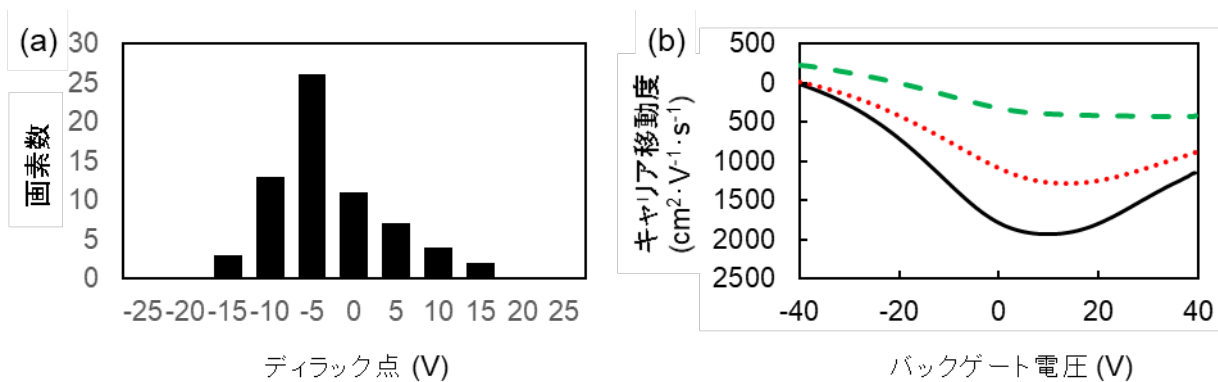


図 3-3-2-2-8 アレイ素子の電気特性評価。(a) ディラック点の分布。(b) 異なる電極厚みとグラフェンチャンネル数を有する光ゲート FET 型グラフェンアレイ素子におけるキャリア移動度のバックゲート電圧依存性。黒実線 : 1 個のグラフェン FET を薄膜電極上に形成。赤点線 : 10 個のグラフェン FET を薄膜電極上に形成。緑破線 : 1 個のグラフェン FET を厚膜電極上に形成。

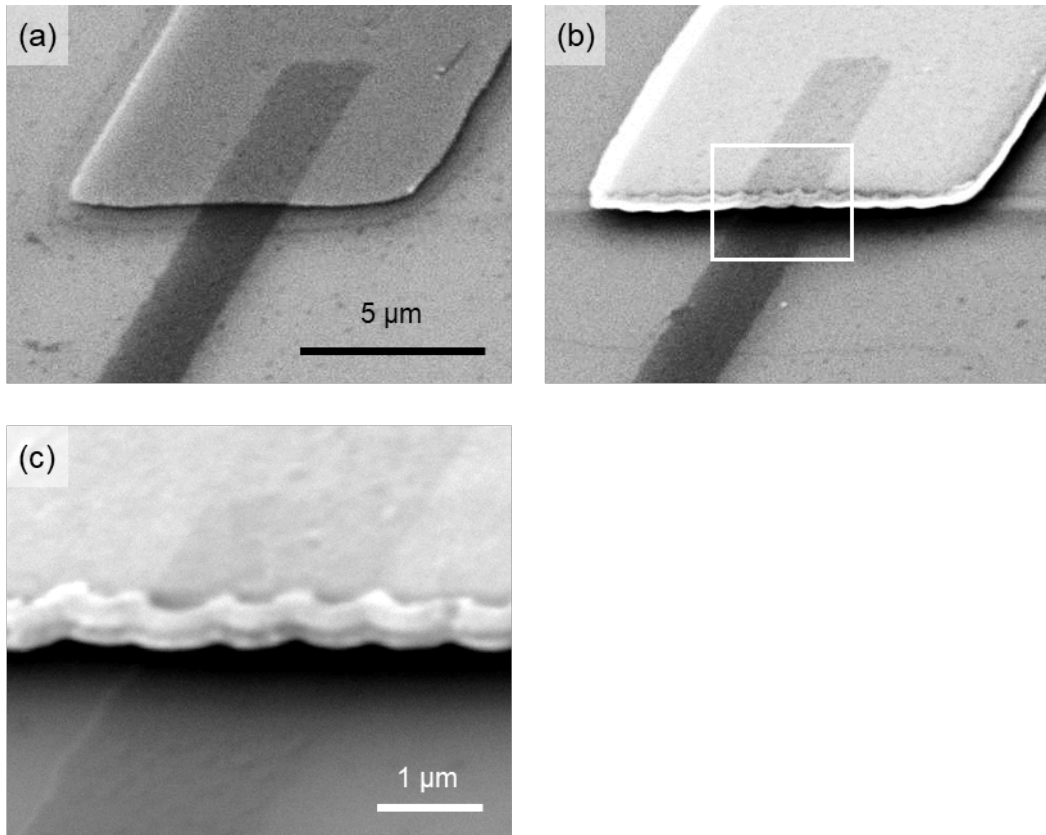


図 3-3-2-2-9 異なる電極厚みを有する光ゲート FET 型グラフェン素子におけるチャネル電極とグラフェンの接触状態の SEM 像。(a) 薄膜電極上、(b, c) 厚膜電極上にグラフェンチャネルを形成。(c) (b) 内白線矩形領域の拡大部。

### 赤外応答評価

作製したアレイ素子の赤外線応答結果を取得した。図 3-3-2-2-10 に光ゲート FET 型・光ゲートダイオード型グラフェン赤外線小規模アレイ素子における、中波長赤外光照射に対する応答の様子を示す。黒体光源(IRS-001C, アイアールシステム)、電源(PMC18, KIKUSUI)、光学フィルタ(BBP-3000-5000 nm, Spectrogon)、メカニカルシャッター (SH1, SC10, Thorlabs) を組み合わせ、放射光波長域 3-5  $\mu\text{m}$ 、放射温度 1123 K、光束密度 0.23~18.3  $\text{mW}\cdot\text{cm}^{-2}$ 、周波数 0.5 Hz、Duty 比 0.4 の黒体パルス光源とした。赤外光応答は真空度  $10^{-3}$  Pa、素子温度 77 K で取得した。素子底面はセラミックパッケージ・ワイヤボンディング配線を介して接地した。各画素は黒体光源からの中波長赤外光を照射された。図 3-3-2-2-10 に光ゲート FET 型、光ゲートダイオード型グラフェン光検出器における中波長赤外光応答を示す。各素子駆動の為に光ゲート FET 型グラフェン素子ではドレイン電圧  $V_d$  1.0 V・バックゲート電圧  $V_{bg}$  0 V、光ゲートダイオード型グラフェン素子ではドレイン電圧  $V_d$  1.0 mV をそれぞれ印加した。両素子において黒体光源からの赤外光に対する明瞭な応答を確認した。光ゲート FET 型グラフェン素子では光照射の ON/OFF に伴いドレイン電流  $I_d$  の堅調な変化が確認され、ベース暗電流 279.35  $\mu\text{A}$  に対して光電流 1.94  $\mu\text{A}$  を赤外応答として得た。本応答における中波長赤外光の有効受光感度は約 140 A/W であった。一方で、光ゲートダイオード型素子においては、ベース暗電流 23/1 pA に対して 0.30  $\mu\text{A}$  の光電流を赤外応答として得られた。本応答における中波長赤外光の雑音等価電力 (Noise Equivalent Power: NEP) は 130  $\text{fW}/\text{Hz}^{1/2}$  であった。

各素子の特徴として、光ゲート FET 型素子の高い受光感度、光ゲートダイオード型素子の低い暗電流が挙げられる。

まず、光ゲート FET 型素子においては光照射時に生成されるキャリアが主要な素子駆動信号源となっているのではなく、キャリア生成に伴いグラフェンに与えられる電界効果の変化を検出し応答としている。グラフェンの高いキャリア移動度と相まって、非常に高い受光感度を得られた。

一方で、グラフェン FET に用いるグラフェンはバンドギャップがないため、暗電流が高くオフ動作できない。そこで、光ゲートダイオード型素子においては、グラフェンと半導体を接合することで、グラフェンと InSb を接続したショットキーダイオードを形成する。グラフェン/基板間の障壁を利用する他、基板を介してアース接続、信号源となるグラフェンチャンネル・基板双方に共通電圧を印加可能であることから、暗電流を低減できた。

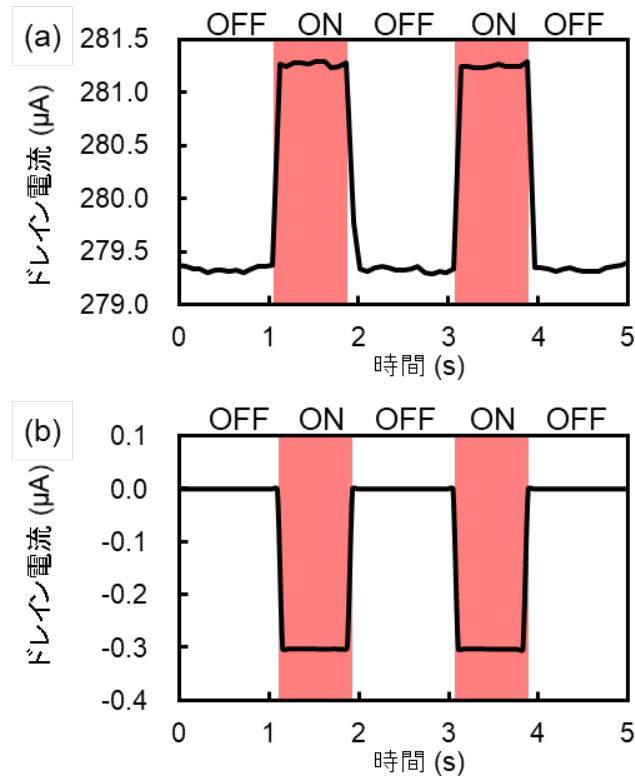


図 3-3-2-2-10 中波長パルス光照射に対する、光ゲート FET 型 (a)、光ゲートダイオード型 (b) グラフェン赤外小規模アレイ素子の応答結果。

#### ラインスキャン赤外像の取得

作製したグラフェン赤外小規模アレイ素子を用いて、中波長赤外光のラインスキャン像を取得した。電動ステージを用いて黒体光源とアレイ素子をそれぞれ水平方向、垂直方向にスキャン動作した (図 3-3-2-2-11)。図 3-3-2-2-12 に光ゲートダイオード型素子を用いて取得した、X 軸、Y 軸それぞれのラインスキャン赤外像を示す。黒体光源とアレイ画素位置に依存した、応答信号の滑らかな変化を取得した。各点を構築し、黒体放射の光源強度分布を撮像できることを確認した。

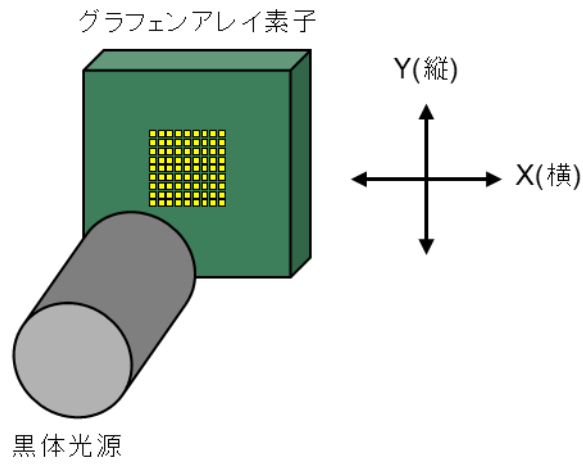


図 3-3-2-2-11 ラインスキャン赤外線像取得の模式図。

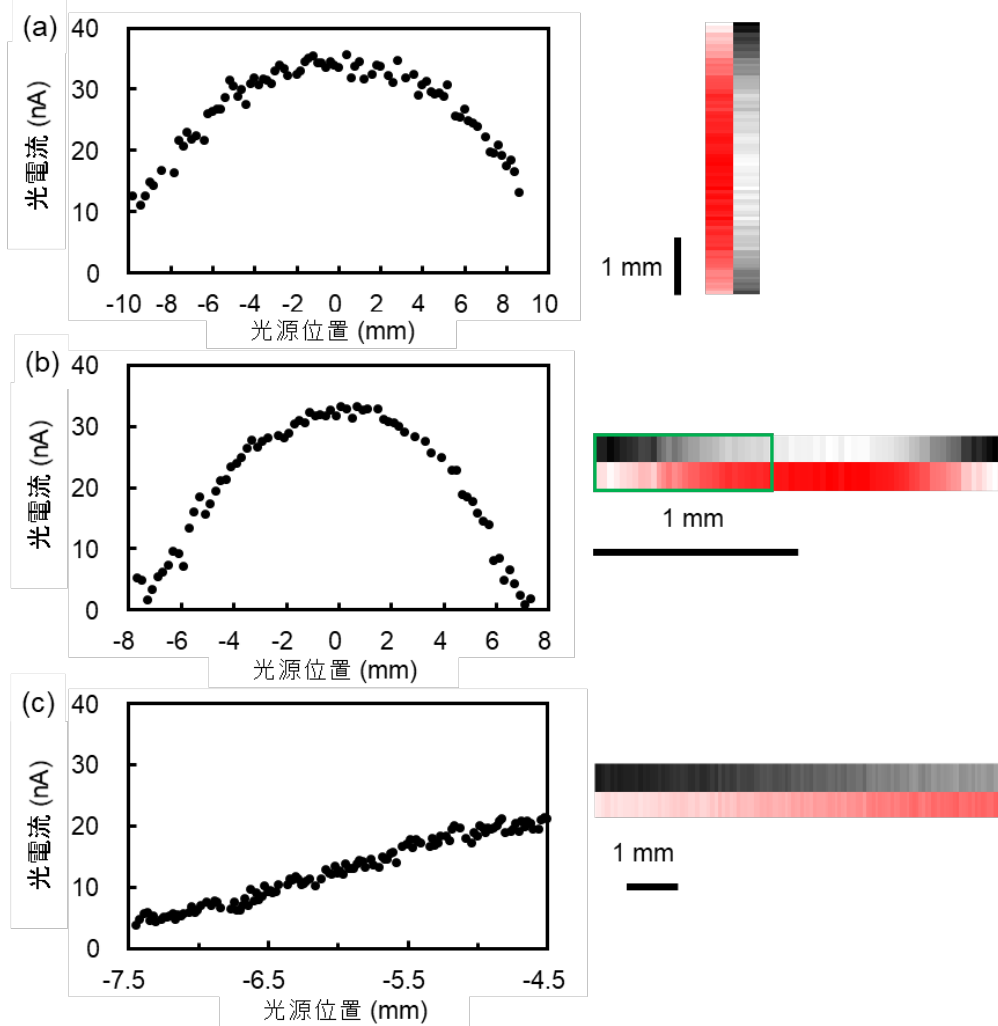


図 3-3-2-2-12 黒体光とグラフェン素子をスキャン動作させた際の、光源位置への応答信号(光電流)依存性。各図の右側に測定値より構築した 8 bit モノクロ・赤白画像を含む。(a) 光源・アレイ素子の Y 軸動作、(b, c) X 軸動作。ステップ幅 : 200  $\mu\text{m}$  (a, b)、20  $\mu\text{m}$  (c)。

## まとめ

グラフェン光検出器のイメージセンサ化を目的として、光ゲート FET 型、ダイオード型グラフェン赤外光検出器の小規模アレイ素子を試作した。具体的な検討内容と結果は下記の通り。

- (1) 小規模アレイ素子の作製：9×9 画素の光ゲート FET 型、ダイオード型グラフェン赤外光検出器で構成される小規模アレイ素子を作製した。
- (2) 評価系の構築：小規模アレイ素子の評価系を構築し、真空冷却下での評価法を検討した。
- (3) 赤外ラインスキャン像の取得：小規模アレイ素子前で黒体光源をスキャン動作させた際の赤外応答よりラインスキャン像を取得した。

### 3.3.3 大規模フォーマットアレイセンサ

#### 3.3.3.1 はじめに

本項ではグラフェン/InSb ヘテロ接合光検出器の大規模フォーマットアレイ構造試作を行った結果を報告する。InSb のような化合物半導体材料を基板に用いる場合、アレイ化により画像センサとして駆動させるためには別の Si 基板上に形成した読み出し回路(ROIC: Readout Integrated Circuit)と図 3-3-3-1-1 のようにハイブリッド接合する必要がある。

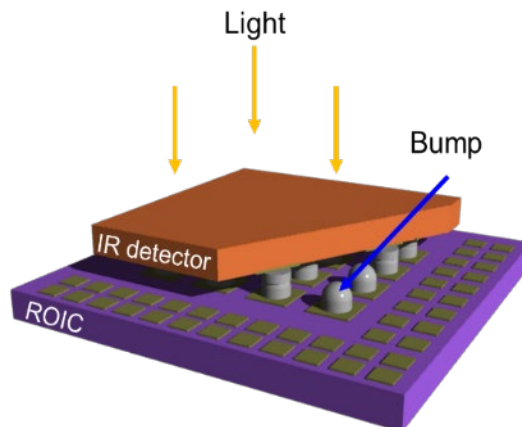


図 3-3-3-1-1 ハイブリッド接合

ハイブリッド接合は、受光素子と ROIC をフリップチップボンディングにより接合する。これは、バンプの付いたチップを反転させ、加熱または超音波によりバンプを融解させて素子同士を直接接合させる技術である。受光素子の表面は ROIC に面するため、赤外線は受光素子の裏面から入射される。この接続方法により受光素子面内での配線領域が不要となるため、画素の高密度化が可能となる。本研究のグラフェン赤外線センサも同様に、ハイブリッド接合によって ROIC と接合する。図 3-3-3-1-2 に大規模フォーマットアレイのハイブリッド接合時の画素断面図に示す。

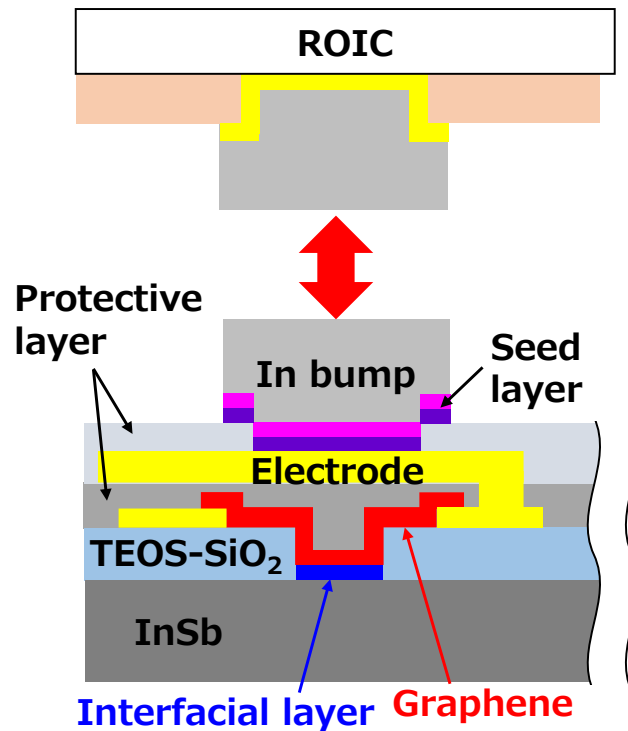


図 3-3-3-1-2 アレイ構造試作ハイブリッド接合時の画素断面図

グラフェン赤外線検出器と ROIC との接合はインジウム(In)バンプを介する。In バンプを選定した理由は以下 2 点である。In は融点が低いため接合温度が低く抑えられる。また比較的柔らかいため、冷却した場合も熱膨張によるストレスが小さく、接合の剥離などが抑制されることが期待できる。このとき、In バンプを形成するために、グラフェンや電極部を保護する保護膜が必要となる。また、画素ピッチ  $15\ \mu\text{m}$  のアレイ化を行うため、直径  $6\ \mu\text{m}$  のマイクロバンプの形成が必要となる。そして、形成されたマイクロバンプを ROIC と数  $\mu\text{m}$  レベルの位置精度で接合する技術が必要となる。本研究では、受光素子に InSb 基板を用いたグラフェン光ゲートダイオードを使用し、ROIC とハイブリッド接合を行う。そのためには以下の要素技術の開発を行うことが必要である。

- ① グラフェン上の保護膜形成
- ② マイクロバンプ形成
- ③ ハイブリッド接合
- ④ アンダーフィル
- ⑤ 素子薄厚化
- ⑥ パッケージ実装
- ⑦ ROIC 検討

①グラフェン上の保護膜形成について、グラフェンは接触する材料からのドーピングやキャリア散乱の影響を大きく受けて特性が変化することから、最適な保護膜材料と成膜プロセスの選択が重要となる。保護膜はキャリア散乱の影響が小さくなるように結晶性が高い方が好ましい。また、成膜時にグラフェンにダメージを与えないプロセスである必要があるため、プラズマやスパッタなど高いエネルギーを有する成膜方法は不適である。よって、グラフェン上の保護膜形成方法として ALD 法を選択した。ALD 法は下層にダメージを与えることなく結晶性の高い膜を得られることから、グラフェントランジスタのトップゲート絶縁膜として使用されており、保護膜としても有効であると考えられる。今回は ALD で成膜可能な保護膜として  $\text{Al}_2\text{O}_3$  と  $\text{HfO}_2$  について検討を行い、グラフェン光検出器への保護膜成膜による影響を評価した。

②マイクロバンプ形成において、ROIC には画素ピッチ  $15\ \mu\text{m}$ 、バンプ直径  $6\ \mu\text{m}$ 、バンプ数は画



素数である 640×512 個(実際にはコモンリング部を含むので 660×532 個)、高さ 4  $\mu\text{m}$  の In バンプが形成されている。このため、受光素子にのみバンプを形成すれば良い。マイクロバンプの材料として、フリップチップボンダが加熱接合方式であるため、受光素子にダメージを与えない低融点金属であること、検出器は 77 K と低温下で使用するため接する部材との線膨張係数差が小さいことが好ましい。In(融点 156.6°C)、SnAg(221°C)、SnAgCu(217°C)などが考えられる。本研究では融点が低く、低温安定性、電気伝導性に優れ、リフロー温度が低い In を選択した。In マイクロバンプは量子型赤外線検出器において広く使用されている。マイクロバンプの形成方法としては、メッキ、スパッタ、スクリーン印刷などが考えられる。バンプ形成には厚い金属膜が必要であるため、スパッタではリフトオフによる微細加工は困難であること、高速なイオンプレーティングを用いてもメッキの 1/10 程度の製膜速度であり生産性が低いという問題がある。スクリーン印刷は生産性やコスト面で優れ Ag のマイクロバンプ形成などで用いられるが、本研究の仕様ではバンプが微細すぎて所望のサイズのバンプを形成することが出来ない。よって、ここではメッキによるバンプ形成を選択した。

③ハイブリッド接合では、まず、メッキにて形成した In バンプをギ酸リフローにより還元する。そのため、適切なリフロー条件の選定が必要となる。また、本研究の赤外線センサは直径 6  $\mu\text{m}$  のマイクロバンプがピッチ 15  $\mu\text{m}$  にて配列された微細構造を有しており、検出器と ROIC の位置ズレが数  $\mu\text{m}$  レベルの精度で接合する極めて高精度な接合技術が求められる。本研究ではフリップチップボンディング装置を用いて高精度なハイブリッド接合を実現するための検討を行った。

④アンダーフィルでは受光素子と ROIC のチップ間をエポキシ樹脂などで封止して接着することにより、薄厚研削やパッケージへの実装時の振動による機械剥離と、ヒートサイクルによる材料間の線膨張係数差による剥離を抑制する。

⑤素子薄厚化では、検出器裏面の基板の薄膜化について検討を行う。ハイブリッド接合型の赤外線センサは裏面照射となる。よって、光電変換部に入射光を到達させるために、受光素子を数十  $\mu\text{m}$  以下まで薄く研削する必要がある。また、熱膨張による応力は基板厚さに比例するため、冷却時の ROIC と検出器側との線膨張係数差による応力を基板の薄膜化によって緩和することができる。

⑥パッケージ実装では、冷却が可能なパッケージを設計・試作し、素子を実装、ワイヤボンディングにより赤外線センサをパッケージ実装する。

⑦ROIC検討では、本研究で使用するROICの動作確認を行うために、ROICをテストエレクトロニクスと呼ばれる評価装置に実装し、駆動確認を行った。

本項では①グラフィック上の保護膜形成、②マイクロバンプ形成について詳述し、VGA(Video Graphics Array、640×512画素)およびSXGA(Super Extended Graphics Array、1280×1024画素)フォーマットのグラフィック光ゲートダイオードを用いた大規模フォーマットアレイセンサの検出器側の作製工程について示す。

### 3.3.3.2 グラフェン上の保護膜形成

グラフェンへのダメージが少ない ALD 法で成膜可能な保護膜として  $\text{Al}_2\text{O}_3$  と  $\text{HfO}_2$  について、グラフェン光検出器への保護膜成膜による影響を評価した。図 3-3-3-2-1 に保護膜検討を行った画素の断面図構造を示す。同一素子に ALD で各種保護膜を 10 nm 成膜し、保護膜成膜の前後で特性の変化を評価した。

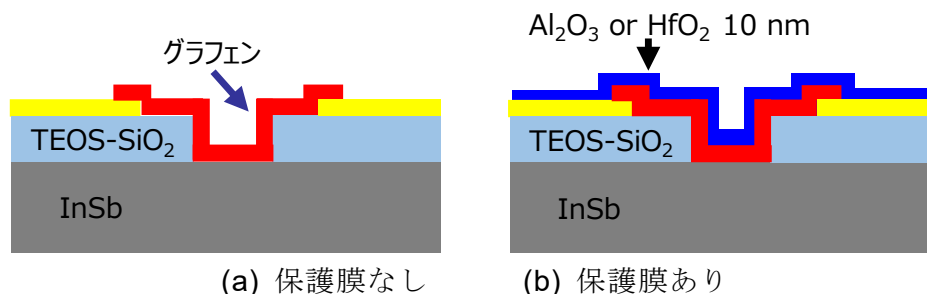


図 3-3-3-2-1 保護膜検討画素の断面構造

図 3-3-3-2-2 に  $\text{Al}_2\text{O}_3$  成膜前後、図 3-3-3-2-3 に  $\text{HfO}_2$  成膜前後の暗電流特性を示す。 $\text{Al}_2\text{O}_3$  成膜後は暗電流が大幅に増加しているのに対し、 $\text{HfO}_2$  成膜後の暗電流は成膜前とほぼ同程度であることが分かる。これは、 $\text{Al}_2\text{O}_3$  成膜の装置内の基板温度は  $350^\circ\text{C}$ 、 $\text{HfO}_2$  成膜時の基板温度は  $175^\circ\text{C}$  であり、 $\text{Al}_2\text{O}_3$  成膜の方が高温で処理されていることに起因する。成膜温度が高い  $\text{Al}_2\text{O}_3$  成膜の場合、グラフェン/ $\text{InSb}$  ヘテロ接合界面が不安定な状態となり暗電流が増加したと考えられる。

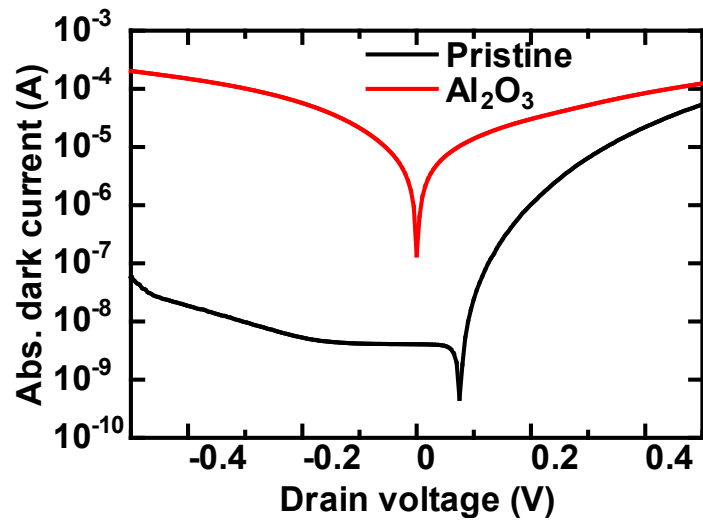


図 3-3-3-2-2  $\text{Al}_2\text{O}_3$  成膜前後の暗電流比較

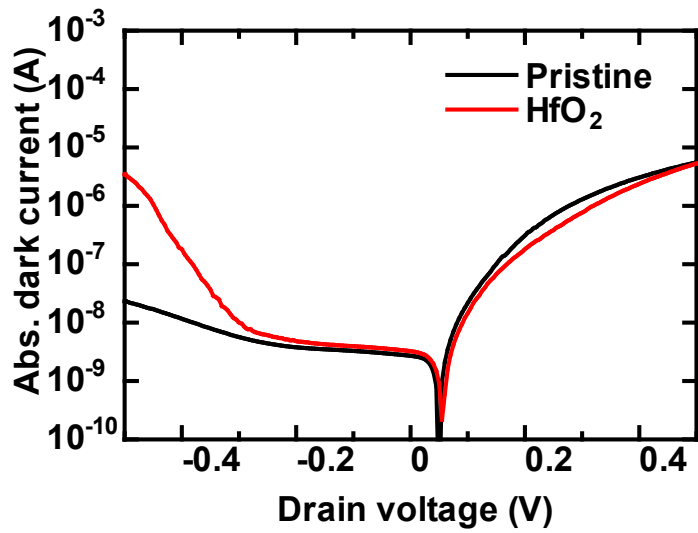


図 3-3-3-2-3  $\text{HfO}_2$  成膜前後の暗電流比較

図 3-3-3-2-4 に保護膜なし、図 3-3-3-2-5 に  $\text{HfO}_2$  保護膜成膜後のそれぞれの中波長赤外応答特性を示す。

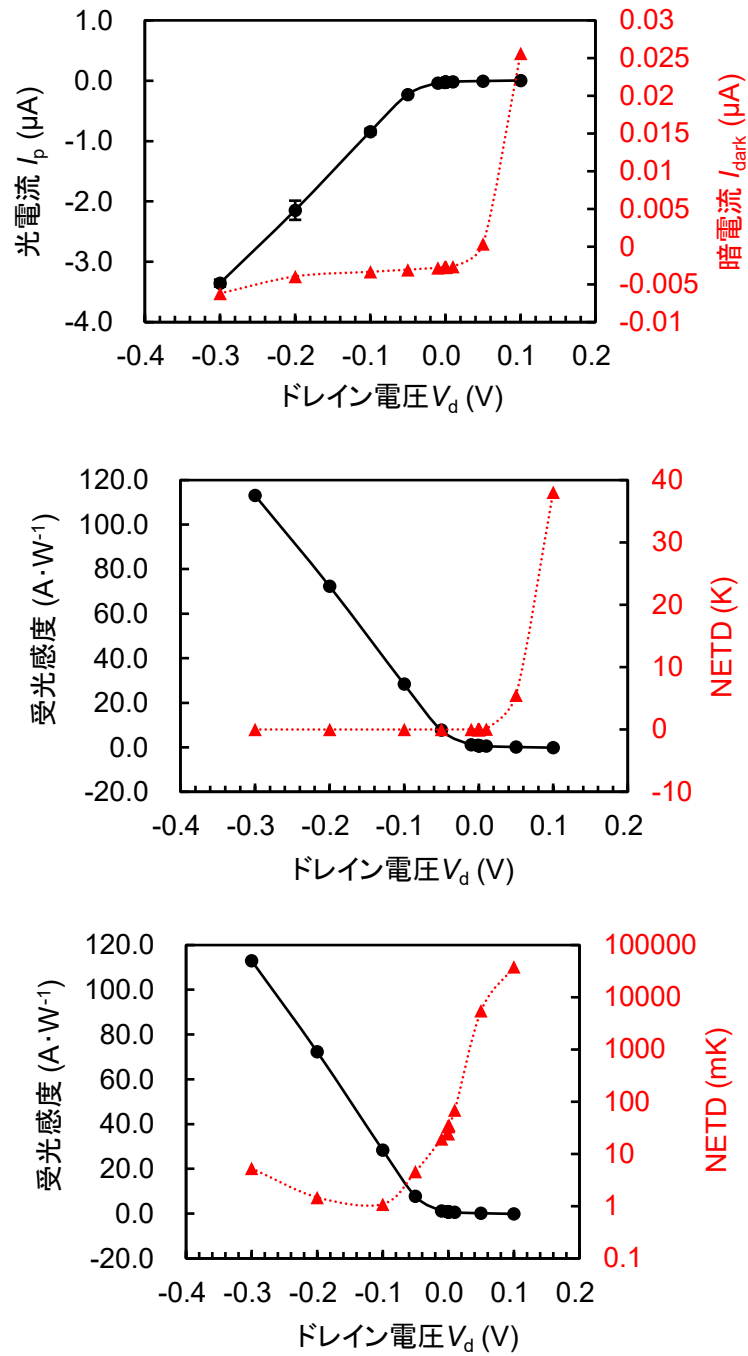


図 3-3-3-2-4 保護膜なし素子のドレイン電圧依存性 (a) 光電流と暗電流、(b) 受光感度と NETD(線形プロット)、(c) 受光感度と NETD(片対数プロット)

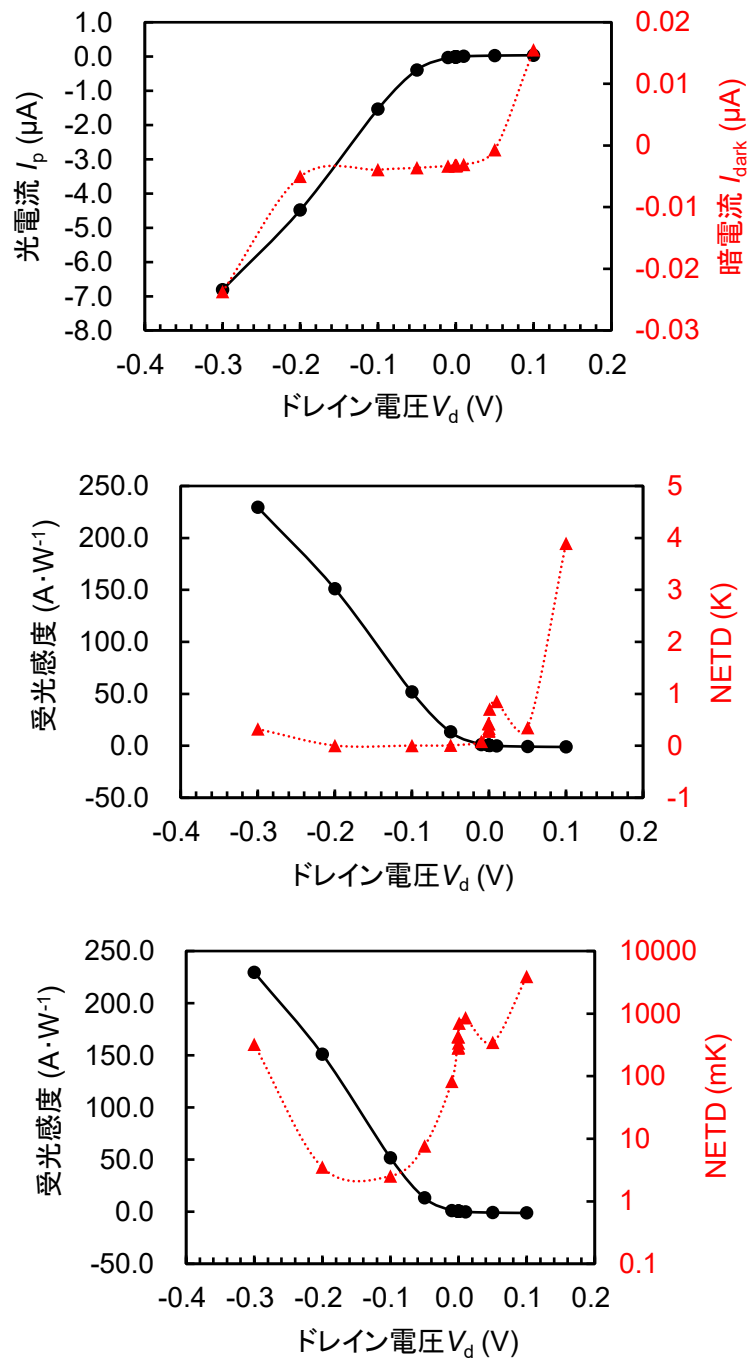


図 3-3-3-2-5 HfO<sub>2</sub> 保護膜素子のドレイン電圧依存性 (a) 光電流と暗電流、(b) 受光感度と NETD(線形プロット)、(c) 受光感度と NETD(片対数プロット)

保護膜成膜により光電流および感度が増加しているが、これは暗電流の増加に伴い光ゲート効果で増幅される電流が増加したためである。また、最小 NETD は保護膜なしの場合 1.09 mK、HfO<sub>2</sub> 保護膜ありの場合 2.53 mK とほぼ同程度の値を維持できていることが分かった。以上より、グラフェン/InSb ヘテロ接合光検出器の保護膜として HfO<sub>2</sub> が適することが分かった。

### 3.3.3.3 In バンプの形成

#### メッキ検討用サンプルの作製

メッキ検討用の下地のサンプルを作製した。本研究では無電解メッキと電解メッキの2種類の製膜手法を使用している。図 3-3-3-3-1 (a)に無電解メッキ用の下地素子構造を、図 3-3-3-3-1 (b)に電解メッキ用の下地素子構造を示す。違いはAlの膜厚と給電用のシード層(Ti/Cu)の有無である。CAD 図面を図 3-3-3-3-2 に示す。図 3-3-3-3-2 (a)は画素ピッチ 15  $\mu\text{m}$ 、図 3-3-3-3-2 (b)は画素ピッチ 30  $\mu\text{m}$ 、図 3-3-3-3-2 (c)はピラーを示している。図 3-3-3-3-3 に製造フローを示す。2インチ Si ウエハ上にプラズマ CVD で TEOS を 100 nm 製膜する。その後スパッタで Al を製膜し、混酸(MI-Al 液)でパッド部以外の Al をエッチングする。Al エッチング後のパッド寸法測定結果を図 3-3-3-3-4 に示す。図 3-3-3-3-4 (a)は無電解メッキ用素子の結果であり、サイドエッチング量は片側約 1.9  $\mu\text{m}$ 、図 3-3-3-3-4 (b)は電解メッキ用素子の結果でサイドエッチングは約 1.5  $\mu\text{m}$  であった。いずれも後工程でのメッキによるバンプやパッドの形成に問題ないサイズで仕上がっている。さらに、Al 上に TEOS を製膜し、バンプ(パッド)形成部の TEOS をドライエッチングで開口させる。電解メッキの場合はウエハ全面にシード層として Ti/Cu をスパッタで製膜した。

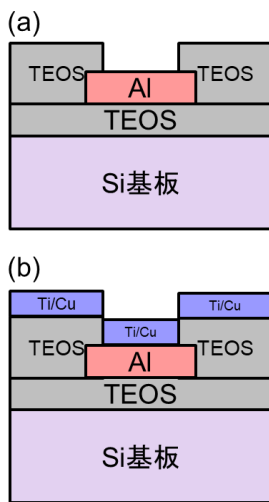


図 3-3-3-3-1 メッキ下地素子構造  
(a)無電解メッキ (b)電解メッキ

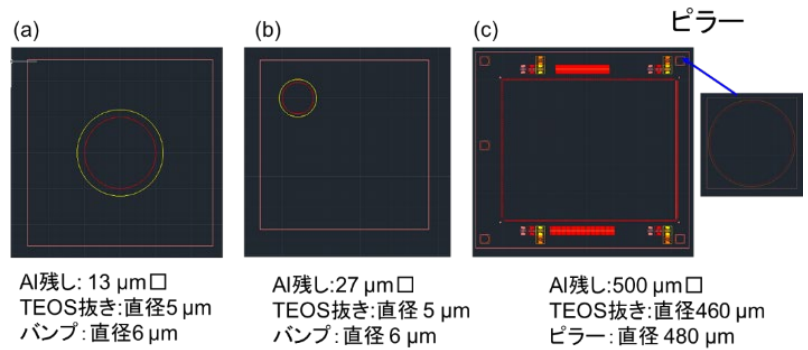


図 3-3-3-3-2 CAD 図面  
(a) 15  $\mu\text{m}$  ピッチ素子(b)30  $\mu\text{m}$  ピッチ素子(c)チップ全体とピラー

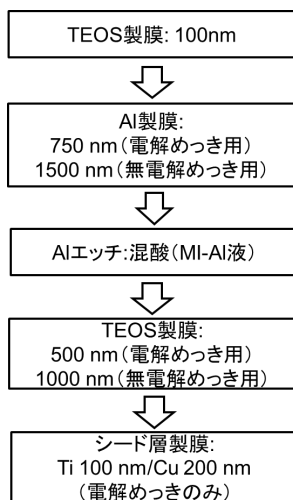


図 3-3-3-3-3 製造フロー

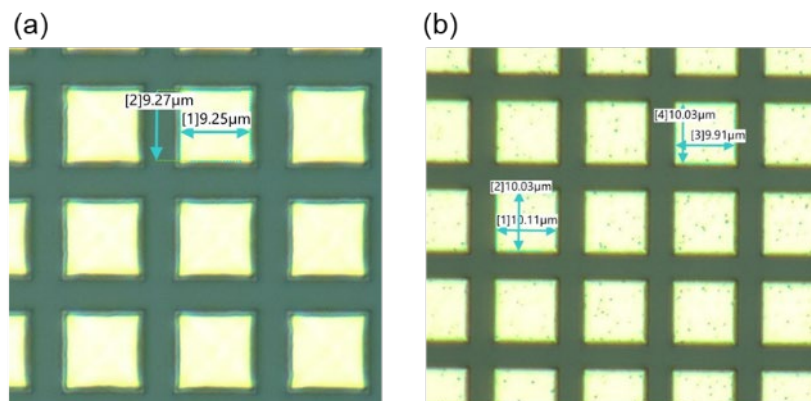


図 3-3-3-3-4 Al エッチ後の Al パッド残し部寸法測定  
(a)無電解メッキ(b)電解メッキ



### 無電解 Ni-P メッキによるパッド形成

ROIC には In バンプが形成されている。そのため、接合のみを考えれば受光素子側はパッドのみがあれば良い。よって、受光素子にマイクロバンプを形成せず Ni/Au のパッドのみを形成する素子の検討を行った。

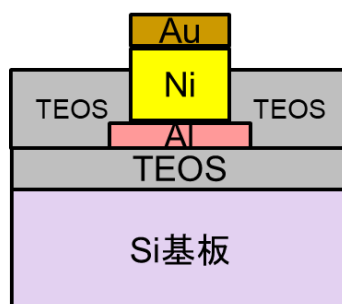
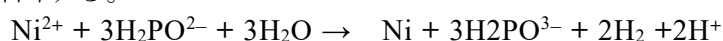


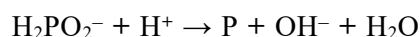
図 3-3-3-3-5 無電解メッキ下地素子構造

図 3-3-3-3-5 に示したように、TEOS 開口部下の Al パッドに Ni を無電解メッキで形成し、その上に酸化防止として Au の無電解メッキを施すこととした。無電解メッキとは、外部電流の代わりに還元剤を用いて自己触媒性のある金属皮膜を析出させる手法である。この手法で Cu、Ni、Au、Ag などの材料を対象物表面にメッキすることができる。無電解 Au メッキはフラッシュメッキや ENIG(Electroless Nickel Immersion Gold)と呼ばれる。無電解 Ni メッキに Au を置換メッキすることで、最表面に薄い Au を形成する。置換メッキであるため厚みは 50 nm 程度が上限である。無電解 Ni メッキは用いる還元剤の種類によって、次亜リン酸ソーダを用いる Ni-P、ホウ素化合物を用いる Ni-B、ヒドラジン化合物を用いる Ni-N に大別される。一般的には 7~9 %程度のリンを含む Ni-P が用いられる。

本研究で用いた無電解 Ni メッキ液はニッケルイオン(Ni<sup>2+</sup>)と還元剤として次亜リン酸塩が水溶液中に含まれた液体である。次亜リン酸塩は Al を触媒としてメッキ液中に電子を供給し、Ni<sup>2+</sup>は電子を受け取り Al 上に析出する。



発生した水素によって次亜塩リン酸中のリンも還元されるので、



となり、Ni メッキ皮膜中には P も共析する。析出した Ni を触媒としてメッキ反応は停止することなく進行する。電解メッキと比較してピンホールが少ない、膜厚が均一で耐食性や耐薬品性に優れるという特徴がある一方、P の濃度増加に伴い結晶が非晶質となり電気抵抗が増加するという特徴がある。

本研究では Ni-P を 1.5 μm 厚、Au を 50 nm 厚狙いで形成した。メッキ前に酸性脱脂剤 Z-200(ワールドメタル製)で Al 表面の脱脂と酸化膜除去を行っている。図 3-3-3-3-6 に作製した素子の観察結果を示す。図 3-3-3-3-6 (a)のデジタルマイクロスコープの結果からパッドの直径は 7.77 μm であり、CAD 図面上の TEOS 開口径である直径 5 μm よりも大きく形成された。また、図 3-3-3-3-6 (b)にレーザ顕微鏡観察結果を示す。色の違いが高さの差を示しており、パッドの TEOS 面からの高さは 1.85 μm となった。TEOS 開口の深さは 1 μm 狙いであるため、Ni-P/Au が 2.85 μm 厚と想定に近い厚さで製膜されている。TEOS 開口よりも厚く製膜された Ni が直径方向にも製膜され、TEOS 開口よりも大きくパッドが形成されたと考えられる。図 3-3-3-3-6 (c)は SEM での観察結果である。表面に大きな凹凸はなく、Ni/Au のパッドが形成されていることが確認できた。

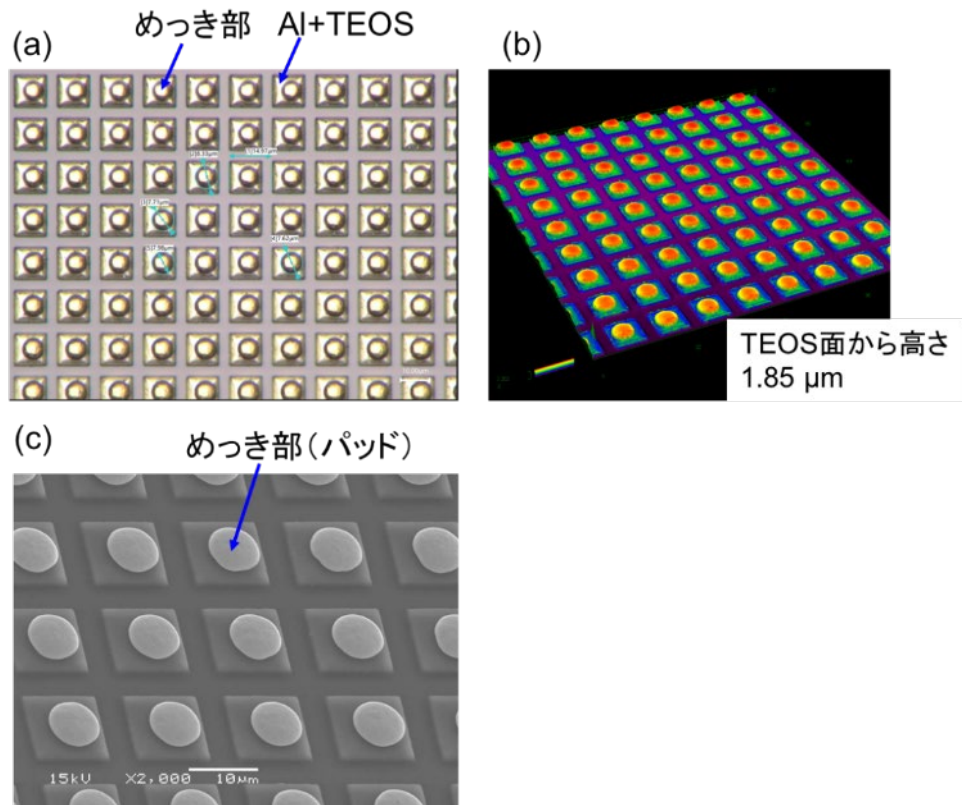


図 3-3-3-6 無電解 Ni-P/Au フラッシュメッキ結果  
 (a) デジタルマイクロスコップ画像 (b) レーザ顕微鏡画像 (c) SEM 画像

### 電解メッキによるピラー、マイクロバンプの形成

フリップチップボンダでの加圧時にバンプの高さの差や素子の傾きによっては全てのバンプが一様に押しつぶされず、一部のバンプに荷重が集中する可能性がある。このため図 3-3-3-7 のようにストッパーの役割として、素子外周にピラーを形成することがある。本研究でも Ni でピラー形成を検討することとし、電解メッキによるピラー形成プロセスの開発を実施した。電解メッキでは図 3-3-3-8 のようにメッキ対象物をカソード、メッキする金属をアノードに取り付ける。アノード側からはメッキ金属がメッキ液中に溶け出して金属イオンを供給する。カソード側に供給された電子が金属イオンを還元することで表面に皮膜が形成される。本研究では図 3-3-3-9 のように 2 インチウエハを固定しプローブからウエハ端に給電可能な治具を作製した。

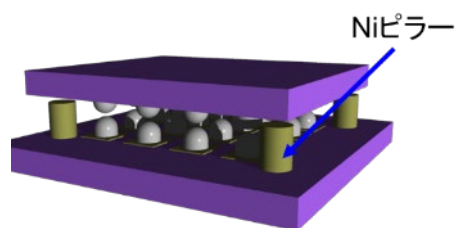


図 3-3-3-7  
 Ni ピラーのイメージ

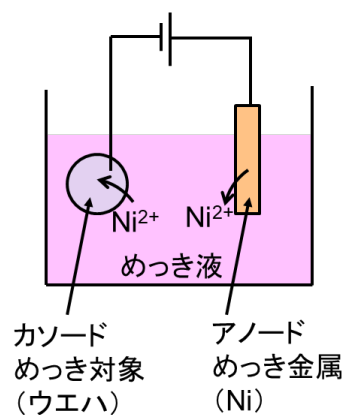


図 3-3-3-8  
Ni 電解メッキの原理

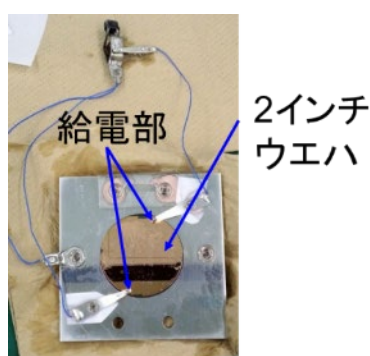


図 3-3-3-9 2 インチウエハ電解メッキ用の治具

電解メッキではウエハ全面に Ti/Cu のシード層が製膜されており、この上に厚膜レジストをパターンニングすることでパンプの形成位置と寸法を制御する。厚膜レジストとして、PMER P-WG300(東京応化工業)を使用した。P-WG300 は Cu の電解メッキ用のポジ型レジストである。図 3-3-3-3-10 のメーカ実験結果を参考にスピンドラの回転数は 2500 rpm 10 秒、ポストバーク条件は 100 °C 240 秒とした。アライナのドーズ量 300 mJ/cm<sup>2</sup>(ミカサ製アライナ MA-10 で 20.4 秒相当) 狙い、現像は NMD-3 23°C で 60 秒浸漬、純水に 60 秒浸漬を 3 回繰り返した。また、ウエハ外周部でレジストが厚くなり開口不良が生じることを防ぐため、メッキ前に O<sub>2</sub>-RIE(Reactive Ion Etching)でのエッチングを 3 分間実施している。

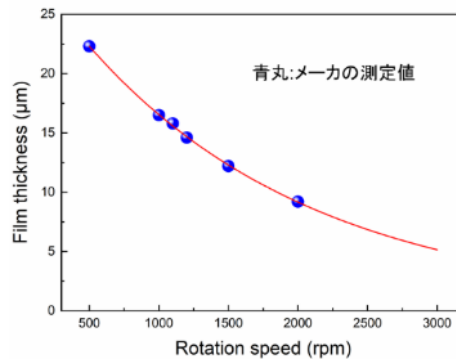


図 3-3-3-10  
PMER P-WG300 のスピンコータの回転数とレジスト膜厚の関係

ウエハへの通電時間は 70 分とし、電解メッキ完了後のピラーの観察結果を図 3-3-3-11 に示す。図 3-3-3-11 (a)はデジタルスコープでの観察結果である。ピラー直径は 486 μm であり、図 3-3-3-2 (c)の CAD 図面と比較してやや大きく仕上がっているが、実用上は問題のない寸法である。図 3-3-3-11 (b)はレーザ顕微鏡での観察結果である。表面に極端な凹凸は見られず、平坦な面が得られている。また、高さは約 11.8 μm であった。本結果から Ni 電解メッキでピラーが形成可能であることが確認できた。ピラーの高さはメッキの通電時間で制御可能であると考えられる。

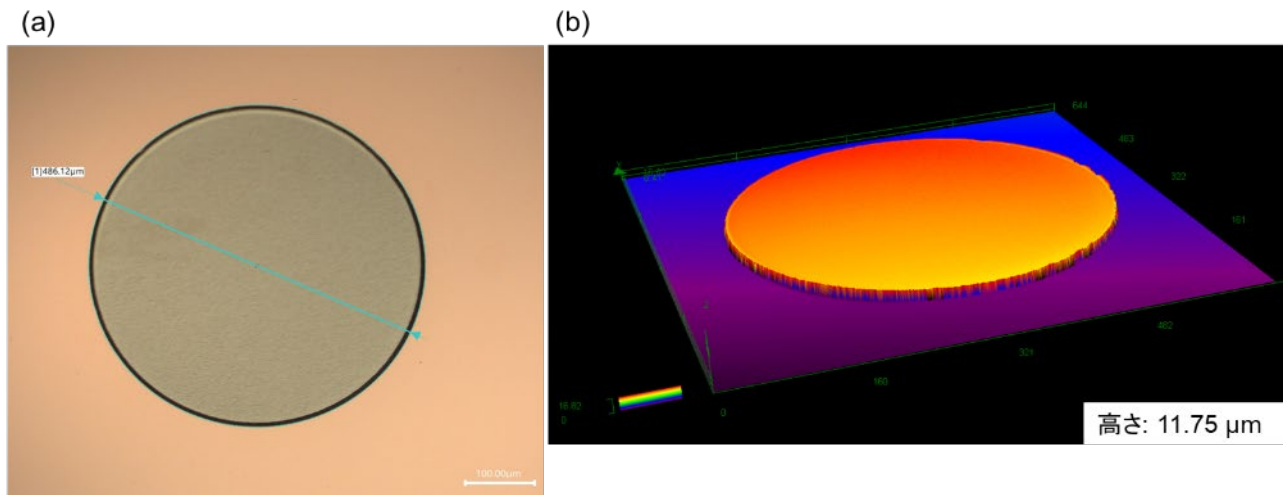


図 3-3-3-11 Ni ピラーの観察結果 (a)デジタルマイクロスコープ (b)レーザ顕微鏡

### Ni 電解メッキによるマイクロバンプの形成

続いて、電解メッキでのマイクロバンプの形成を実施した。最終目標は In バンプであるが、要素技術検討として Ni 電解メッキでのマイクロバンプ形成実験を行った。

1 回目の試作では TEOS 上全面に Ti/Cu を製膜したサンプルに対して通電時間を 65 分としてメッキを行った。デジタルマイクロスコップでの観察結果を図 3-3-3-12 に示す。図 3-3-3-12 (a) の 15  $\mu\text{m}$  ピッチ素子の直径は約 14.8  $\mu\text{m}$ 、図 3-3-3-12 (b) の 30  $\mu\text{m}$  ピッチ素子の直径は約 19.1  $\mu\text{m}$  と狙いよりも極めて大きく形成された。

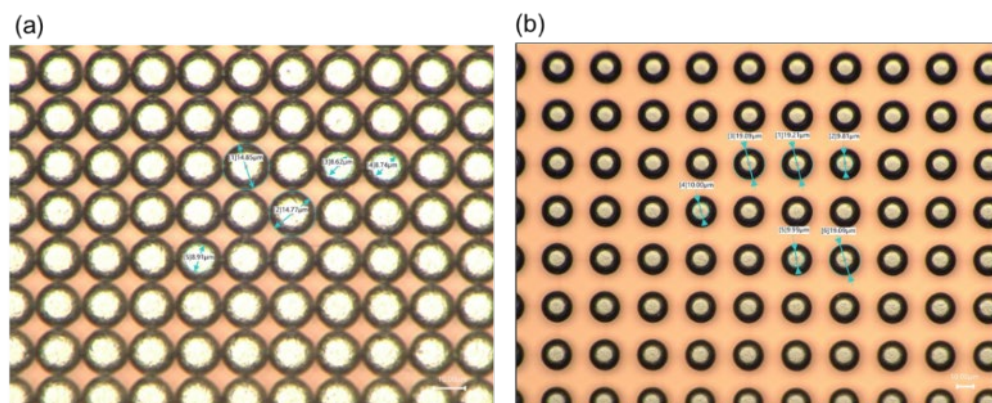


図 3-3-3-12 Ni バンプのデジタルマイクロスコップでの観察結果 (a)15  $\mu\text{m}$  ピッチ (b)30  $\mu\text{m}$  ピッチ

図 3-3-3-13 にレーザ顕微鏡での観察結果を示す。図 3-3-3-13 (a) は 15  $\mu\text{m}$  ピッチ素子であり、高さは 8.89  $\mu\text{m}$ 、図 3-3-3-13 (b) は 30  $\mu\text{m}$  ピッチの素子であり、高さは 11.9  $\mu\text{m}$  であった。

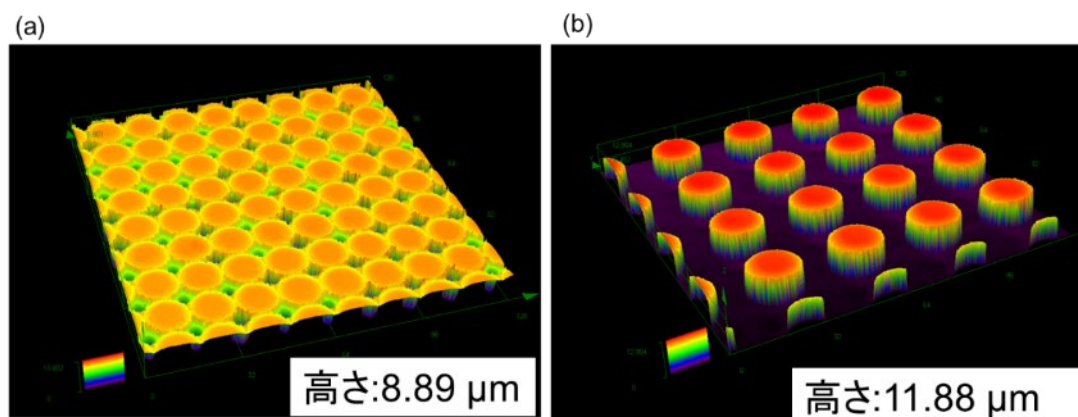


図 3-3-3-13 Ni バンプのレーザ顕微鏡での観察結果 (a)15  $\mu\text{m}$  ピッチ (b)30  $\mu\text{m}$  ピ

図 3-3-3-14 は 30  $\mu\text{m}$  ピッチ素子の SEM での斜め上からの観察結果である。バンプが傘状に形成されていることが確認できた。これは長時間メッキを行ったため、図 3-3-3-15 に示したように厚膜レジストの高さを超えて Ni が製膜されたためであると考えられる。図 3-3-3-16 に厚膜レジストのレーザ顕微鏡観察結果を示す。開口部の深さは 7  $\mu\text{m}$  程度であり、メッキが厚膜レジストよりも厚く形成されていることがこの結果からも示唆される。



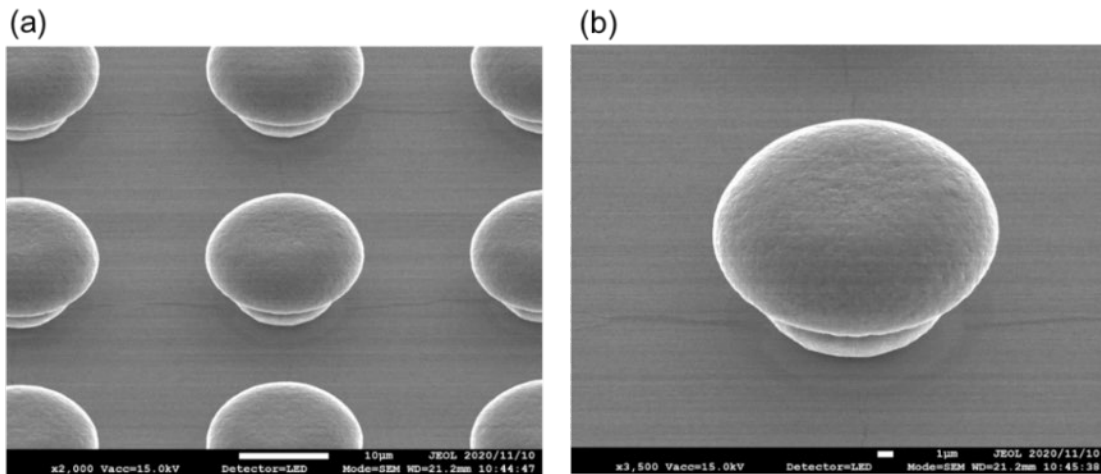


図 3-3-3-14 Ni パンプの 30 µm ピッチ素子の SEM 観察結果 (a)2,000 倍 (b)3,500

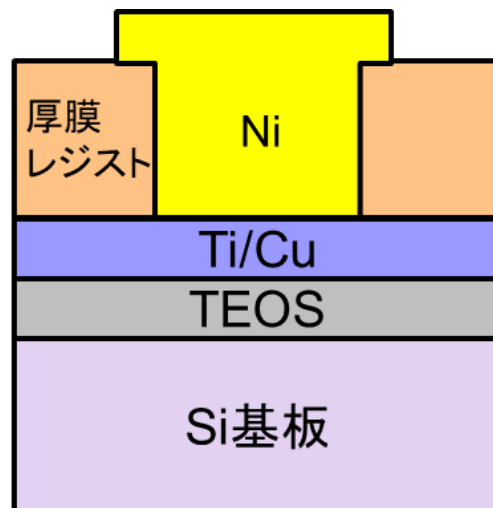


図 3-3-3-15 長時間メッキ後の断面模式図



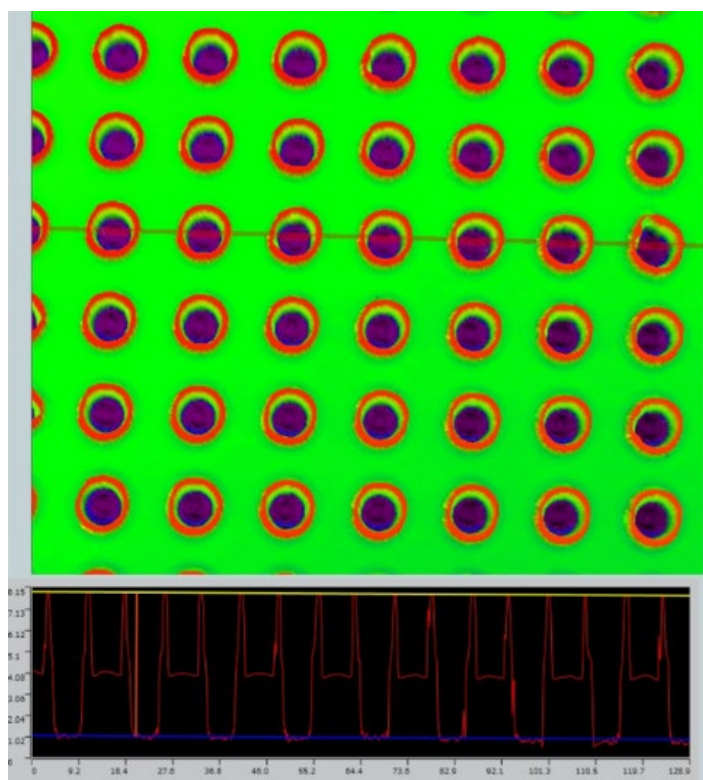
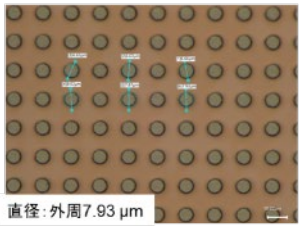
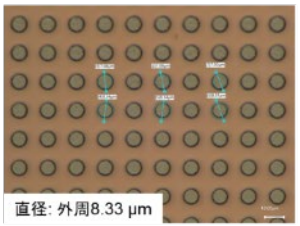
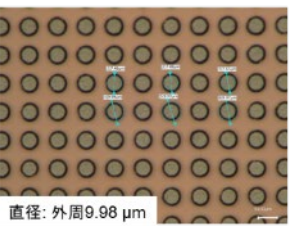
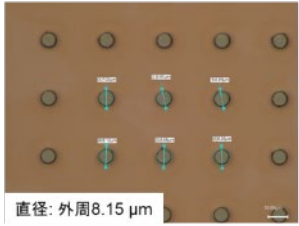
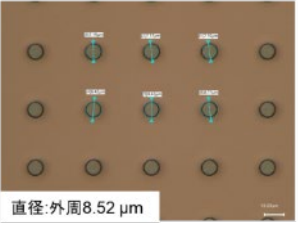
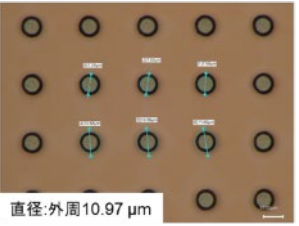


図 3-3-3-16 P-WG300 のレーザ顕微鏡観察結果

適切な膜厚のバンプを形成するために 2 回目の試作を行った。電解メッキでは電解槽を流れる電流密度を調整することにより製膜速度を制御する。電流を大きくしすぎるとメッキが荒くなる、またアノードからの金属イオンの供給が追いつかなくなるとメッキ液中で水の電気分解が生じ、水素ガスがメッキ液から放出される。この結果、メッキ液の pH が上昇しウエハ表面に焦げが生じるなどメッキ品質の不具合が生じる。このため、電流量は前回と同一としてメッキ時間を変更することでメッキ膜厚を調整することとした。

試作した素子のデジタルマイクロスコープでの観察結果を表 3-3-3-1 にまとめた。この結果から、通電時間に対してバンプの直径をプロットした結果を図 3-3-3-17 に示す。通電時間が長くなるにつれて直径が大きくなっていることが分かる。これは、厚膜レジストの開口部がテーパ状となっているためであると考えられる。特に、図 3-3-3-16 の結果から厚膜レジストの表層に近い領域ではテーパ角が緩やかとなり開口が広がるようにレジスト開口が形成されているため、通電時間を 22 分から 27 分へと伸ばすとバンプ直径が急に大きくなっていると考えられる。

表 3-3-3-3-1 Ni マイクロバンプのデジタルマイクロスコップでの観察結果

| 通電時間                 | 17分   | 22分  | 27分  |
|----------------------|---|--|--|
| 15 $\mu\text{m}$ ピッチ | <br>直径: 外周7.93 $\mu\text{m}$ | <br>直径: 外周8.33 $\mu\text{m}$ | <br>直径: 外周9.98 $\mu\text{m}$  |
| 30 $\mu\text{m}$ ピッチ | <br>直径: 外周8.15 $\mu\text{m}$ | <br>直径: 外周8.52 $\mu\text{m}$ | <br>直径: 外周10.97 $\mu\text{m}$ |

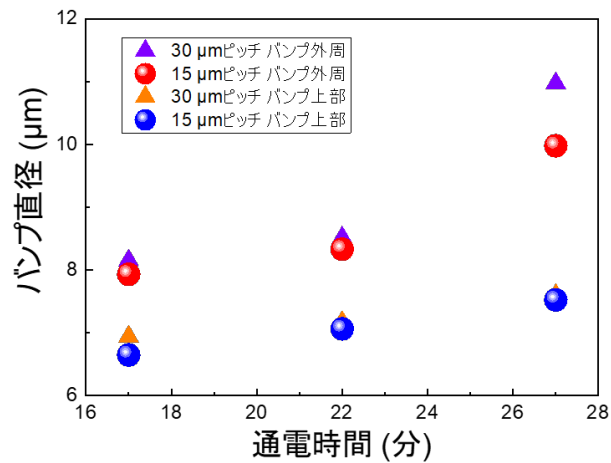
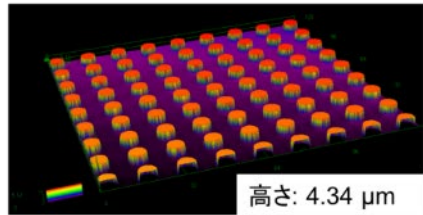
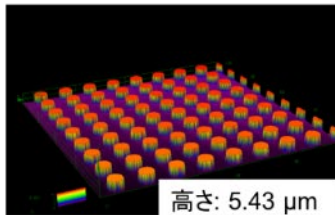
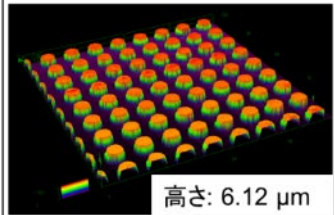
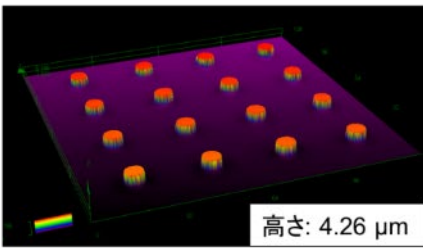
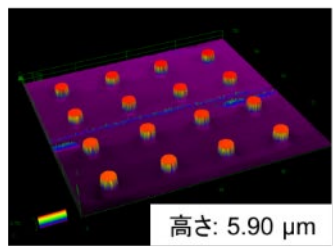
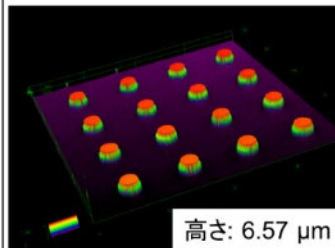


図 3-3-3-3-17 バンプ直径と通電時間の関係

続いて、レーザ顕微鏡で Ni バンプの高さ観察を行った結果を表 3-3-3-3-2 に示す。通電時間と高さの結果を図 3-3-3-3-18 に示す。通電時間が長くなるにつれて、バンプ高さが増加することが確認できた。

表 3-3-3-3-2 Ni マイクロバンプのレーザ顕微鏡での観察結果

| 通電時間         | 17分   | 22分  | 27分   |
|--------------|---|--|---|
| 15 μm<br>ピッチ |  高さ: 4.34 μm |  高さ: 5.43 μm |  高さ: 6.12 μm |
| 30 μm<br>ピッチ |  高さ: 4.26 μm |  高さ: 5.90 μm |  高さ: 6.57 μm |

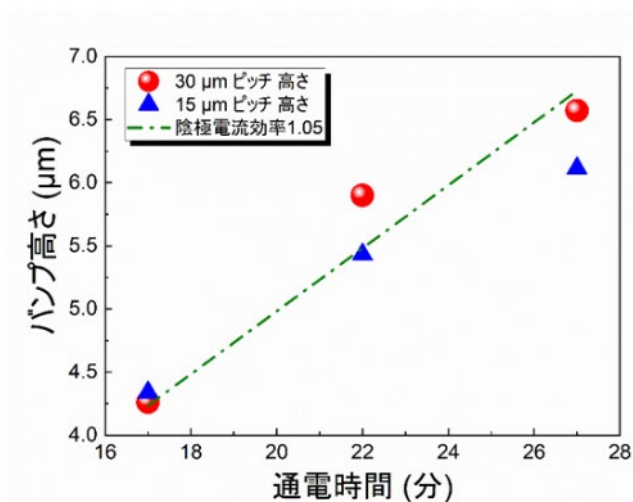


図 3-3-3-18 バンプ高さと通電時間の関係

電解メッキは下記のファラデーの法則に従う。

(1)電解によって析出あるいは溶解する金属の量は、その反応を行うときに流れる電気量に比例する。

(2)同一の電気量によって析出あるいは溶解する金属の量は、その化学当量に比例する。

これらの条件から電解槽に流れる電気量を測定することにより、目的の金属の化学当量の値から析出する金属の重量を求めることができる。化学当量とはメッキ金属の原子量をメッキ浴中の金属イオンの価数で除したものである。電解メッキでの電流密度は  $A/dm^2(=100\text{ cm}^2)$  が用いられる。

単位面積当たりの析出量( $g/100\text{ cm}^2$ )は

$$\frac{\text{原子量}}{\text{原子価}} \times \frac{\text{電流密度}(A / 100\text{cm}^2) \times \text{時間}(s)}{\text{ファラデー定数}(C/mol)} \times \frac{\text{陰極電流効率}}{\text{開口面積}(\text{cm}^2)}$$

で求められる。

得られた析出量から膜厚は

$$\text{膜厚}(\mu\text{m}) = (\text{析出量}/100/\text{比重}) \times 10^4$$

と求められる。

Niの原子量は58.71、2価、比重は8.9 g/cm<sup>3</sup>、電流密度は0.81 A/100 cm<sup>2</sup>、開口面積を83.5 mm<sup>2</sup>として計算した。一般的には陰極電流効率は95%程度である。しかしながら、実験値は計算値よりも大きく、図3-3-3-18の一点鎖線で示したように効率105%程度とすることで線形にフィッティングされた。これは、今回の計算では開口面積にCAD図面上の面積を使用しており、実際のウエハ上での無効領域や給電部へのメッキ金属の析出が考慮されていないためである。一方、同一パターンで製膜を行う場合はこの効率値を用いて通電時間を調整することで、メッキ膜厚を所望の値に制御可能である。

### In 電解メッキによるマイクロバンプの形成

In 電解メッキによるマイクロバンプ形成の検討を行った。下地構造は図3-3-3-1(b)の構造を使用し、写真製版、In 電解メッキ、シード層除去を実施した。試作結果を図3-3-3-19-3-3-3-21に示す。図3-3-3-19から直径7 μmとCAD図面より1 μm大きいバンプが形成されていることが分かる。図3-3-3-20から、高さ4 μm 狙いに対して概ね狙い通りの厚みでInバンプが形成されていることが確認できた。

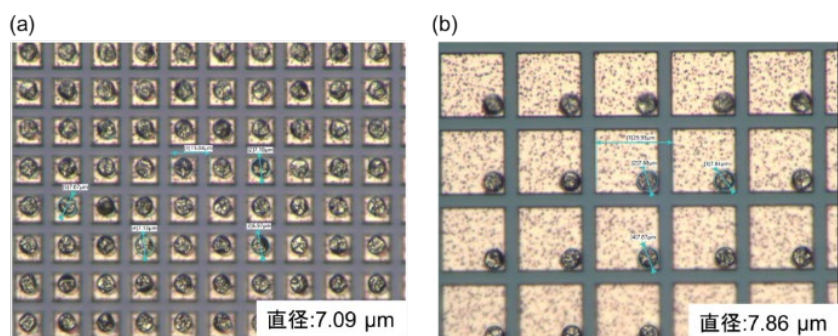


図 3-3-3-19 In バンプのデジタルマイクロスコープでの観察結果 (a)15μm ピッチ(b)30 μm ピッチ

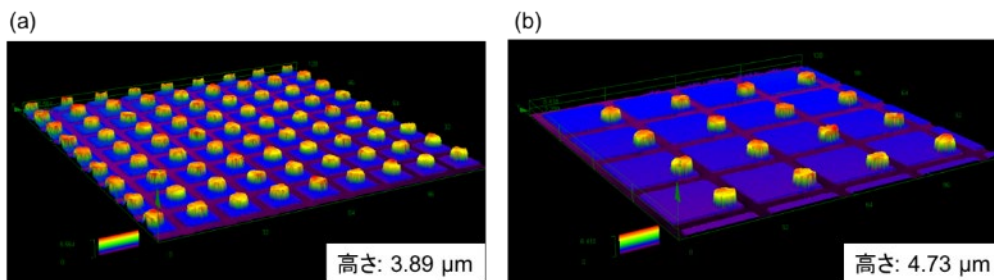


図 3-3-3-20 In バンプのレーザ顕微鏡での観察結果 (a)15μm ピッチ(b)30 μm ピッチ



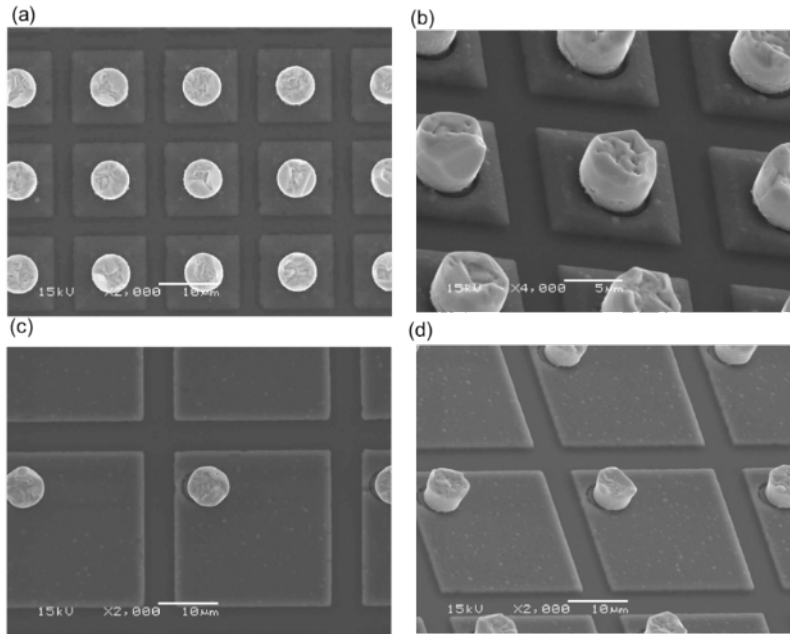


図 3-3-3-3-21 In バンプの SEM 観察結果 (a)15 $\mu$ m ピッチ 上面 (b)15 $\mu$ m ピッチ 傾斜 (c)30 $\mu$ m ピッチ 上面 (d)30 $\mu$ m ピッチ 傾斜

図 3-3-3-3-22 から In バンプ上部の凹凸が顕著であることが分かる。フリップチップでの接合に向けてバンプ表面を還元するとともに球状にするために、ダイシング後の素子をギ酸リフローにより還元処理を行った。まず、真空中でギ酸をバブリングにて導入し、バブリングを停止した後に 175 $^{\circ}$ C まで昇温する。その後、真空中で 3 分間加熱することで In バンプを還元させた。結果を図 3-3-3-3-22 – 3-3-3-3-24 に示す。図 3-3-3-3-22 から、リフローの効果により直径が 0.67  $\mu$ m 程度小さくなっていることが分かる。また、図 3-3-3-3-24 からリフローによってリフロー前の凹凸がなくなり、バンプが球状となっていることが確認できた。

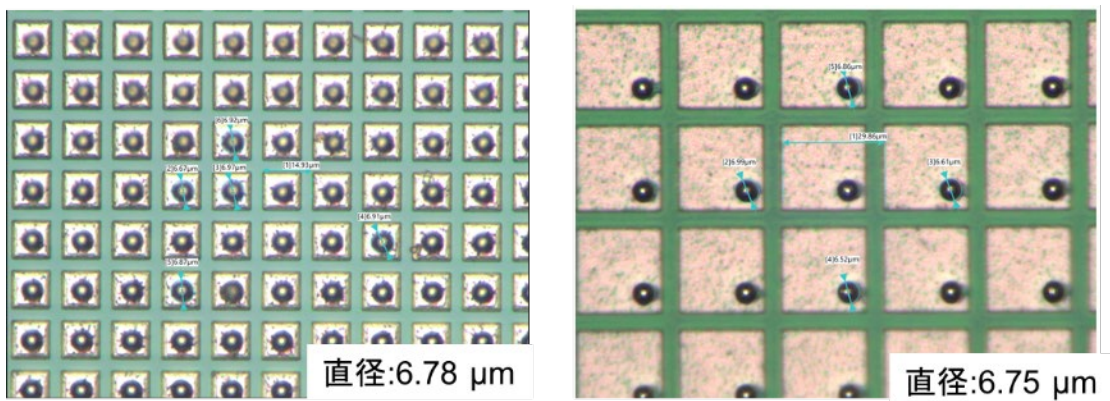


図 3-3-3-3-22 リフロー後のデジタルマイクروسコープでの観察結果 (a)15 $\mu$ m ピッチ (b)30  $\mu$ m ピッチ

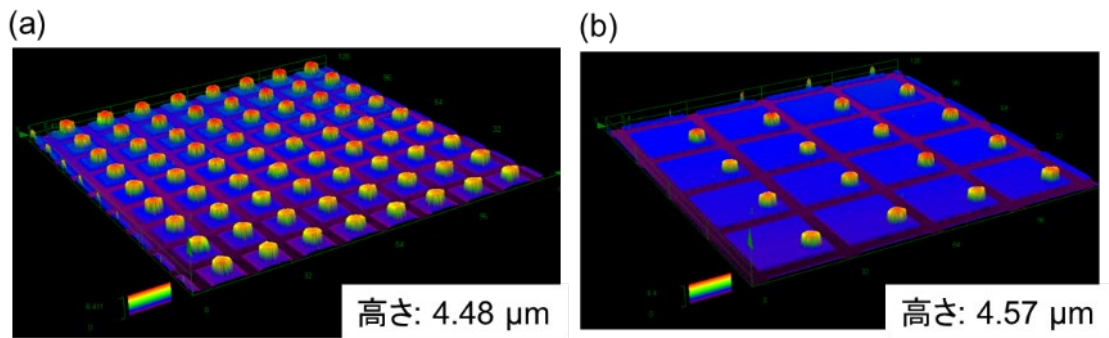


図 3-3-3-23 リフロー後のレーザー顕微鏡での観察結果  
(a)15 $\mu\text{m}$  ピッチ(b)30  $\mu\text{m}$  ピッチ

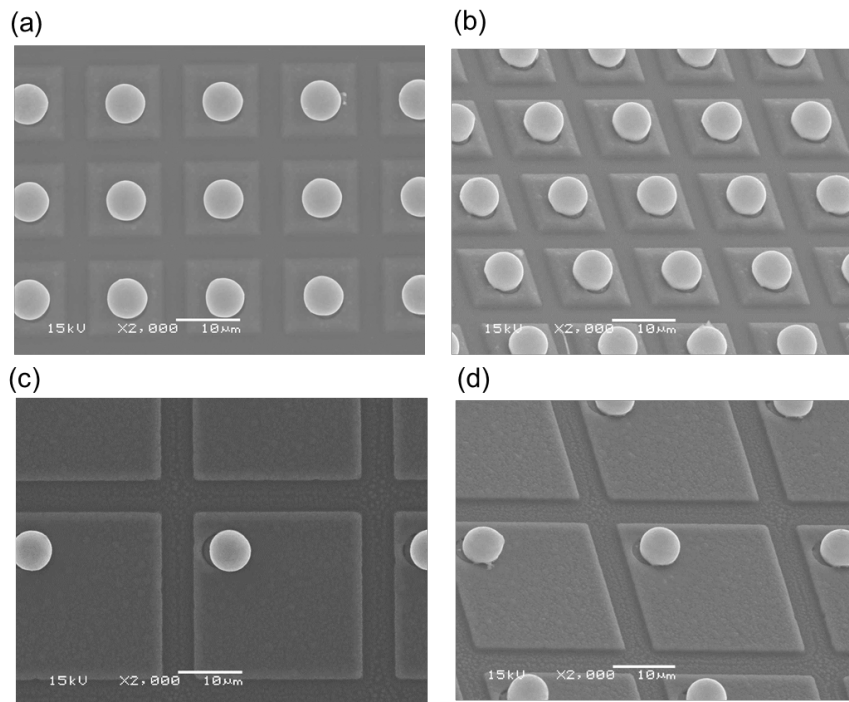


図 3-3-3-24 リフロー後の SEM 観察結果 (a)15 $\mu\text{m}$  ピッチ 上面 (b)15 $\mu\text{m}$  ピッチ 傾斜 (c)30  $\mu\text{m}$  ピッチ 上面(d)30 $\mu\text{m}$  ピッチ 傾斜

### 3.3.3.4 VGA グラフェン中波長赤外線イメージセンサの作製

以上の検討を反映し、画素ピッチ 15  $\mu\text{m}$ 、画素数 640 $\times$ 520 の VGA フォーマットのアレイ素子を試作した。図 3-3-3-4-1 にグラフェン光ゲートダイオードを用いた VGA アレイの断面図を、図 3-3-3-4-2 に VGA アレイの模式図を示す。図 3-3-3-4-2 よりチップの中央部分(Pixel area)が実画素領域であり、外周の青色部(Common electrode)に共通電極を有する。共通電極は図 3-3-3-4-1 の断面図のとおり基板と接続されており、検出器の上部と共通電極を ROIC に接続することで電圧を印加して信号を読み出す。このとき、赤外線は InSb 基板側から照射する。



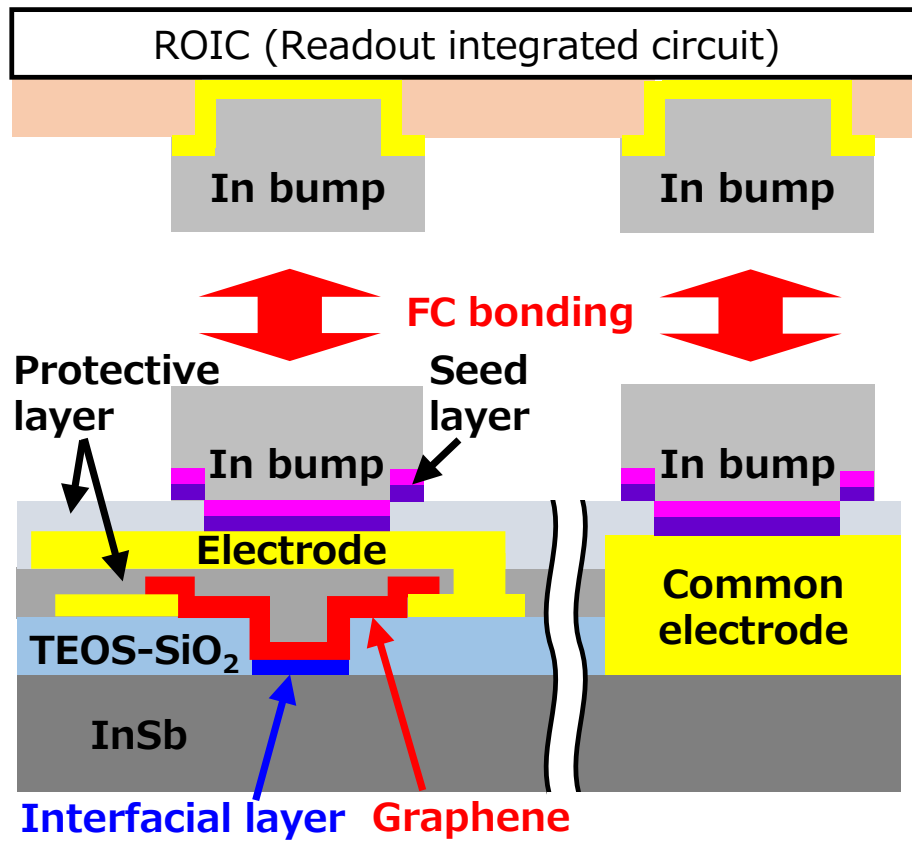


図 3-3-3-4-1 VGA アレイの断面図

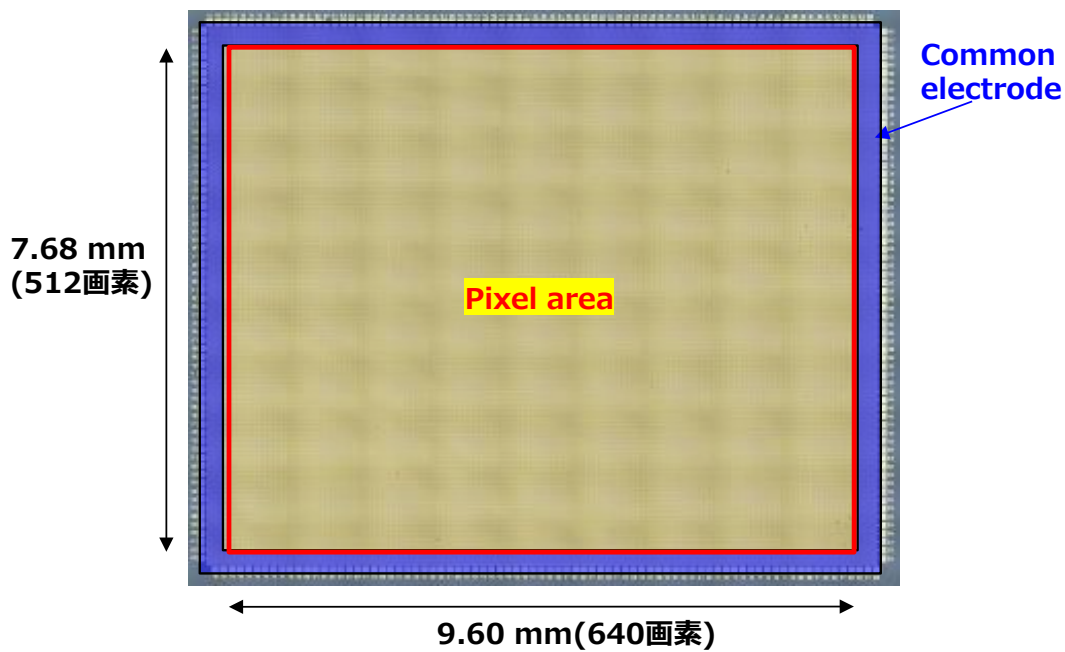


図 3-3-3-4-2 VGA アレイの模式図

### グラフェン光ゲートダイオードアレイの作製

図 3-3-3-4-3 にグラフェン光ゲートダイオードアレイの作製方法を、図 3-3-3-4-4 に VGA アレイの画素構造の模式図を示す。基本的な作製方法は従来のグラフェン光ゲートダイオードと同様であり、画素の中央部分の TEOS をエッチングにより除去することで、グラフェン/InSb ヘテロ接合を形成する。界面層を挿入する場合は、TEOS 成膜前に ALD により  $\text{HfO}_2$  を形成し、TEOS エッチング時に膜厚を調整する。

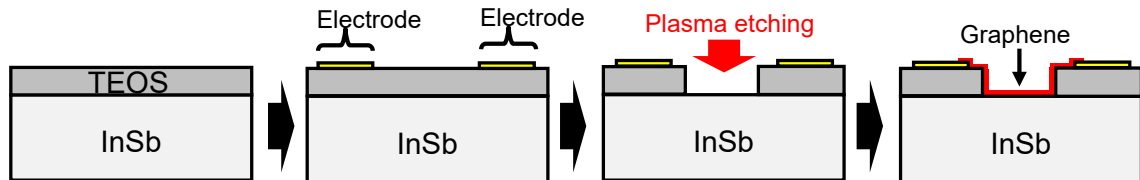


図 3-3-3-4-3 グラフェン光ゲートダイオードアレイの作製方法

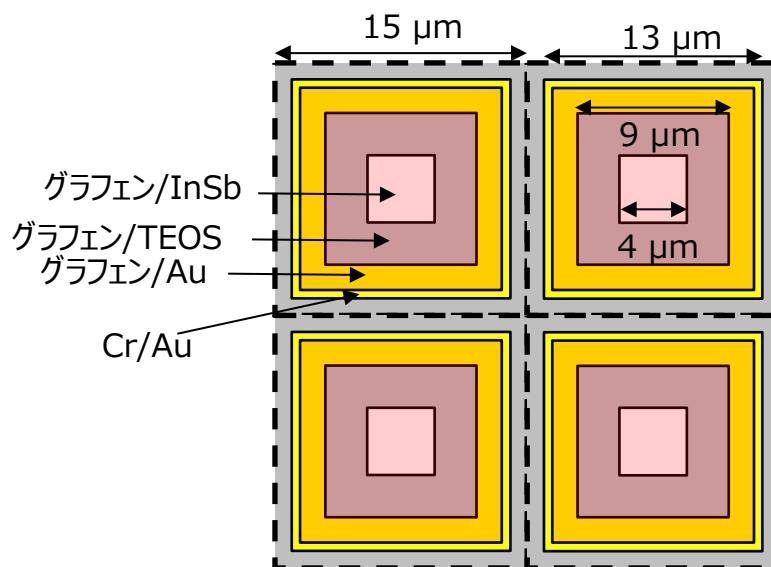


図 3-3-3-4-4 VGA アレイの画素構造

実際に試作した VGA グラフェン光ゲートダイオードアレイの光学顕微鏡像を以下に示す。

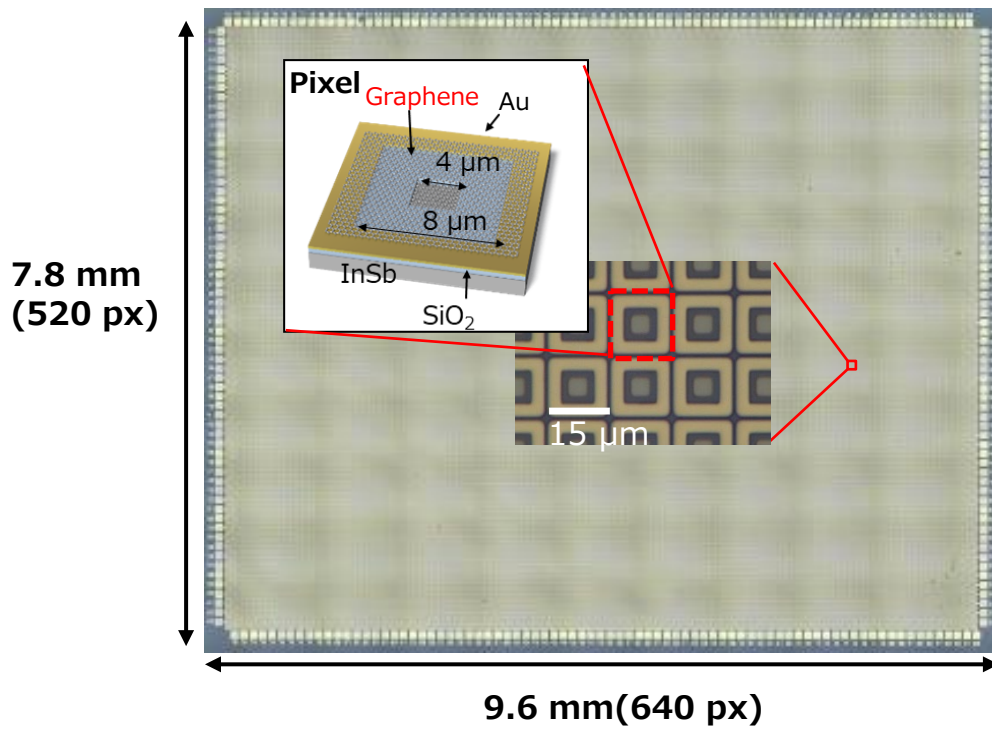


図 3-3-3-4-5 画素ピッチ 15 μm の VGA フォーマット画素アレイの試作結果

図 3-3-3-4-5 より、良好な画素構造が VGA フォーマットで形成されていることが確認できる。また、光学顕微鏡での観察において、95%以上の画素にて汚れやシワのないグラフェンが生存していることを確認した。なお、汚れやシワが特性にどの程度影響するかは検討が必要ではあるが、完全にグラフェンが欠損している領域は殆ど無いレベルで試作することが出来た。

### 3.3.4 読み出し回路

次に、前述した読み出し回路(ROIC)構造を検討したように、ROIC の単体評価を行った。ROIC 評価系を図 3-3-4-1 に示す。

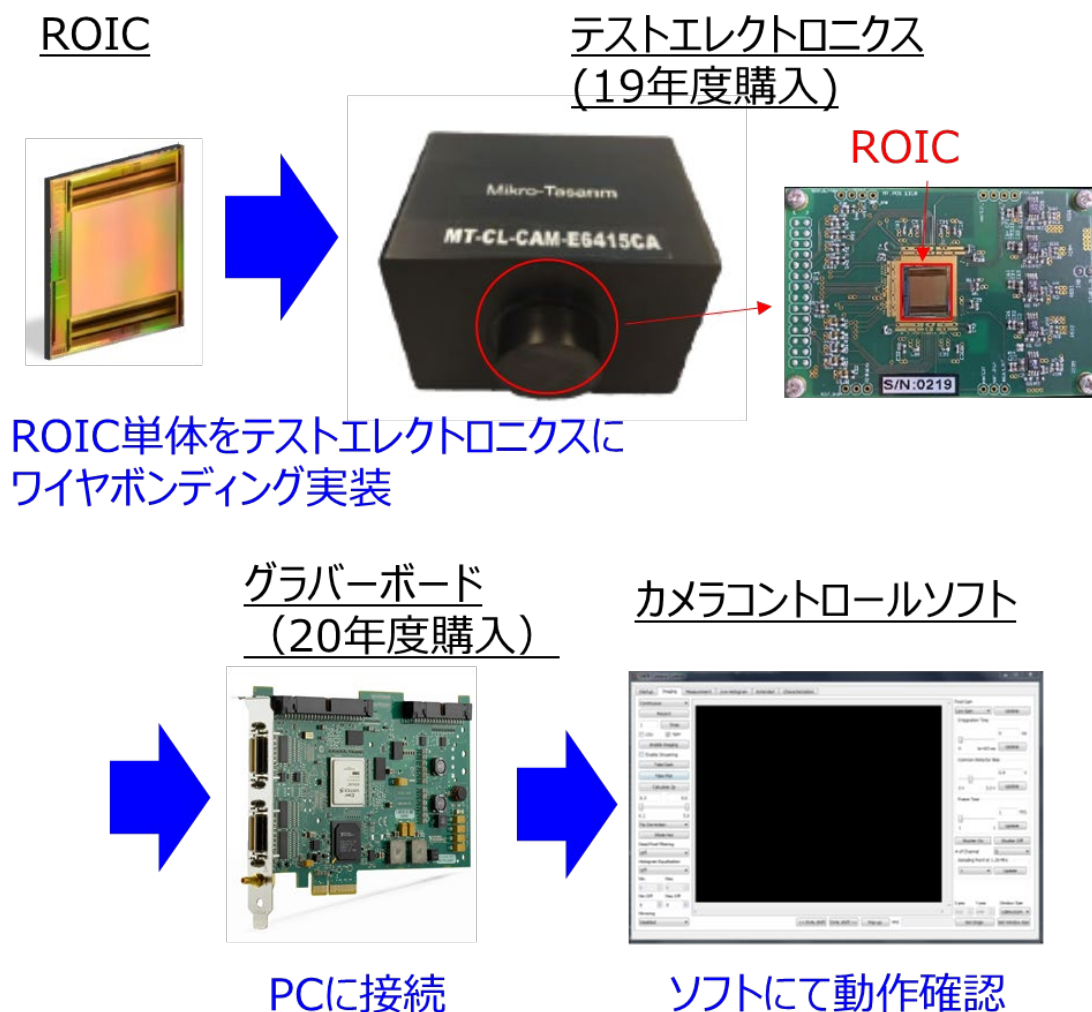


図 3-3-4-1 ROIC の評価方法

上図に示すように、ROIC を評価ボードであるテストエレクトロニクスに実装する。実装の際には ROIC において設定した信号ピンの配置通りにテストエレクトロニクスとワイヤボンディングにより接合する。ROIC 裏面とテストエレクトロニクス本体との接続は、導通する必要がないため、はんだや銀ペースト等で固定することなく、テープによって固定することで着脱可能とした。これにより、複数個の ROIC の評価が可能となる。

テストエレクトロニクスからの信号をグラバボードを介して PC に接続する。そして、ROIC からの信号をソフトウェアで再構成して画像を取得する。

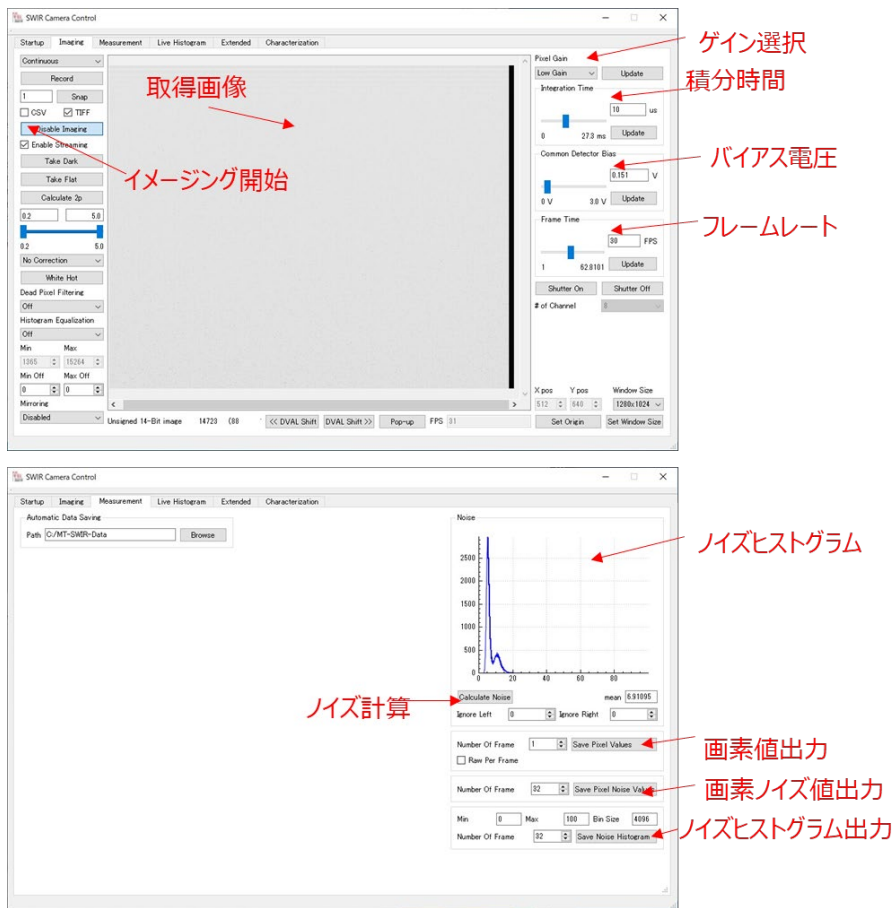


図 3-3-4-2 ROIC から取得した信号の評価方法：ソフトウェア画面

このような評価ソフトウェアを用いて、ROIC に照射した可視波長のレーザポイントの画像を取得した。結果を図 3-3-4-3 に示す。

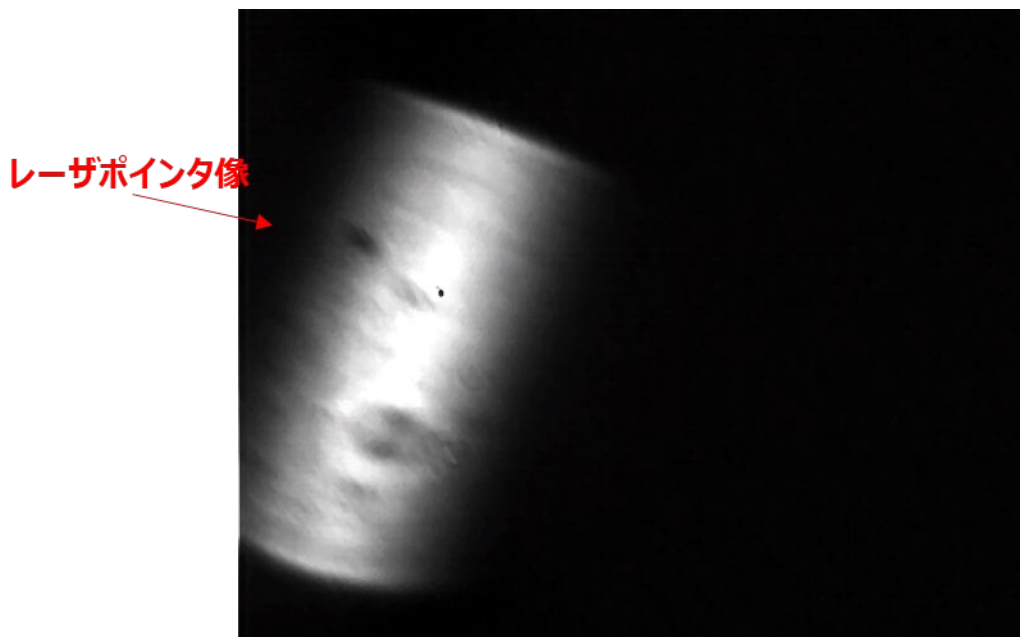


図 3-3-4-3 ROIC に照射したレーザポイント像

本報告書では静止画となっているが、実際には動画が取得される。レーザポインタの照射位置によってポインタの像が動くことが確認できた。なお、今回の評価では ROIC 単体であるが、ROIC はシリコンによって作製されているため、可視光に応答し信号が発生する。この信号を利用して、ROIC の動作を確認することができる。以上のように、選定した既製品の ROIC の動作確認を完了した。よって、ここで検討を行った ROIC を用い画像センサ化を検討した。

### 3.3.5 ハイブリッド接合技術

#### 3.3.5.1 In バンプリフロー

##### In バンプリフロー条件の検討

図 3-3-5-1-1 に検出器における In バンプ形状を示す。リフロー前後での挙動としては、リフロー前で若干凹凸がみられるような形状、リフロー後ではその凹凸が緩和されて滑らかな半球形状が形成されるような変化を示す。

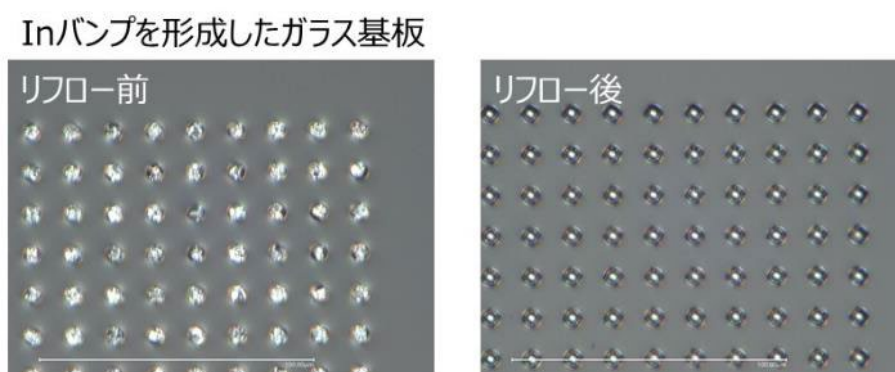


図 3-3-5-1-1 In バンプを形成したガラス基板における In バンプ形状

##### ROIC における In バンプ形状

図 3-3-5-1-2 に ROIC における In バンプ形状を示す。ROIC における In バンプは、リフロー前で全体的に凹凸がみられ、さらに中央部に凹みが確認される。リフロー後でも形状の変化が小さく、検出器と比較して平滑性が若干低い。



図 3-3-5-1-2 ROIC における In バンプ形状

##### In バンプの平滑性向上により期待される効果

両基板における In バンプ形状には差異が確認されている。検出器の In バンプと比較して ROIC の In バンプで若干平滑性が低い。ハイブリッド接合では、両基板間に形成される In バン



プ同士が接触した状態で溶融→再凝固することによって接合される。そのため、In バンプの平滑性を向上することにより、以下の効果が期待される。

- ・導電性の向上：バンプ均一性が高まり、両基板間のバンプ同士の接触が良好となる。
- ・密着性の向上：両基板間の結合力が高まり、剥離などの耐久性が向上する。
- ・接合精度の向上：バンプ均一性が高まり、接触時のズレなどが抑制される。

そこで、本研究では、ROIC の In バンプの平滑性向上を目的として、リフロー条件の調整ならびに最適化を実施した。

### ROIC における In バンプの平滑性向上方法の検討

接合工程は図 3-3-5-1-3 に示す通りであり、接合の直前にリフロー工程が実施される。リフロー工程の役割としては、In バンプの表面部分に形成された酸化膜除去ならびにバンプ中のガスの除去であり、主に還元雰囲気下で行われる。リフロー炉ではギ酸雰囲気下でのリフローが行われる。還元されて酸化膜が除去された In バンプを融点以上に加熱することによって溶融し、初期の凹凸がある状態からきれいな滑らかな半球形状へと変化する。

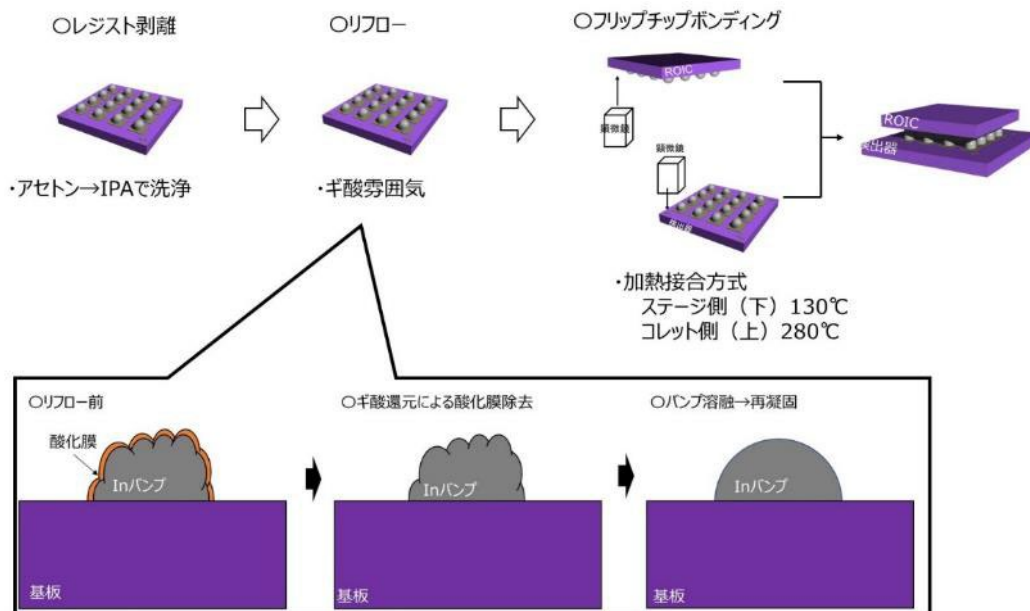


図 3-3-5-1-3 接合工程詳細図

### リフロー工程における調整パラメータ

現状の検出器ではリフローにより大きく平滑性が向上しており、リフローによる還元ならびに溶融→凝固による平滑化が達成されている。それに対し、ROIC ではリフロー前後での形状変化が小さく、In バンプの溶融が抑制されていることが想定される。溶融の抑制要因として、以下の2点を想定し、加熱温度ならびにギ酸圧力や温度プロファイルを調整することで ROIC におけるリフロー後の In バンプ形状の平滑性向上方法について検討した。

- ・加熱温度が低いために In バンプの溶融を抑制している。  
→検出器と ROIC の基板に違いによりバンプ部への熱伝導に差がある。
- ・ギ酸還元が不十分であり酸化膜が除去されず In バンプの溶融を抑制している。  
→検出器に対して、ROIC では In バンプ中央部に凹みがあるため表面積が大きく、酸化膜除去のためにより大きな還元能力が必要となる。

### まとめ

本研究では、グラフェン赤外線センサ向けの ROIC における In バンプ形状の平滑性向上手法について検討し、以下の結果を得た。

1. グラフェン光検出器向けの ROIC において、検出器と比較して In バンプの平滑性が若干低い

ことが判明

- リフロー条件に予熱工程を追加することで ROIC の In バンプ形状の平滑性が向上することを確認
- 予熱工程のギ酸還元性能向上によって In バンプ形状の平滑性がさらに大きく向上することを確認
- ROIC の In バンプには中央部の凹みなどがあり、検出器と比較して In バンプの表面積が大きいため、バンプ表面に形成される酸化膜の除去に必要なギ酸の還元性能を高くする必要があることを確認

### 3.3.6 アレイ素子実装工程

#### 3.3.6.1 実装概要

図 3-3-6-1-1 に実装素子の評価設備内への設置に関する模式図を示す。読出し回路基板 (ROIC, Read Out Integrated Circuit) に接合したアレイ素子をパッケージ上に実装した後、クライオスタット内のソケット内に設置する。素子はワイヤ、パッケージ、ソケット、ホルダ、キャリアボードを介してクライオスタット外部に信号配線を引き出した後、インターフェースボード類を通じて信号増幅と A/D 変換した後に、画像評価装置に接続する (図 3-3-6-1-1 (a))。赤外光評価においては、面黒体炉の放射光をカメラレンズ、クライオスタット光学窓を通じて ROIC 接合済みアレイ素子に集光する (図 3-3-6-1-1 (b))。本項では ROIC 接合済みアレイ素子のパッケージ上実装までについて述べる。冷却評価に対応するパッケージを作製した後、素子を実装した。また、ROIC 駆動用のワイヤボンディング用ダイアグラムを作成し、必要信号線をワイヤ配線した。

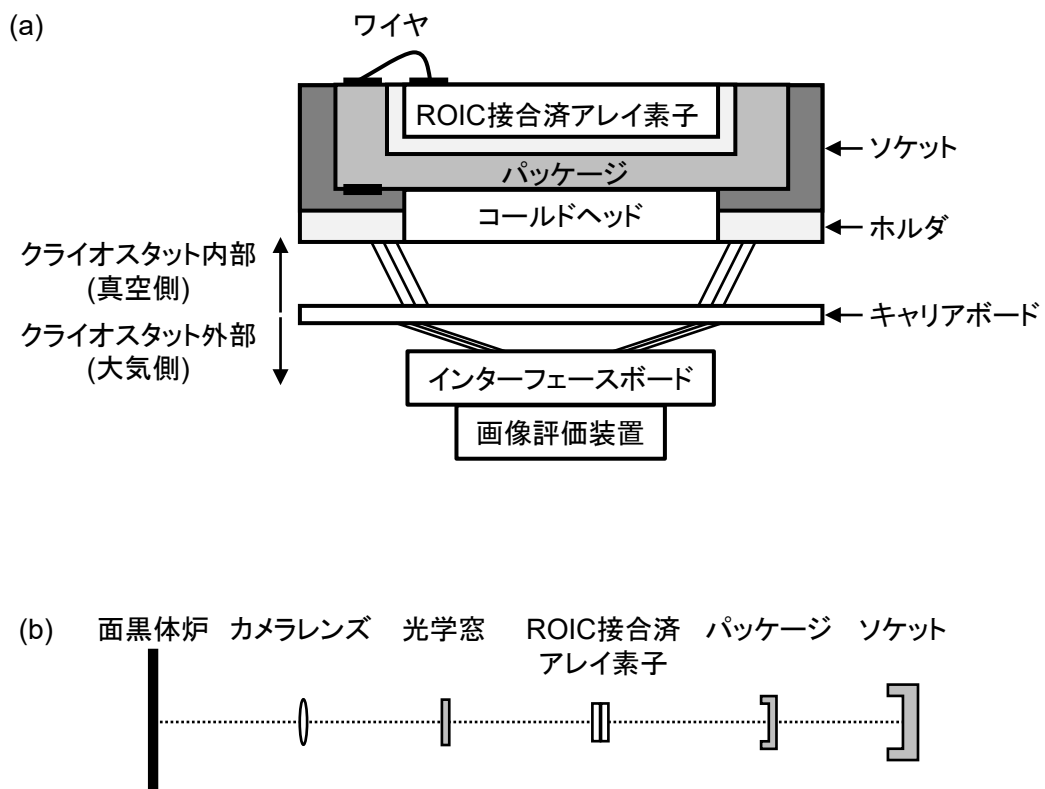


図 3-3-6-1-1 アレイ素子の実装に関する模式図。(a) アレイ素子の電気接続。(b) 光路。

#### 3.3.6.2 冷却用パッケージの作製

液体窒素冷却評価に対応するパッケージを作製した。図 3-3-6-2-1 にパッケージの構造案を示す。市販クライオスタットを評価に用いるために、パッケージの寸法には LCC (Leaded Chip Carrier)-84 及び LCC-124 規格を用いた。構造案としては、(1) 従来のセラミックベースのみを用

いた構造 (図 3-3-6-2-1 (a))、(2) パッケージ裏面をメタライズ処理し、実装素子まで金属貫通ビアを設ける構造 (図 3-3-6-2-1 (b))、そして、(3) セラミック部に貫通孔を設けて実装素子を直接貼り付け可能なヒートシンクとメタル貫通キャビティを設ける構造 (図 3-3-6-2-1 (c)) が考えられる。一般的なセラミックパッケージは液体窒素温度までの冷却を考慮した構造とはなっておらず、十分な冷却性能が得られない場合や、セラミックベースと実装素子の接合部で反りが生じて断線する恐れがある。また、パッケージ底面を裏面メタライズ、貫通ビアを設ける構造ではパッケージの改造領域が少ないため寸法制約が少ない利点がある一方で、冷却性能が低く、また冷却時に貫通ビアとパッケージ間で歪みが生じる。そこで、ヒートシンクとメタル貫通キャビティを設けた構造を採用した。ヒートシンク部とキャビティ部にはセラミックと熱膨張率が整合し、熱伝導率も良い Cu-W 合金 (W-10, 線膨張係数 7.9 ppm/K, 熱伝導率 175 W/m・K) を用いた。

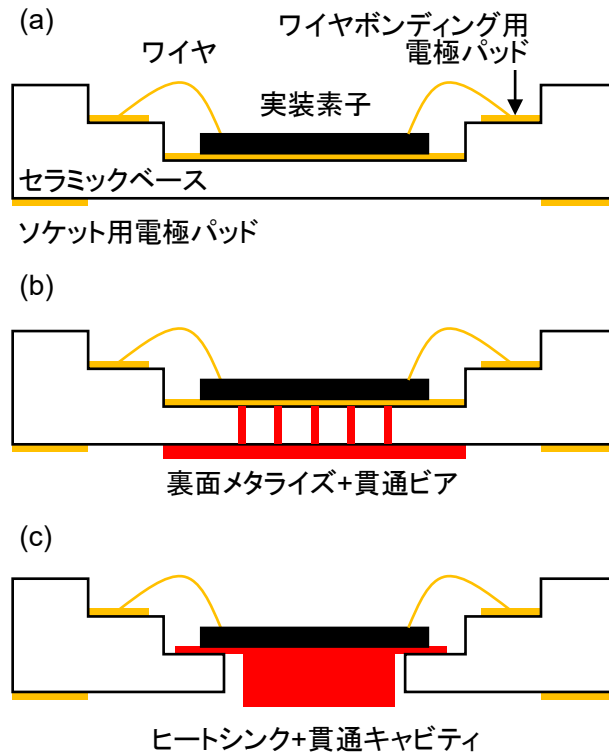


図 3-3-6-2-1 冷却評価用パッケージ構造案。(a) 一般的なセラミックパッケージ。(b) 裏面メタライズ、貫通ビア構造。(c) ヒートシンク、貫通キャビティ構造。

### 3.3.6.3 実装工程

図 3-3-6-3-1 に VGA アレイ素子の実装プロセスの模式図を示す。まず、In バンプを用いてフリップチップ接合したアレイ素子と ROIC 間に固定用のアンダーフィル材を塗布する (図 3-3-6-3-1 (b))。次に、光感度を得るためにアレイ素子表面を研削する (図 3-3-6-3-1 (c))。更に、パッケージ上にダイアタッチ材を用いて接合済み素子を接着する (図 3-3-6-3-1 (d))。最後に、ROIC とパッケージの電極パッド間をワイヤボンディングし電気配線する (図 3-3-6-3-1 (e))。

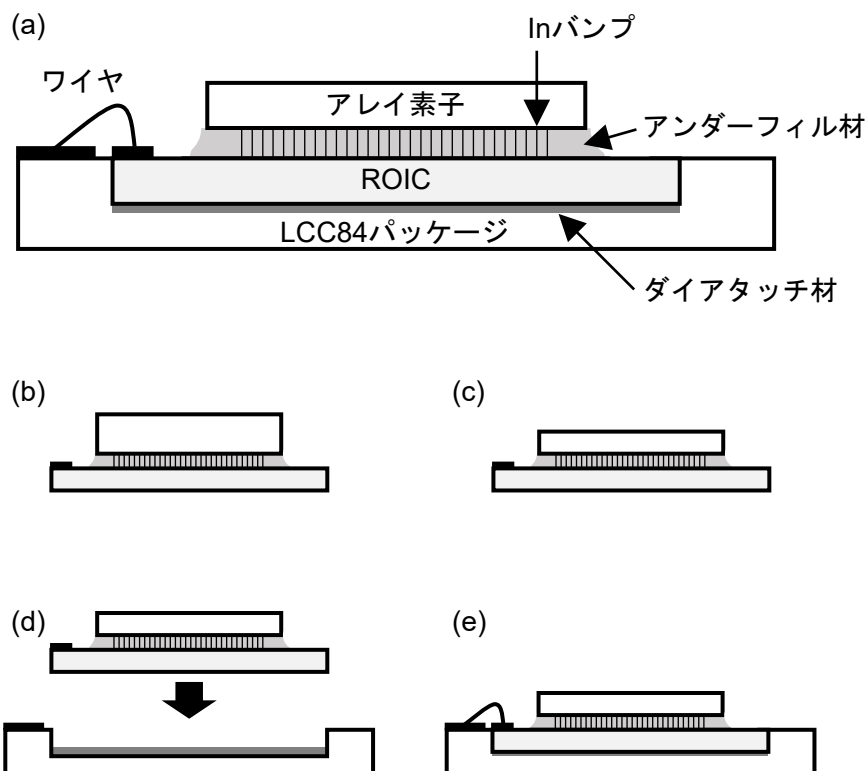


図 3-3-6-3-1 VGA アレイ素子の実装プロセス。(a) 実装後素子断面図。(b) アンダーフィル材の塗布。(c) 裏面研削。(d) パッケージへの接着。(e) ワイヤボンディング。

以下に各工程の詳細を述べる。

#### アンダーフィルの塗布

接合後のバンプ間の高さ 5  $\mu\text{m}$  程度以下の隙間にアンダーフィル処理するため、低粘度アンダーフィル剤 301-2(Epoxy Technology)を用いた。301-2 は 2 液混合型のエポキシ樹脂であり、室温で粘度が低い(サラダ油と同等)状態である。このため微小な隙間にも塗布可能であると期待される。標準硬化条件は 80  $^{\circ}\text{C}$  で 3 時間加熱である。フリップチップボンダには樹脂塗布装置が付属するが、301-2 は粘度が低すぎて空気圧で塗布する本装置では一度に吐出される樹脂量が多すぎ、使用することができなかった。そこで、注射針を用いて重力でエポキシ樹脂をチップ端に滴下し、チップ端から毛細管現象で樹脂を吸わせることによってチップ間に樹脂を充填した。図 3-3-6-3-2 に塗布イメージ図を示す。十分に塗布した後、硬化するまで加熱を行った。

図 3-3-6-3-3 にアンダーフィル材を硬化させたのちを取得した超音波探傷検査 (SAT C-SAM, 反射モード) の結果を示す。空乏ボイドを示す白色領域が存在しないことから、アレイ素子と ROIC 間にアンダーフィル材が一様に浸透したことを確認した。

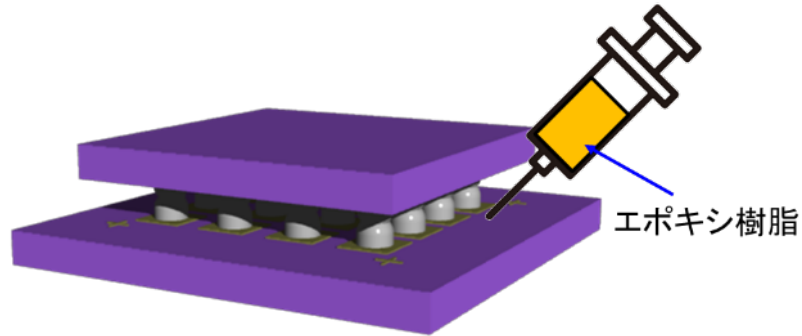


図 3-3-6-3-2 樹脂塗布のイメージ

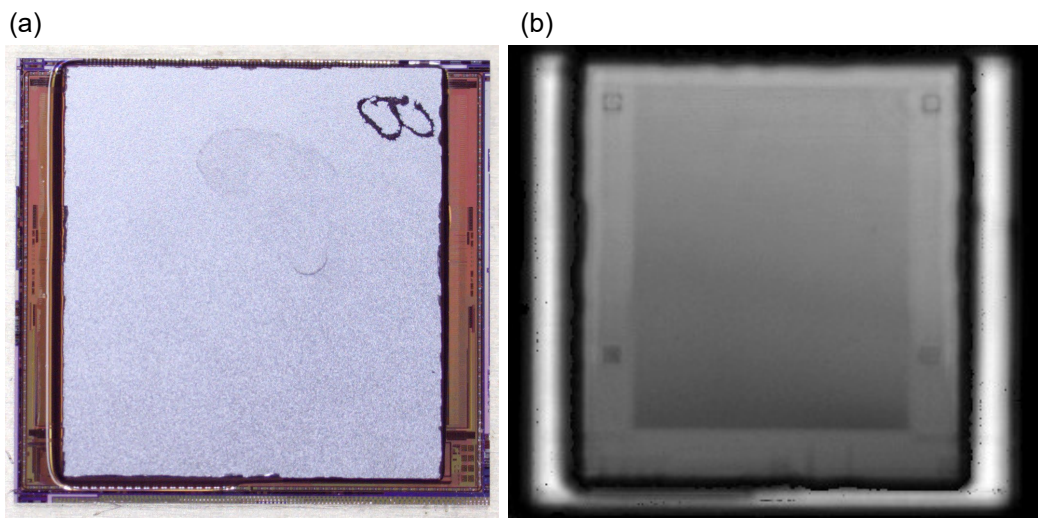


図 3-3-6-3-3 アンダーフィル材塗布素子の SAT 観察結果。(a) 光顕像。(b) SAT 像。

### 3.3.7 画像評価

#### 3.3.7.1 画像評価装置の立ち上げ

本節では赤外面像出しを行うための画像評価系の構築について述べる。図 3-3-7-1-1 に画像評価系の模式図を示す。系は光源、クライオスタット、信号入力装置、出力信号処理装置、真空ポンプより構成される (図 3-3-7-1-1(a))。光源には黒体炉のほか、レーザ・フィラメントランプなど種々の可視～赤外波長域での光源を使用する。クライオスタットは光源からの光を素子 FPA (Focal Plane Array) 面に集光するためのカメラレンズ、素子を真空冷却環境に保つための筐体・液体窒素タンク、そして素子信号入出力線から構成される。クライオスタットへ電源・クロック信号を入力した際の出力信号をプリアンプ・A/D コンバータ (ADC) で処理する。真空ポンプにはバックポンプ付きターボ分子ポンプを用いる。上記に述べた系のソケット・コールドヘッド接触面に VGA/SXGA ROIC-グラフェン赤外光検出器アレイの接合素子を装着し、画像出しを行う (図 3-3-7-1-1(b))。

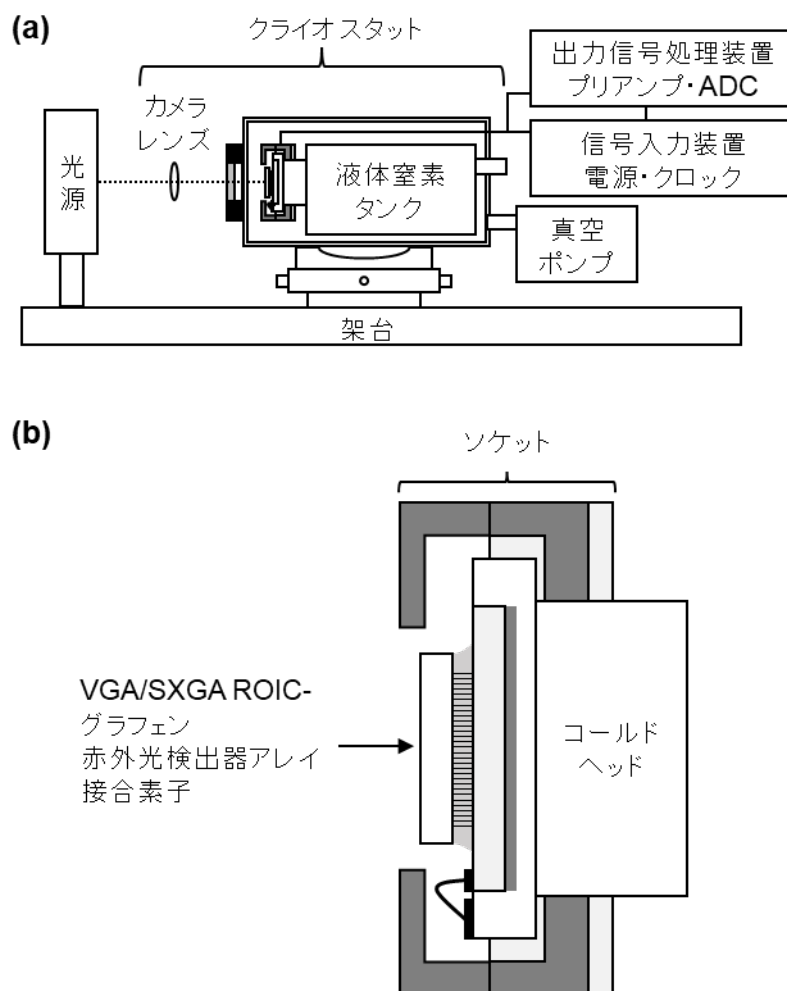


図 3-3-7-1-1 (a) 画像評価系の模式図。(b) 素子装着部の拡大図。

図 3-3-7-1-2 にベース機となるクライオスタットの断面図を示す。実装素子を設置するソケット、キャリアボードを改造設置するクライオスタットを選定した。装置の基本スペックは下記の通りである。

- ・使用温度範囲: 77 - 300°K\*
- ・液体窒素デュワー容量: 3 L
- ・冷却到達時間: 30 分
- ・冷却維持可能時間: 8 時間
- ・ヒータ使用時室温復帰時間: 30 分
- ・温度安定性:  $\pm 0.05^\circ\text{K}$
- ・設定温度誤差:  $\pm 0.5^\circ\text{K}$
- ・信号線: 最大 100 本の  $50\Omega$  極細同軸ケーブル、駆動周波数 100 MHz 以下。
- ・装置サイズ: 直径 25.4 cm (10"), 長さ 45.72 cm (18")
- ・重量: 14.5 kg (32 lbs)
- ・接続可能なパッケージ: LCC-68, 84, 100 規格。



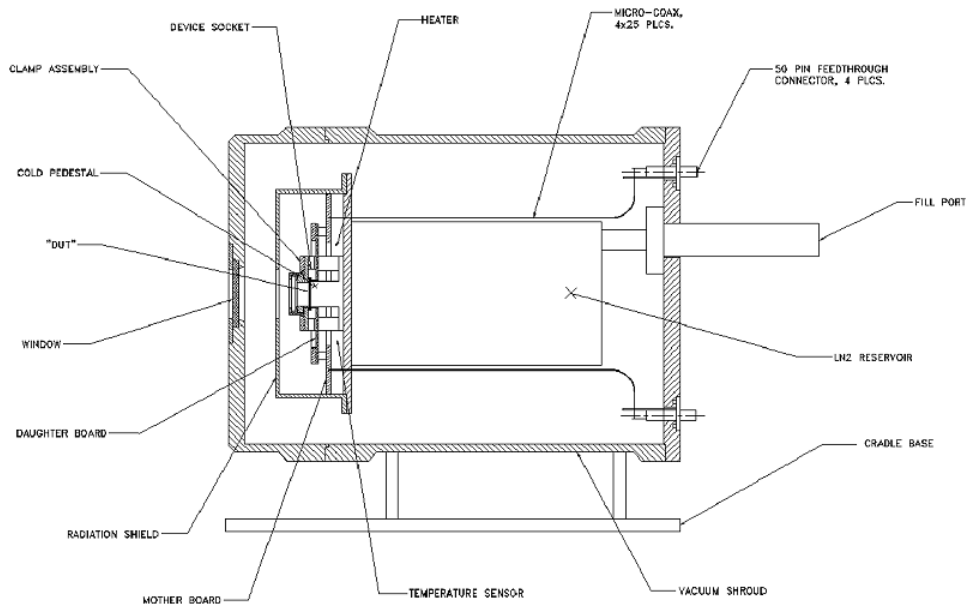


図 3-3-7-1-2 クライオスタットベース機の断面模式図。

図 3-3-7-1-3 に作製したクライオスタットの写真を示す。クライオスタットは架台に乗せた状態 (図 3-3-7-1-3(a)) もしくは倒立した状態 (図 3-3-7-1-3 (b)) で使用する。素子を金塗装したソケット及びコールドシールドで覆うことで、評価系からの背景放射の影響を抑えて赤外光評価を行う (図 3-3-7-1-3(c,d))。素子装着部では、必要信号の入出力を行うパーソナリティカードと固定用フレームを用いており、LCC84 パッケージ及び LCC124 パッケージに対応する部品に交換することで、VGA-ROIC 及び SXGA-ROIC の駆動、画像出しが可能である (図 3-3-7-1-3(e))。

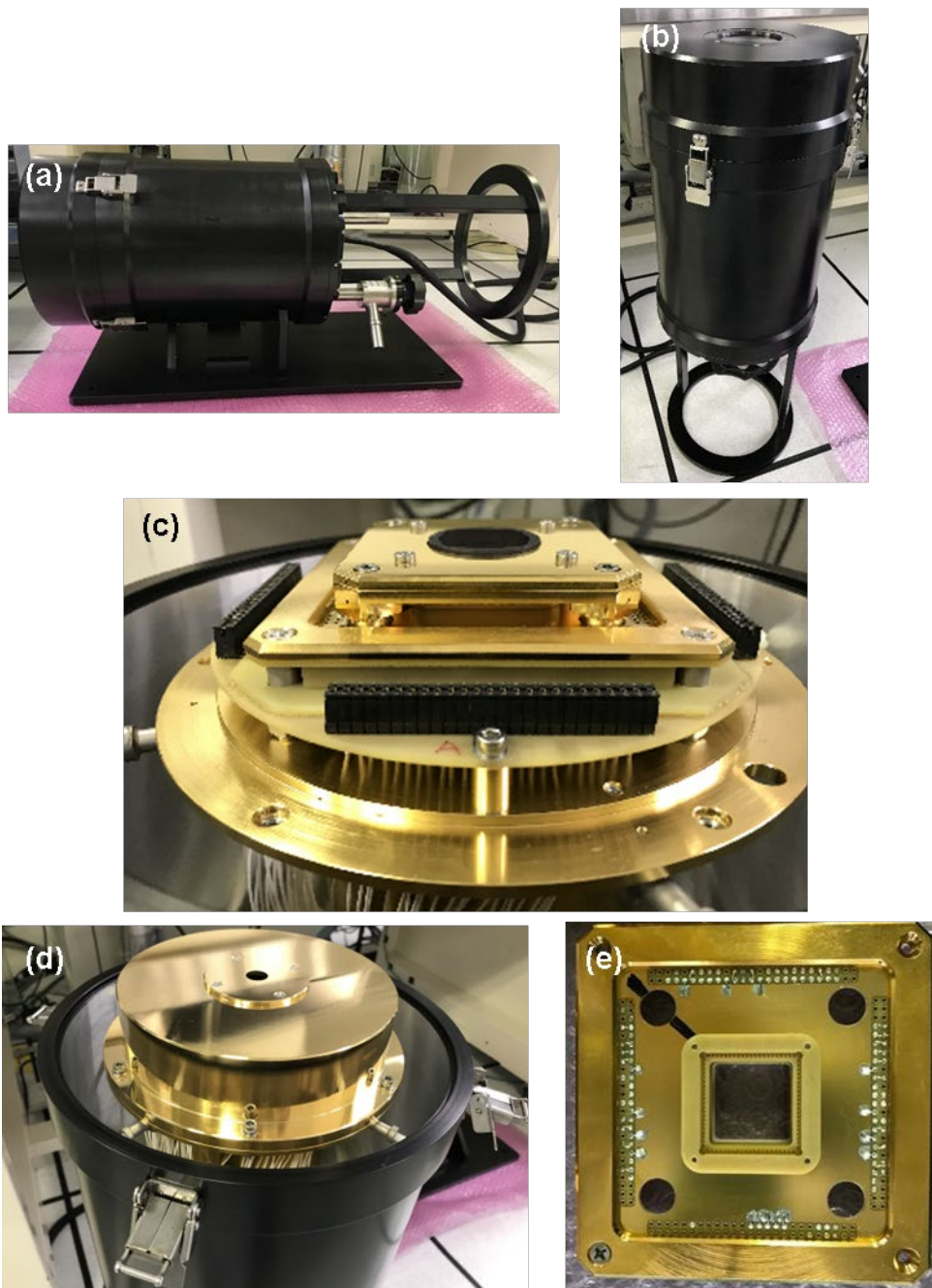


図 3-3-7-1-3 クライオスタットの写真。(a) 側面。(b) 倒立時。(c) ソケット部。(d) コールドシールド。(e) 素子装着部及びパーソナリティカード。

### 3.3.8 まとめ

アレイ構造の試作検討として以下の結果を得た。

1. グラフェン光検出器と信号読み出し回路の接続には In バンプをグラフェン上部に形成する必要がある。
2. グラフェン光検出器の上部構造形成用の保護膜として  $\text{HfO}_2$  が最適であることを示した。
3. 画素ピッチ 15  $\mu\text{m}$  の VGA フォーマット画素アレイの試作を完了した。
4. ハイブリッド接合技術の立ち上げを実施した。
5. In バンプをめっきで形成するための電極構造を確立した。
6. ピッチ 15  $\mu\text{m}$ 、直径 6  $\mu\text{m}$  の In バンプをめっきにより形成する工程を確立した。
7. 上記、VGA フォーマット画素アレイに In バンプを形成することに成功した。
8. グラフェン光検出器と ROIC との接合位置合わせについて、ガラス基板を用いる手法を導入した。これにより、従来 2 週間要していた X 線観察による接合位置ズレの確認期間を、ほぼゼロまで高速化することに成功した。
9. 上記の方法から求めた補正值より、位置精度ズレの改善が可能であることを確認した。
10. 定常的な接合位置ズレの発生要因として、ガラス基板校正プログラムにおける接合位置ズレ、フリップチップボンダ装置付属の真空ポンプからの振動による接合位置ズレ、検出器基板のアライメントマークを起因とする接合位置ズレを特定、対策を実施することでほぼズレが発生していないサンプルの作製に成功した。
11. 接合したチップ間へのエポキシ樹脂の注入(アンダーフィル)と受光素子の 20  $\mu\text{m}$  以下への薄厚化に成功した。
12. アレイ素子用のパッケージの設計を完了した。
13. アレイ素子を設計したパッケージへ実装を完了した。
14. 画像評価設備について装置選定を完了した。
15. クライオスタット、画像評価系を構築した。
16. VGA 赤外面像の取得に成功した。

### 3.4 ④グラフェンの作製方法の検討及びトランジスタ評価

#### 3.4.1 はじめに

グラフェンは、図3-4-1-1(a)に示すように、 $sp^2$ 混成軌道を有する炭素原子で構成される2次元蜂の巣格子の物質である。図3-4-1-1(b)にそのバンド分散関係を示す。つまり、2次元物質であるため、そのバンド分散は波数 $k_x$ 、 $k_y$ とエネルギーとの関係になる。エネルギーの低い側が価電子帯であり電子が詰まっているエネルギー状態となり、エネルギーの高い側が伝導帯であり電子が電気伝導に寄与するエネルギー状態である。図3-4-1-1(b)に示すように、K点において伝導帯と価電子帯は一点で交わっており、その点はディラックポイントと呼ばれている。そのフェルミレベル付近において分散関係は次式で与えられる。

$$E = \pm \hbar v_F k \quad (3-4-1-1)$$

ここで、 $v_F$ はフェルミ速度である。したがって、K点でのフェルミレベル付近においては、波数とエネルギーが比例することになり、図3-4-1-1に示すように、線形分散型のバンド構造を有することになる。その結果、グラフェンにおいて電子の有効質量がゼロとなる。

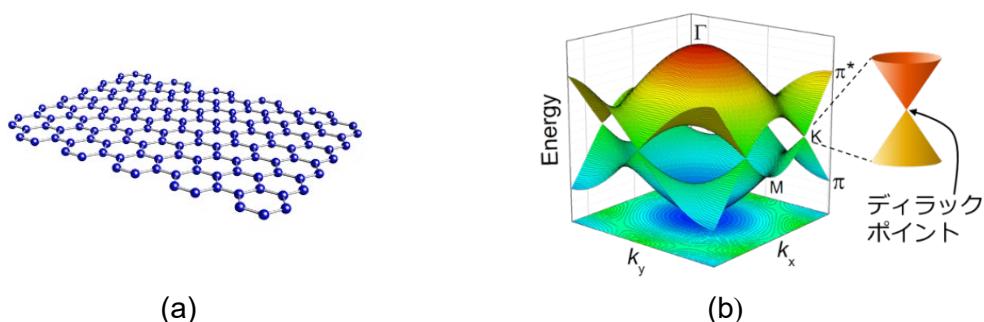


図3-4-1-1 グラフェンの構造(a)、そのエネルギーバンド構造(b)

一般的に、半導体の移動度  $\mu$  は次式で与えられる。

$$\mu = \frac{q\tau}{m^*} \quad (3-4-1-2)$$

ここで、 $q$ は素電荷、 $\tau$ はキャリアの平均自由工程、 $m^*$ はキャリアの有効質量である。上記で述べたように、グラフェンはキャリアの有効質量がゼロとなるため、式(3-4-1-2)より、グラフェンは非常に高い移動度を持つことが期待されている。本研究課題であるグラフェン薄膜を用いた高性能光検知素子を開発するために、高性能グラフェン電界効果トランジスタ(図3-4-1-2)を作製する必要がある。その構造自体は単純であり、絶縁基板の上のソース・ドレイン金属電極間にグラフェンを配置している。その伝達特性の模式図を図3-4-1-2に示す。ゲート電圧を負電圧から0 Vに変化させると電流値は減少し、さらに正電圧方向にゲート電圧を増加すると電流値も増加する両極性特性が得られる。グラフェンは非常に高い移動度を有するため、そのトランスコンダクタンス(伝達特性の傾き)が非常に大きくなる。本研究では、光励起によって基板絶縁膜に電界が発生し、グラフェン電界効果トランジスタの伝達特性がシフトする。その結果、発生した微小な電界でも大きな電流差が得られることになり、グラフェン素子は高性能光検知素子として有望視される。

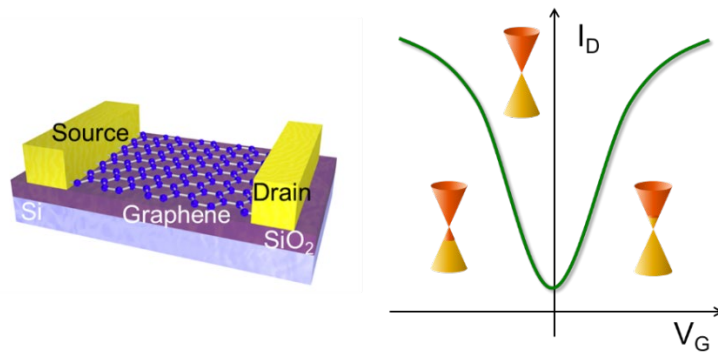


図3-4-1-2 グラフェン電界効果トランジスタの構造(左)とその伝達特性(右)

しかしながら、現在、熱化学気相成長法で合成したグラフェンを用いた電界効果トランジスタは、理想的なグラフェンの移動度に比べるとかなり低い値しか得られていないのが現状である。式(3-4-1-2)に示すように、十分大きなキャリアの平均自由工程が得られていないことが示唆される。その原因として、合成したグラフェンの品質、デバイス作製プロセスによるグラフェン品質の劣化、デバイス作製プロセスによる有機物等のグラフェンへの吸着、グラフェンと電極との間の抵抗、シリコン酸化膜基板等からの散乱効果等があげられる。さらに、高性能光検知素子として高性能グラフェン電界効果トランジスタを使用するためには、その素子をアレイ化し、それぞれの素子の特性を均一化する必要がある。したがって、以下の項目に着目し研究を行った。

- (1) グラフェンを用いた電界効果トランジスタの作製
- (2) 高品質グラフェンチャネルの形成
- (3) デバイスのアレイ化と特性評価
- (4) グラフェン/金属界面特性評価
- (5) 高性能グラフェンデバイスの作製及び評価
- (6) 乱層積層グラフェンによる高移動度化の検討

### 3.4.2 グラフェンを用いた電界効果トランジスタの作製

グラフェンを用いた電界効果トランジスタは、熱化学気相成長法を用いてグラフェンの合成を行った。熱化学気相成長法では、数十 $\mu\text{m}$ の厚さを有する銅箔上にメタンガス等を用いてグラフェンを合成する。図3-4-2-1に示すように、今回用いた熱化学気相成長法は、反応管内に設置された銅箔上に、1000 $^{\circ}\text{C}$ 程度の温度で成長させる成分を含む炭素原料ガスを供給する方法である。炭素原料ガスは、銅表面で分解し、炭素原子がその表面上でマイグレーションする。結晶核が形成されるとその核を中心にグラフェンが形成される。さらに、形成時間を増加させると、グラフェンの結晶サイズが増大し、隣り合うグラフェン同士がぶつかりグラフェンの形成が止まる。銅は、ニッケルや鉄に比べて、炭素の溶解度が低いために単層グラフェンを合成するのに適している。

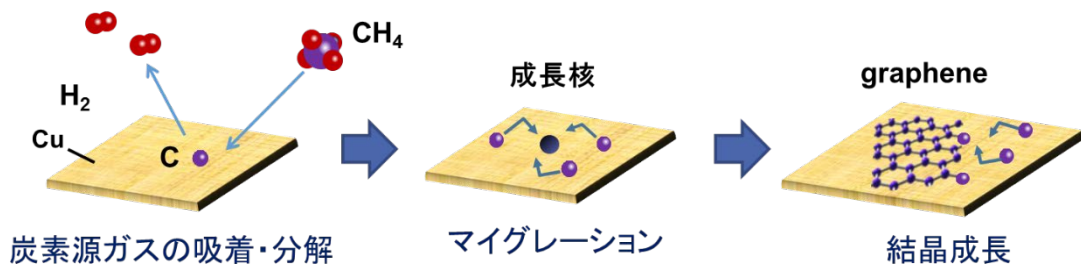


図3-4-2-1 熱化学気相成長法を用いた銅上のグラフェン合成



今回使用した CVD 装置を図 3-4-2-2 に示す。導入ガスは Ar/H<sub>2</sub>混合ガス(H<sub>2</sub> : 3 %)、Ar/CH<sub>4</sub>混合ガス(CH<sub>4</sub> : 5 %)、Ar の 3 種類であり、それぞれマスフローコントローラーにより流量を制御できるようになっている。グラフェンの合成プロセスの一例を図 3-4-2-3 に示す。始めに 50 分間 Ar 雰囲気中で約 1000°C 程度まで温度を上げた。その後、H<sub>2</sub>を導入することにより、銅箔の還元を 40 分間程度行い銅箔表面のクリーニングを行った。最後に CH<sub>4</sub>を導入しグラフェンを合成した。冷却については 700°C 程度までは H<sub>2</sub>を導入し、その後は Ar を導入した。



図 3-4-2-2 CVD装置

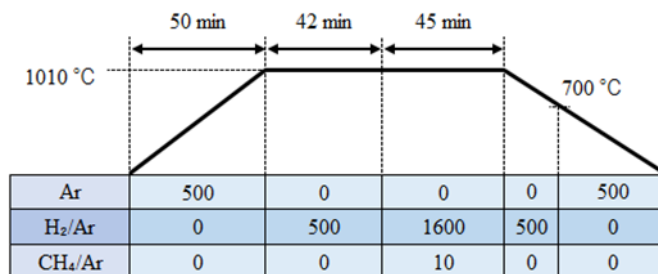


図 3-4-2-3 CVD成長条件の一例

上記の条件で銅箔上に全面に合成したグラフェンを用いて、デバイスを作製した。以下に、その作製方法を述べる。まず、合成させたグラフェンをPMMA転写法で基板上に転写した。転写プロセスの模式図を図3-4-2-4に示す。

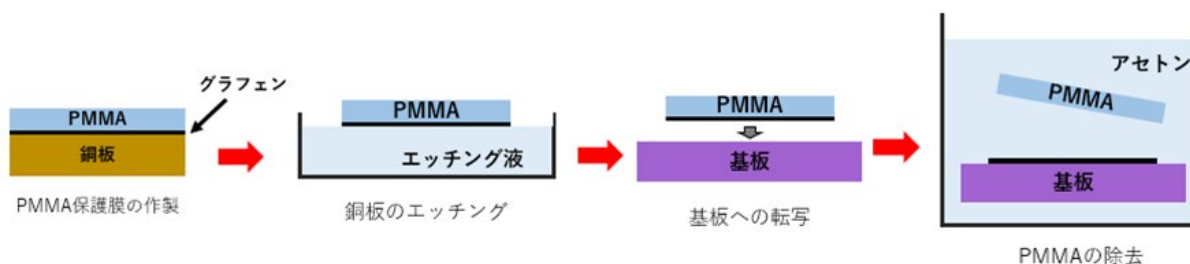


図 3-4-2-4 合成したグラフェンの転写方法の模式図

その転写工程の詳細については以下の通りである。

- グラフェンを成長させた銅板をサーマルリリーステープに貼り付けた。
- 高分子材料である PMMA 溶液を数滴銅板上に滴下し、全面に伸ばしたのち 500 rpm で 5 秒、4200 rpm で 45 秒スピコートし、150 °C で 2 分間ベイクした。ベイクすることにより PMMA 溶液中のクロロベンゼンを揮発させ、かつサーマルリリーステープから銅板を剥がすことができるようになる。
- PMMA によって保護されていない面(以下、裏面とする)のグラフェンを除去するために 50 °C に温めた濃いエッチング液(ペルオキシ二硫酸アンモニウム粉末 1 g に対して超純水 10 ml)に浮かべた。その後、不要なグラフェンの残りがないように裏面を純水中でよくすすいだ。
- 薄いエッチング液(ペルオキシ二硫酸アンモニウム粉末 1 g に対して超純水 100 ml)に裏面を溶液につくように浮かべ、裏面側から銅板をエッチングすることによって PMMA とグラフェンのみが残るように一晩静置した。エッチング前後の銅箔の様子を図 3-4-2-4 に示す。
- グラフェンと PMMA のみとなったエッチング液に浮いている膜をスライドガラスで新しい超純水に移し 1 時間静置した。その後再度新しい超純水に移し十分にリンスしたのち基板上にすくい取る要領で基板に乗せた。
- 1 時間程度自然乾燥させたのち、60 °C で 20 分以上、90 °C で 40 分以上ベイクし完全に水分を飛ばしたのちに、PMMA 溶液を 1 滴たらし基板全体に伸ばしてアセトンに 1 時間つけた。アセトンにつけることによって PMMA が溶け、基板上にはグラフェンのみが残る。



(g) 2-プロパノールですすぎ、エアブローで乾燥させた。

次に、作製したデバイスの電気特性評価を行った。デバイスをターボ分子ポンプとつながっている真空プローバに導入し、 $10^{-3}$  Paオーダで測定を行った。測定は本プロジェクトで購入したプレジジョンソース/メジャーユニットを用いて行い、PCに接続してKeysight TechnologiesのEasy expertという制御ソフトで制御を行った。ソース・ドレイン電圧を50 mVで固定し、バックゲート電圧を-40 Vから40 Vまで変化させたときのドレイン電流から得られた伝達特性の一例を図3-4-2-5に示す。バックゲート電圧を-40 Vから40 Vまで変化すると、ドレイン電流が減少し、最小値を得られ、その後、増加することが観測された。つまり、ゲート電圧が正電圧、負電圧方向の両方で電流値が増加する両極性特性である。最小値であるディラックポイントは、ゲート電圧が20 V付近に現れており、これは有機溶剤等のグラフェンの汚れ、および、グラフェンと電極界面の影響によるものであると考えられる。高性能デバイスの作製のためには、このディラックポイントの電圧を制御する必要があると考えている。

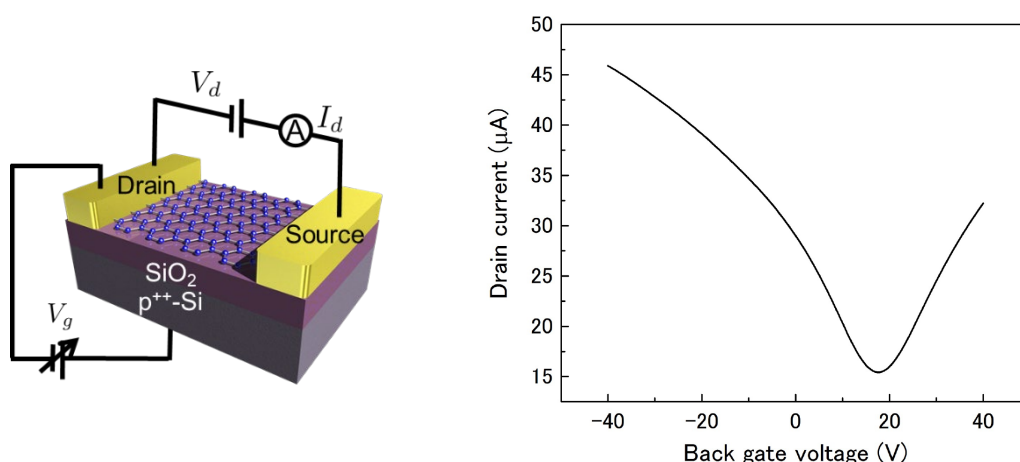


図3-4-2-5 グラフェンデバイス(左)とその伝達特性(右)

さらに、図3-4-2-5のような得られたグラフェンデバイスの伝達特性より、電界効果移動度の値を以下のように導出した。電界効果移動度は、デバイスの特性を示す指標だけでなく、センサの特性を示す非常に重要な値である。つまり、電界効果移動度が大きくなれば、微少な電界の変化に対しても大きな電流の変化が得られることになる。一般に電気伝導度は以下のように表せる。

$$\sigma = \frac{1}{\rho} = \frac{1}{R_{DS}} \frac{L}{W} = \frac{I_d}{V_d} \frac{L}{W} \quad (3-4-1-3)$$

ここで、 $R_{DS}$ はソース・ドレイン間の抵抗値、 $L$ 、 $W$ はそれぞれチャネル間の距離と幅、 $V_d$ 、 $I_d$ はそれぞれソース・ドレイン電圧、ソース・ドレイン電流を表す。また、 $\epsilon_{SiO_2}$ を $SiO_2$ の誘電率、 $d_{SiO_2}$ を $SiO_2$ の厚みとして電気伝導度は単位面積当たりの電気容量 $C_{tg}$ を考えることにより電気伝導度は以下のようなになる。

$$\sigma = qn\mu = Q\mu = C_{tg}V_{bg}\mu = \frac{\epsilon_{SiO_2}}{d_{SiO_2}}V_{bg}\mu \quad (3-4-1-4)$$

ここで、 $q$ は電子およびホールの電荷、 $n$ はキャリア密度、 $\mu$ はキャリア移動度を表す。式(3-4-1-1)および(3-4-1-4)を比較することにより、移動度を以下のように表される。

$$\mu = \frac{d_{SiO_2}}{\epsilon_{SiO_2}} \frac{L}{W} \frac{1}{V_d} \frac{I_d}{V_{bg}} \quad (3-4-1-5)$$

さらに、ゲート電圧に対して、トランスコンダクタンスが変化する場合には、 $V_{bg}$ を独立変数として $V_{bg}$ で微分して、以下のように移動度を求めることができる。

$$\mu = \frac{d_{SiO_2}}{\epsilon_{SiO_2}} \frac{L}{W} \frac{1}{V_d} \frac{dI_d}{dV_{bg}} \quad (3-4-1-6)$$

しかしながら、この移動度は、グラフェンと電極界面の抵抗等の影響も含まれているために、電界効果移動度と呼ばれている。本研究において、式(3-4-1-6)、作製したデバイス構造、および、デバイスの伝達特性を用いてデバイスの電界効果移動度を導出した。その結果、1,000~3,000 cm<sup>2</sup>/Vs程度の電界効果移動度が得られていることが分かった。

### 3.4.3 高品質グラフェンチャネルの形成

高い移動度得るためには、内的な要因である欠陥の少ない高品質な単層グラフェンをデバイスのチャネルとして形成する必要がある。ここでは、グラフェンの大面積化、および、グラフェンの位置制御成長の検討を行った。

#### 3.4.3.1 グラフェンの大面積化

本研究では熱化学気相成長法を用いてグラフェンの合成を行っている。熱化学気相成長法では、数十 $\mu$ mの厚さを有する銅箔上にメタンガス等を用いてグラフェンを合成する。図3-4-3-1-1(a)に示すように、石英反応管内に設置された銅箔上に、1000 $^{\circ}$ C程度の温度で成長させる成分を含む炭素原料ガスを供給する方法である。炭素原料ガスは、銅表面で分解し、炭素原子がその表面上でマイグレーションする。結晶核が形成されるとその核を中心にグラフェンが形成される。さらに、形成時間を増加させると、グラフェンの結晶サイズが増大し、隣り合うグラフェン同士がぶつかりグラフェンの形成が止まる。その結果、図3-4-3-1-1(b)に示すように、グラフェン同士がぶつかり合った部分に結晶粒界が存在することになる。デバイスを作製した際、グラフェンチャネル内にその結晶粒界を有すると、グラフェンチャネルを流れるキャリアが散乱され、デバイスの移動度が減少してしまうことになる。したがって、高性能素子を開発するためにはグラフェン結晶の大面積化が必要となる。

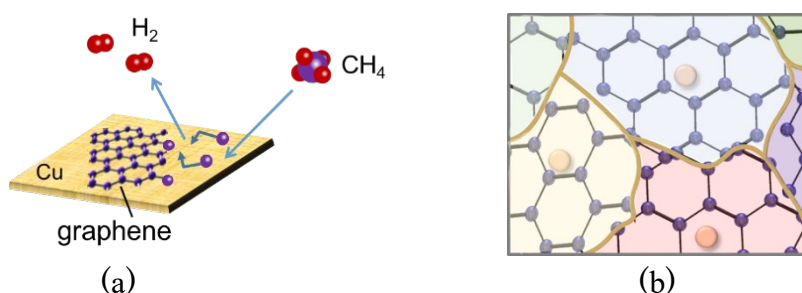


図 3-4-3-1-1 熱化学気相成長法を用いた銅上のグラフェン合成の(a)模式図、(b)結晶粒界

始めに、未処理の銅箔上に、Ar/H<sub>2</sub>混合ガス(H<sub>2</sub>: 3%)、Ar/CH<sub>4</sub>混合ガス(CH<sub>4</sub>: 5%)、Arの3種類のガスを用いて、グラフェンの合成を行った。このグラフェンの成長初期過程を本プロジェクトで購入した走査型プローブ顕微鏡および光学顕微鏡を用いて観察を行い、図3-4-3-1-2(a)にその光学顕微鏡像を示す。茶色い部分は酸化銅であり、白っぽくなっている部分にはグラフェンが合成されていると考えられる。銅がむき出しになっている部分は、大気中の酸素と結合してしまうために少し黒くなってしまふ。一方、グラフェンが合成されている部分は、大気中の酸素、水分等が透過しないために銅そのものの色が現れる。そのため、光学顕微鏡像でグラフェンが形成されている部分は白く光って見え

ると考えられる。

図 3-4-3-1-2(a)に示すように、未処理の銅箔上にグラフェンを合成した場合には、 $10\mu\text{m}$  程度のグラフェンの結晶が無数存在していることが分かる。その密度は  $3,000\sim 5,000$  個/ $\text{mm}^2$  程度であった。その結果、未処理の銅箔上にグラフェン膜を形成した場合、 $10\mu\text{m}$  程度ごとに結晶粒界が存在してしまうことになる。このことがデバイス性能の劣化の原因となってしまう。原料ガスから生成した炭素原子が銅表面上でマイグレーションし、結晶核を中心としてグラフェンが合成される。つまり、銅表面上にグラフェンの結晶核が  $3,000\sim 5,000$  個/ $\text{mm}^2$  程度存在していたことになる。この結晶核密度は、図 3-4-3-1-2(b)に示すように、グラフェン合成前における銅表面上の炭素不純物の存在が原因であると思われる。この残留不純物が成長核となり、この周りにグラフェンが合成すると示唆される。つまり、この不純物密度を減少させることにより、結晶核密度を減らし、その結果、グラフェン結晶の大面积化を導くことが可能であると考えられる。

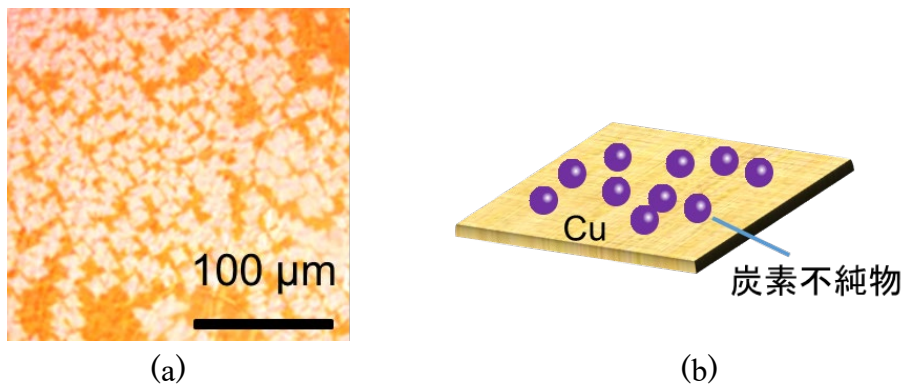


図 3-4-3-1-2 (a)未処理の銅箔上にグラフェンを合成した場合の光学顕微鏡像、(b)合成前の銅表面の模式図

本研究では、銅箔上に残留する不純物の密度を減少させるために、銅箔の酸化を行った。つまり、銅箔上に残留する不純物が銅箔の酸化とともに、酸化膜の中に吸収される。その後、酸化された銅箔を石英反応管内に設置し、水素雰囲気中で加熱することにより酸化膜を除去する。その結果、不純物密度の低い銅表面が得られ、その後、グラフェンの合成を行う。したがって、グラフェン結晶の大面积化が得られると考えられる。今回、銅箔を $250^{\circ}\text{C}$ 、 $300^{\circ}\text{C}$ 、 $400^{\circ}\text{C}$ 、および、 $500^{\circ}\text{C}$ で酸化を行い、その後、熱化学気相成長装置に導入した。水素雰囲気中、約 $1000^{\circ}\text{C}$ でアニールを行った後、グラフェンの成長初期過程を走査型プローブ顕微鏡および光学顕微鏡を用いて観察を行った。

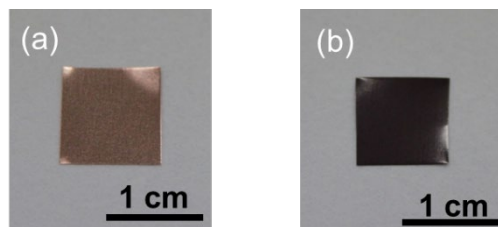


図 3-4-3-1-3 (a)未処理、(b) $300^{\circ}\text{C}$ で酸化した直後の銅箔表面の光学顕微鏡像(低倍率)

図3-4-3-1-3(a)、3-4-3-1-3(b)に、それぞれ、未処理、および、 $300^{\circ}\text{C}$ で酸化した直後の銅箔表面の光学顕微鏡像(低倍率)を示す。未処理では自然酸化した銅の色が観察されるが、アニール温度が増大するとともに、銅表面は酸化銅特有の赤褐色から黒色に変化した。図3-4-3-1-4(a)、3-4-3-1-4(b)、3-4-3-1-4(c)、3-4-3-1-4(d)に、それぞれ、 $250^{\circ}\text{C}$ 、 $300^{\circ}\text{C}$ 、 $400^{\circ}\text{C}$ 、および、 $500^{\circ}\text{C}$ で酸化した直後の銅箔表面の光学顕微鏡像(高倍率)を示す。 $300^{\circ}\text{C}$ 程度までは、表面形状に大きな変化は観測されなかったが



(図で観察される筋状の模様はもともと銅箔表面上で見られる研磨の後である)、アニール温度が400°C以上では、比較的大きな凹凸が観察されるようになった。原子間力顕微鏡で粗さを測定すると、アニール温度が300°C程度までは20 nm程度であったが、アニール温度が400°C、500°Cでは、60、90 nm程度まで増大することが明らかになった。これは、最初は表面近傍に非常に薄いCu<sub>2</sub>O皮膜が生成された後、アニール温度が増大すると酸化が進んでCuOに変化する。その後、内部まで酸化が進行するが、場所によって酸化速度が異なるためであると推測される。

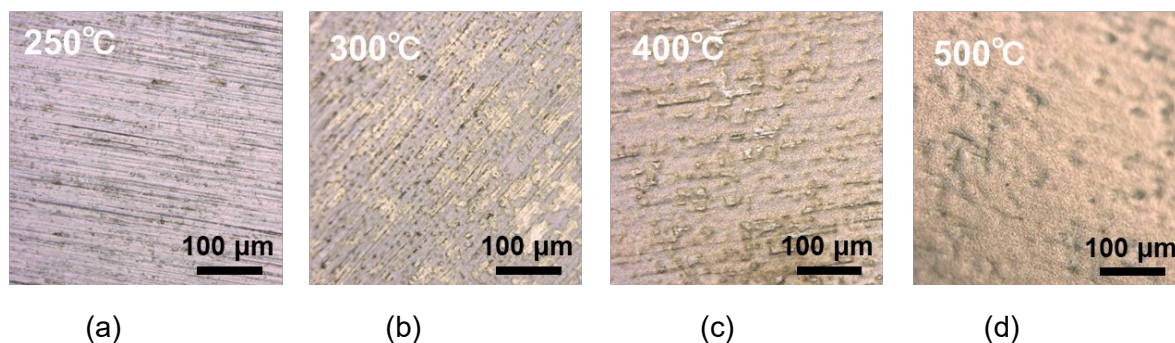


図 3-4-3-1-4 (a)250°C、(b)300°C、(c)400°C、(d)500°C で酸化した直後の銅箔表面の光学顕微鏡像

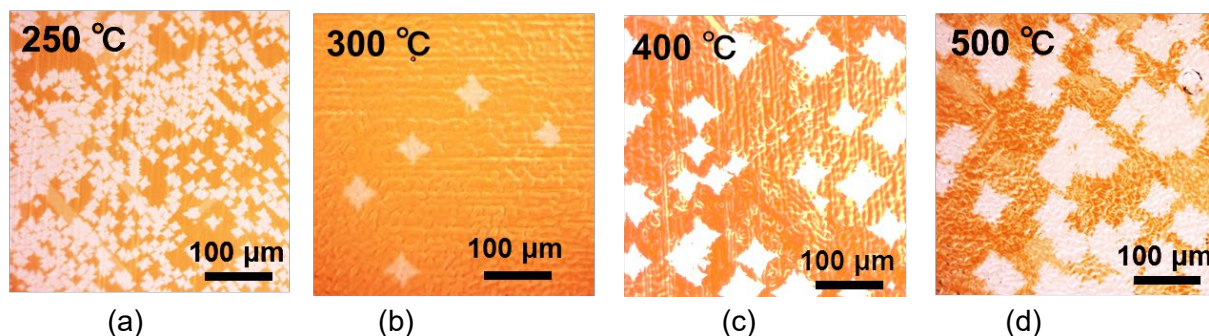
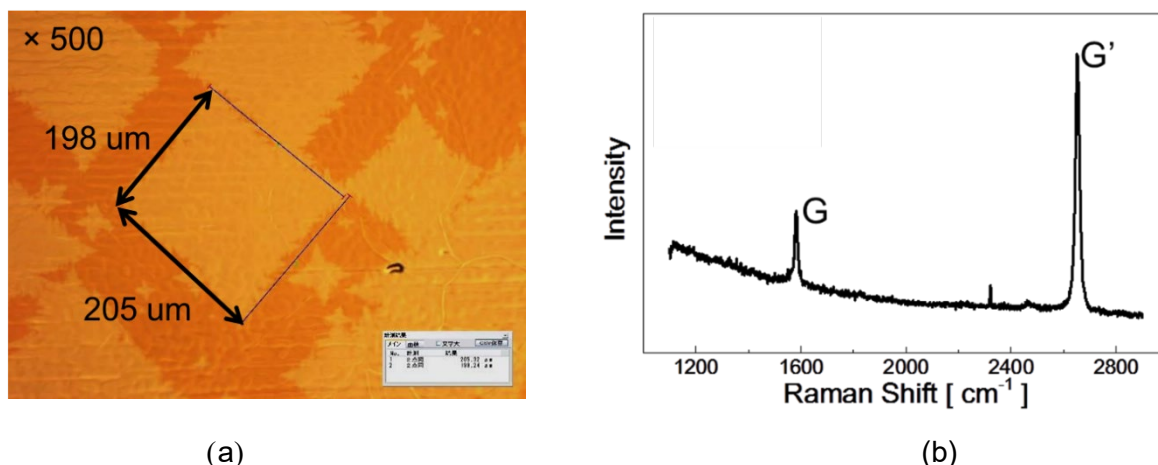


図 3-4-3-1-5 (a)250°C、(b)300°C、(c)400°C、(d)500°C で酸化した銅箔を用いて合成した銅表面上のグラフェンの光学顕微鏡像

次に、熱化学気相成長装置に導入し、約1000°Cで水素雰囲気中アニールを行った後、グラフェンの成長初期過程を走査型プローブ顕微鏡および光学顕微鏡を用いて観察を行った。図3-4-3-1-5に(a)250°C、(b)300°C、(c)400°C、(d)500°Cで酸化した銅箔を用いて合成した銅表面上のグラフェンの光学顕微鏡像を示す。図3-4-3-1-5(a)に示すように250°Cで酸化した場合は、未処理の銅箔上と比べると、少しグラフェン結晶のサイズが大きくなり、その密度は2,000~3,000個/mm<sup>2</sup>程度となり少し減少していることが分かる。図3-4-3-1-5(b)に示すように、300°Cで酸化した場合は30~100個/mm<sup>2</sup>の結晶密度まで低減させることが可能であることが明らかになった。しかしながら、図3-4-3-1-5(c)、3-4-3-1-5(d)に示すように、アニール温度を上昇させると、グラフェン結晶密度が250個/mm<sup>2</sup>、300個/mm<sup>2</sup>程度と増大する傾向が観測された。これらは、250°Cで酸化した場合は銅表面上の炭素不純物を十分に除去することが困難であるが、アニール温度を300°Cまで上昇させることにより十分な厚さを持った銅酸化膜が形成され、電気炉内で合成時における水素アニールで酸化膜とともに不純物が除去され、その結果、グラフェンの結晶核が形成される部分が非常に少なくなり、グラフェン結晶密度が低減できたと考えられる。しかしながら、さらにアニール温度を上昇させると、銅表面に比較的大きな凹凸が形成されるようになる。その結果、その凹凸が結晶核となってグラフェン合成が行われ、図3-4-3-1-5(c)、3-4-3-1-5(d)に示すように結晶密度が増大するのではないかと考えられる。したがって、銅箔を300°C程度で酸化することは、グラフェン結晶の大面积化を行う上で非常に有効であると思われる。

最後に、300°Cで酸化した銅箔を用いて、グラフェン結晶同士が結合するまで合成し、ラマン分光法

によりグラフェン品質の評価を行った。図 3-4-3-1-6(a)にその光学顕微鏡像を示す。200 $\mu\text{m}$  四方のグラフェン結晶が確認できた。図 3-4-3-1-6(b)の光学顕微鏡像と比べると結晶の密度は少し増加しているが、グラフェン合成時間を増加しても基本的には新たな核形成は抑制されていると思われる。グラフェン結晶のサイズは 70 から 200 $\mu\text{m}$  であり、さらに合成時間を増加させグラフェン膜にすると少なくとも 100 $\mu\text{m}$  四方の結晶が得られると考えられる。このサイズは、グラフェンのチャンネルサイズが 10 から 20 $\mu\text{m}$  程度であることを考慮すると、十分な大きさであると示唆される。



(a) (b)  
 図3-4-3-1-6 300°Cで酸化した銅箔を用いた場合のグラフェン合成：  
 (a)光学顕微鏡像、(b)ラマンスペクトル

図3-4-3-1-6(b)に300°Cで酸化した銅箔を用いて合成したグラフェンのラマンスペクトルを示す。銅箔上のグラフェンに633 nm の波長をもつレーザを照射することによって得られたスペクトルである。低波数側でスペクトルのバックグラウンドの強度が上昇しているのは、銅による金属からの散乱の影響によるものである。1,600  $\text{cm}^{-1}$  付近に観測されるピークは、G bandと呼ばれている。これは $\text{sp}^2$ 結合のC-C ボンドの格子振動に対応したピークである。G bandのラマン過程は最もシンプルで1個のフォノンを放出する一次のラマン光学過程である(図3-4-3-1-7(a))。電子は $\alpha$ で光を吸収し、 $\beta$ でフォノンを放出し、 $\gamma$ で散乱光を放出する。ここで、グラフェンはそのバンド構造により、入射光が光の吸収(発光)が起こる波長になるので共鳴ラマン効果が観測され、原子1層でありながら分析に十分な散乱光強度が得られる。また、励起された電子が再び始状態に戻るためにはフォノンの波数  $q=0$  でなければならない。したがって、G bandは結晶中の $\text{sp}^2$ 結合のC-C ボンドに比例して強度が強くなる。また、1,350  $\text{cm}^{-1}$  付近に観測されるピークは、D bandと呼ばれており、欠陥に起因するピークである。図3-4-3-1-6(b)において、D bandはほとんど観測されなかったのも、非常に欠陥の少ないグラフェンを合成できたことを示唆しているといえる。2,700  $\text{cm}^{-1}$  付近に観測されるピークはG' bandと呼ばれている。G' bandは、2個のフォノンを放出する二次のラマン過程により現れ、グラフェンの層数評価や構造評価において非常に重要なラマンピークである。図3-4-3-1-7(b)に示すように、K 点の電子は $\alpha$ で光を吸収し、 $\beta$ で $q \neq 0$  フォノンを放出しK' 点に遷移し、 $\gamma$ で再び $q \neq 0$ フォノンを放出しK点に戻ってきて、 $\delta$ で散乱光を放出する。このような過程は一般的に選択される確率が低く、 $q$ の値も自由に取れることから、通常、強度が小さくブロードなバックグラウンドのスペクトルとなる。しかしながら、図3-4-3-1-7(b)のようにラマンの過程の2つの中間状態( $k_1, k_2$ )ともにエネルギーバンドの状態であると、共鳴効果が2回起こるので、一次の共鳴ラマン過程と同程度の強度のスペクトルが得られる。これが二重共鳴ラマン効果である。図3-4-3-1-6(b)に示すように、G' bandの強度がG bandに比べて充分大きい。これは、得られたグラフェンが単層であることを示している。

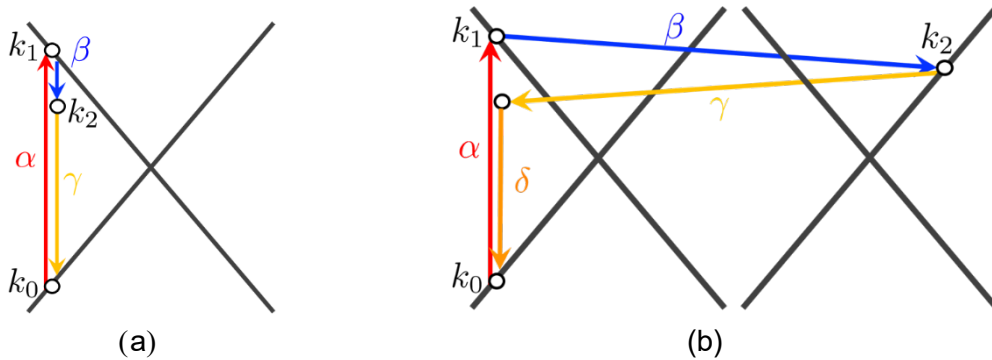


図3-4-3-1-7 ラマン散乱過程：(a) G bandの場合、(b) G'bandの場合

ここでは、グラフェン結晶の大面积化を行うために、酸化した銅箔を用いてグラフェンの合成を行った。その結果、300°Cで銅箔を酸化することにより、グラフェン結晶密度が低減でき、100 $\mu\text{m}$ 四方の結晶が得られた。これは、300°Cで銅箔を酸化することによって十分な厚さを持った銅酸化膜が形成され、電気炉内で合成時における水素アニールで酸化膜とともに不純物が除去され、その結果、グラフェンの結晶核が形成される部分が非常に少なくなったためであると考えられる。さらに、ラマン分光測定を行った結果、高品質の単層グラフェンが形成されていることが分かった。したがって、本研究で使用した合成方法は、高品質グラフェン膜を合成するのに有効であると思われる。

上記の条件で銅箔上に全面に合成したグラフェンを用いて、デバイスを作製した。上記で説明したように、まず、フォトリソグラフィおよびリフトオフ法を用いて電極をSiO<sub>2</sub>/Si基板上に形成した。次に、合成させたグラフェンをPMMAで固定し、ペルオキソ二硫酸アンモニウム溶液で銅箔を完全に除去した後、電極を作製した基板の上にグラフェンを転写した。最後に、不必要な部分を、酸素プラズマエッチングを行う事により除去した。グラフェンは屈折率の関係から少し暗く観測され、Au電極上に架橋していることが分かる。また、ソース/ドレイン電極の幅および電極間隔は、それぞれ、15 $\mu\text{m}$ 、および、5 $\mu\text{m}$ である。次に、作製したデバイスの電気特性評価を行った。その評価は、作製したデバイスを真空プローバ(10<sup>-3</sup> Paオーダ)に導入し、本プロジェクトで購入したプレジジョンソース/メジャーユニットを用いて行い、PCに接続してKeysight TechnologiesのEasy expertという制御ソフトで制御を行った。

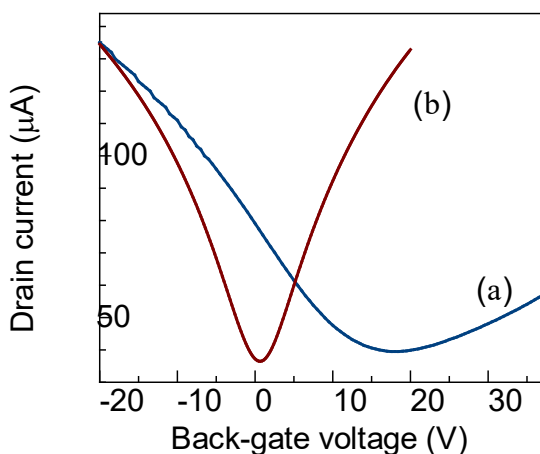


図 3-4-3-1-8 グラフェンデバイスの伝達特性  
(a)未処理の銅箔、(b) 300°C で酸化した銅箔を用いたデバイス。

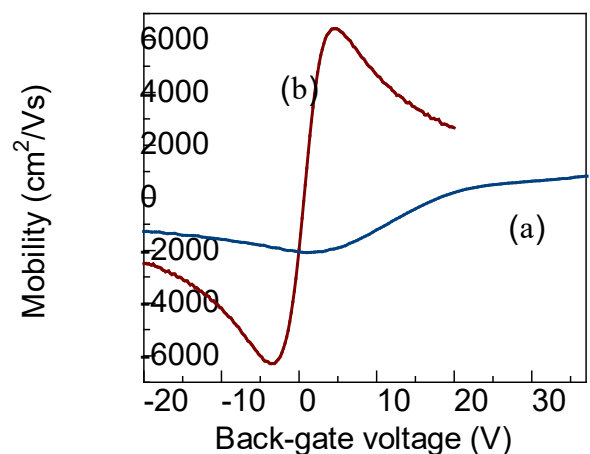


図 3-4-3-1-9 グラフェンデバイスのゲート電圧に対する移動度 (a)未処理の銅箔、(b) 300°C で酸化した銅箔を用いたデバイス。



図3-4-2-5に示すような方法で、ソース・ドレイン電圧を50 mVで固定し、バックゲート電圧を変化させたときのドレイン電流から得られた伝達特性を図3-4-3-1-8に示す。図3-4-3-1-8 (a)および3-4-3-1-8(b)は、それぞれ、未処理(酸化なし)の銅箔、および、300°Cで30分間酸化した銅箔を用いて合成したグラフェンデバイスの伝達特性である。両方のデバイスにおいて、バックゲート電圧をマイナスからプラス方向に変化すると、ドレイン電流が減少し、最小値を得られ、その後、増加することが観測された。つまり、ゲート電圧が正電圧、負電圧方向の両方で電流値が増加する両極性特性である。電流が最小値のところは、ディラックポイントと呼ばれており、図3-4-1-1(b)の伝導帯と価電子帯が交わっているところに対応する。ディラックポイントのゲート電圧より正電圧側では、フェルミレベルが上昇し電子の密度が増加することにより、電流値が増加する。一方、負電圧側では、フェルミレベルが下降しホールの密度が増加することによって電流が増加することになる。伝達特性の測定前に、水素雰囲気中300°Cでアニールしている。その結果、300°Cで30分間酸化した銅箔を用いて合成したグラフェンデバイスでは、図3-4-3-1-8(b)に示すように、ディラックポイントのゲート電圧は0 V付近に現れている。一方、図3-4-3-1-8(a)に示すように、未処理の銅箔を用いて合成したグラフェンデバイスでは、ディラックポイントのゲート電圧は18 V付近に現れていることが分かった。

次に、図3-4-3-1-8のような得られたグラフェンデバイスの伝達特性より、ゲート電圧に対する式(3-4-1-6)を用いて計算した電界効果移動度を図3-4-3-1-9に示す。図3-4-3-1-9(a)および3-4-3-1-9(b)は、それぞれ、未処理(酸化なし)の銅箔、および、300°Cで30分間酸化した銅箔を用いて合成したグラフェンデバイスの移動度である。両方のデバイスにおいて、ディラックポイント電圧では移動度は0 cm<sup>2</sup>/Vsであり、正電圧側では移動度は増加し最大値を持った後に減少する。負電圧側では移動度は減少し最小値を持った後に増加する。つまり、ゲート電圧によって、電界効果移動度は大きく変化していることが分かる。ディラックポイント電圧より正電圧側では電子の移動度を示しており、負電圧側ではホールの移動度を示していることになる。図3-4-3-1-9(a)に示すように、未処理の銅箔を用いて合成したグラフェンデバイスでは、電子側では最大1,000 cm<sup>2</sup>/Vs程度、ホール側では最大2,000 cm<sup>2</sup>/Vs程度(絶対値)の電界効果移動度が得られている。一方、300°Cで30分間酸化した銅箔を用いて合成したグラフェンデバイスでは、図3-4-3-1-9(b)に示すように、電子、ホールとも最大6,000 cm<sup>2</sup>/Vsを超える電界効果移動度が得られた。

図3-4-3-1-5(a)に示したように、未処理の銅箔上にグラフェン膜を形成した場合、無数のグラフェンの結晶核が形成される。さらに、形成時間を増加させると、グラフェンの結晶サイズが増大し、隣り合うグラフェン同士がぶつかりグラフェンの形成が止まる。その結果、グラフェン同士がぶつかり合った部分に結晶粒界が存在することになる。デバイスを作製した際、グラフェンチャンネル内にその結晶粒界を有すると、グラフェンチャンネルを流れるキャリアが散乱され、デバイスの移動度が減少してしまうことになる。一方、300°Cで酸化した銅箔を用いて合成したグラフェンデバイスでは、図3-4-3-1-5(b)に示したように、グラフェンの結晶核密度が非常に少ないため、グラフェン結晶の大量積化を導くことができ、非常に高い移動度を持つデバイスが作製可能となった。さらに、図3-4-3-1-8で示したように、ディラックポイントのゲート電圧値が両方のデバイスにおいて大きく異なっている。300°Cで酸化した銅箔を用いて合成したグラフェンデバイスでは0 V付近であるが、未処理の銅箔を用いて合成したグラフェンデバイスでは、ディラックポイントのゲート電圧は18 V付近に現れている。これも、結晶粒界がグラフェンチャンネル上に存在することによって、結晶粒界付近の有機溶剤等によるグラフェンの汚れ、および、結晶粒界でのグラフェンと水素、酸素原子との結合による影響があると考えられる。

### 3.4.3.2 グラフェンの位置制御成長の検討

上記で述べたように、熱化学気相成長法を用いたグラフェンの合成は、その他のグラフェン形成方法に比べると、グラフェンの層数制御、高品質で広い面積の合成、および、一般的な半導体プロセス

との親和性が高いために、産業応用に有効であると考えられている。しかしながら、デバイスを作製するためには、銅等の触媒金属から絶縁基板へのグラフェンの転写、電極の作製、グラフェンチャネル形状の成型等のプロセスを行う必要がある。その結果、レジスト残渣による汚染、プラズマプロセス等によるグラフェンの損傷が起こり、デバイスの特性劣化が生じる可能性がある。ここでは、グラフェンの成型プロセスを省略するために、グラフェンの位置制御成長を試みた。

本研究では、図3-4-3-2-1に示すように、酸化銅マイクロパターンを用いてグラフェンの位置制御成長を行った。以下に、酸化銅マイクロパターンの作製方法について説明する。

- (a) 銅箔を酸化銅で覆うために、銅箔を300℃、大気中でアニールする。
- (b) 酸化膜で覆われた銅箔上に感光性の高分子材料であるフォトレジストを塗布コート・ベークする。次に、本プロジェクトで購入したマスクレス露光装置を用いて、酸化銅を露出させたい領域のみに紫外線を照射する。その後、現像液に浸すことにより紫外線が照射された部分のフォトレジストだけが剥がれる。
- (c) 塩酸を含んだ溶液に試料を浸すことにより、露出された酸化銅だけをエッチング除去する。
- (d) 最後に、試料を有機溶剤に浸すことにより、フォトレジストを除去する。

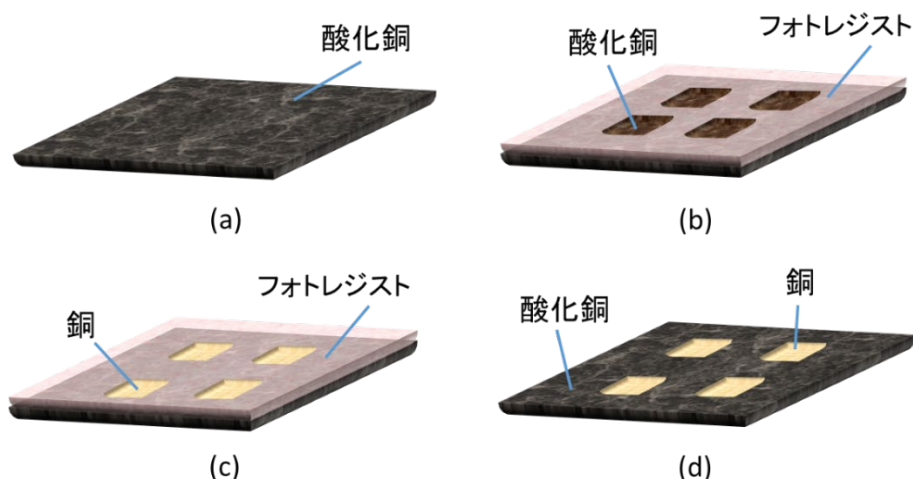


図3-4-3-2-1 酸化銅マイクロパターンの作製方法：(a)銅箔の酸化、(b)フォトレジストのパターニング、(c)露出した酸化銅の除去、(d)フォトレジストの除去

上記の方法で作製した酸化銅マイクロパターンを用いて、熱化学気相成長法によりグラフェンの合成を行った。Ar/H<sub>2</sub>混合ガス(H<sub>2</sub>:3%)、Ar/CH<sub>4</sub>混合ガス(CH<sub>4</sub>:5%)、Arの3種類のガスの流量を本プロジェクトで購入したマスフローコントローラにより制御することにより、グラフェンの合成位置制御が可能となると予測した。酸化銅マイクロパターン表面上にCH<sub>4</sub>混合ガスが到達すると、酸化銅上では酸素と反応して再蒸発するか、または、マイグレーションして露出した銅表面に到達する。その結果、露出した銅表面でグラフェンの核形成が行われる。つまり、銅表面が露出している領域に、グラフェンの結晶が優先的に形成しやすくなると考えられる。本研究では、150μmの四角形パターンを形成し、グラフェンの合成を行った。図3-4-3-2-2にグラフェン合成後の光学顕微鏡像を示す。四角形のパターン内を選択的にグラフェンが成長していることがわかる。したがって、本手法によりグラフェン成長位置を制御することが可能になったと言える。

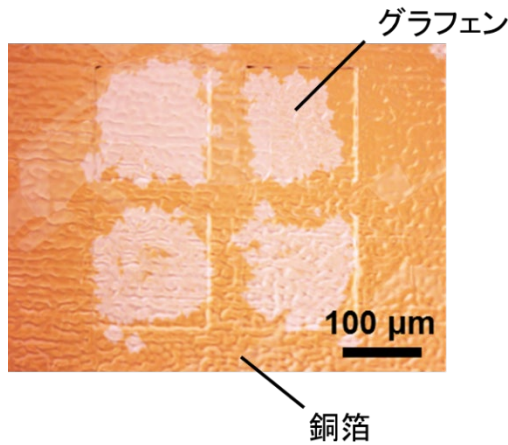


図3-4-3-2-2 酸化銅マイクロパターンを用いたグラフェン合成後の光学顕微鏡像

### 3.4.4 デバイスのアレイ化と特性評価

ここでは、グラフェンデバイスのアレイ化、および、その伝達特性の評価を行った。試料は、図 3-4-4-1 の模式図に示すように、約 1 mm 四方に 4 個のデバイスを設計し、約 1 cm 四方の SiO<sub>2</sub>/Si 基板上にアレイ化を行った。ソース/ドレイン電極の幅および電極間隔は、それぞれ、15 μm、および、5 μm である。グラフェンデバイスの伝達特性は、作製した試料を水素雰囲気中でグラフェン表面を清浄化した後、真空プローブ中で測定した。

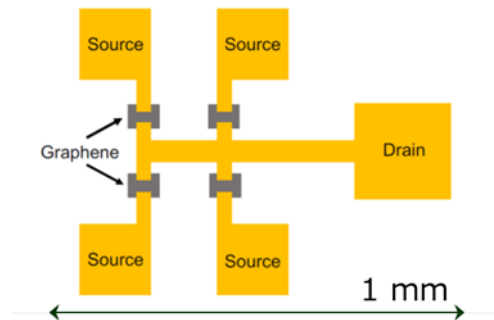


図3-4-4-1 アレイ化したグラフェンデバイスの模式図

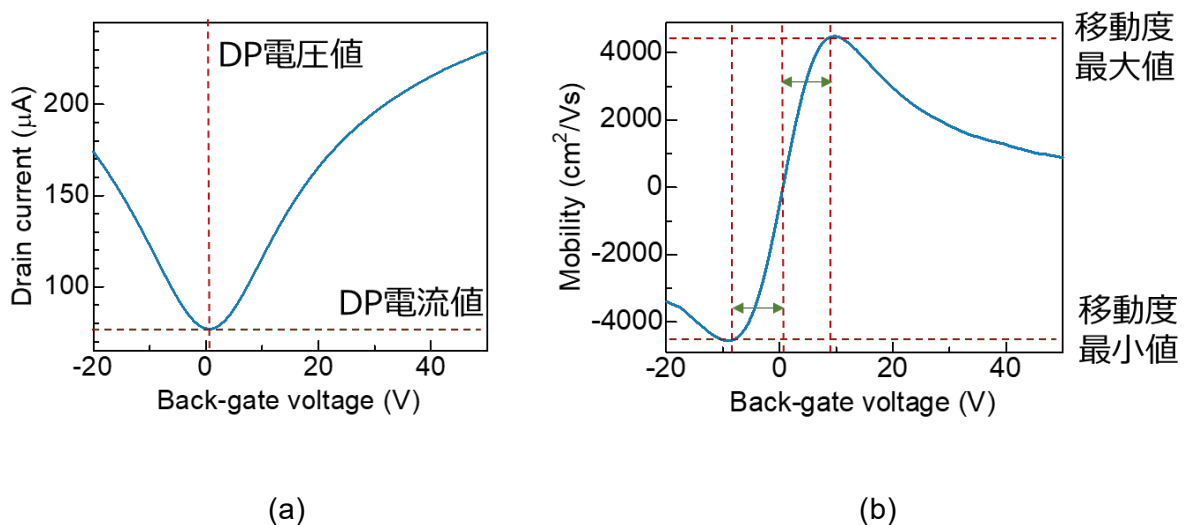


図 3-4-4-2 グラフェンデバイスの(a)伝達特性、(b)移動度のバックゲート電圧依存性

図 3-4-4-2 (a)に測定した典型的な伝達特性を示す。ソース・ドレイン電圧を 50 mV で固定し、バックゲート電圧を変化させた(-20~50 V)ときのドレイン電流を測定した。-20 V から正電圧方向にバックゲート電圧を増加すると、まず、ドレイン電流は減少し、ドレイン電流が最小値となる。その後、バックゲート電圧と共にドレイン電流が増加する両極性特性が得られる。また、図 3-4-4-2(a)から次式を用いて移動度  $\mu$  を計算し、移動度のバックゲート電圧依存性を示した図が図 3-4-4-2(b)である。図 3-4-4-2(b)に示すように、移動度は、-20 V から正電圧方向にバックゲート電圧を増加すると、始めは減少し最小値になる。さらに、バックゲート電圧を増加すると、ディラックポイントで 0 となり、最大値を得る。その後、バックゲート電圧と共に移動度が減少することが分かる。図 3-4-4-2 から得られる以下の 7 項目に着目し、相関関係を調べた。

- (a)ディラックポイント(DP)電圧値
- (b) ディラックポイント (DP) 電流値( $I_{\min}$ )
- (c) ホール移動度最小値(Hole Mobility)
- (d) 電子移動度最大値(Electron Mobility)
- (e) DP電圧値とホール最小移動度電圧値との間の電圧値(Hole Delta Voltage)
- (f) DP電圧値と電子最大移動度電圧値との間の電圧値(Electron Delta Voltage)
- (g) ホール移動度最小値と電子移動度最大値との比(Mobility Ratio)

まず、約500個のグラフェンデバイスの伝達特性を測定し、その結果から得られた各項目のヒストグラムを図3-4-4-3に示す。

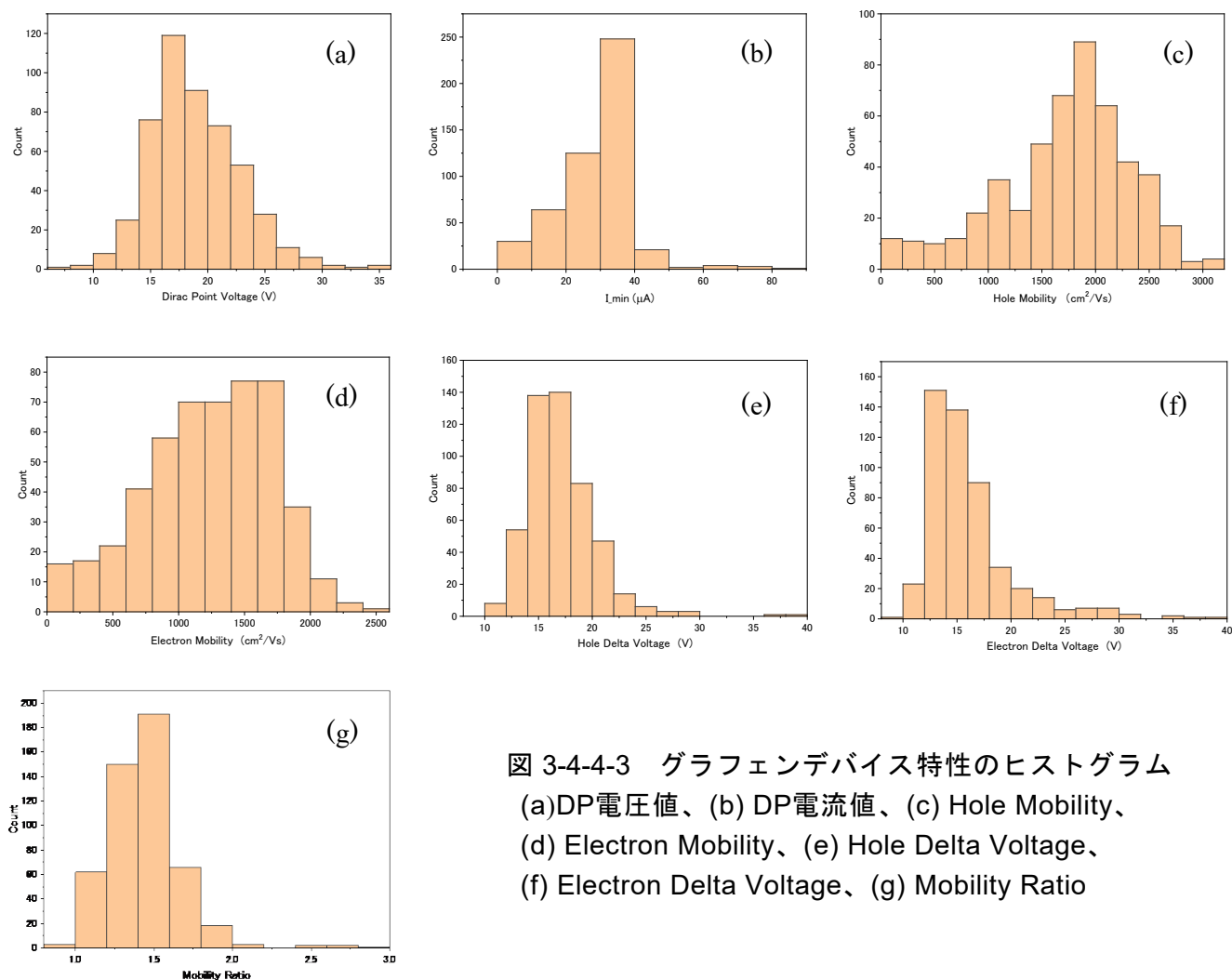


図 3-4-4-3 グラフェンデバイス特性のヒストグラム  
 (a)DP電圧値、(b) DP電流値、(c) Hole Mobility、  
 (d) Electron Mobility、(e) Hole Delta Voltage、  
 (f) Electron Delta Voltage、(g) Mobility Ratio

次に、得られた相関関係を図3-4-4-4に示す。1行目のグラフはディラックポイント電圧値とその他6項目との相関関係、2行目はディラックポイント電流値とその他6項目との相関関係、3、4、5、6、7行目は、それぞれ、ホール移動度最小値、電子移動度最大値、ディラックポイント電圧値とホール最小移動度電圧値との間の電圧値、DP電圧値と電子最大移動度電圧値との間の電圧値、ホール移動度最小値と電子移動度最大値との比とその他6項目との相関関係を示している。図3-4-4-4のグラフの中にピアソンの積率相関係数 $r$ の値も示している。つまり、2つの変数間の関係の強さと方向性を表しており、強い正の相関がある場合(つまり相関係数が1に近い場合)は右上がりの直線になり、強い負の相関関係がある場合(つまり相関係数が-1に近い場合)は右下がりの直線になる。相関がない場合(つまり相関係数が0に近い場合)は点がバラバラで直線が引けないような状態となる。

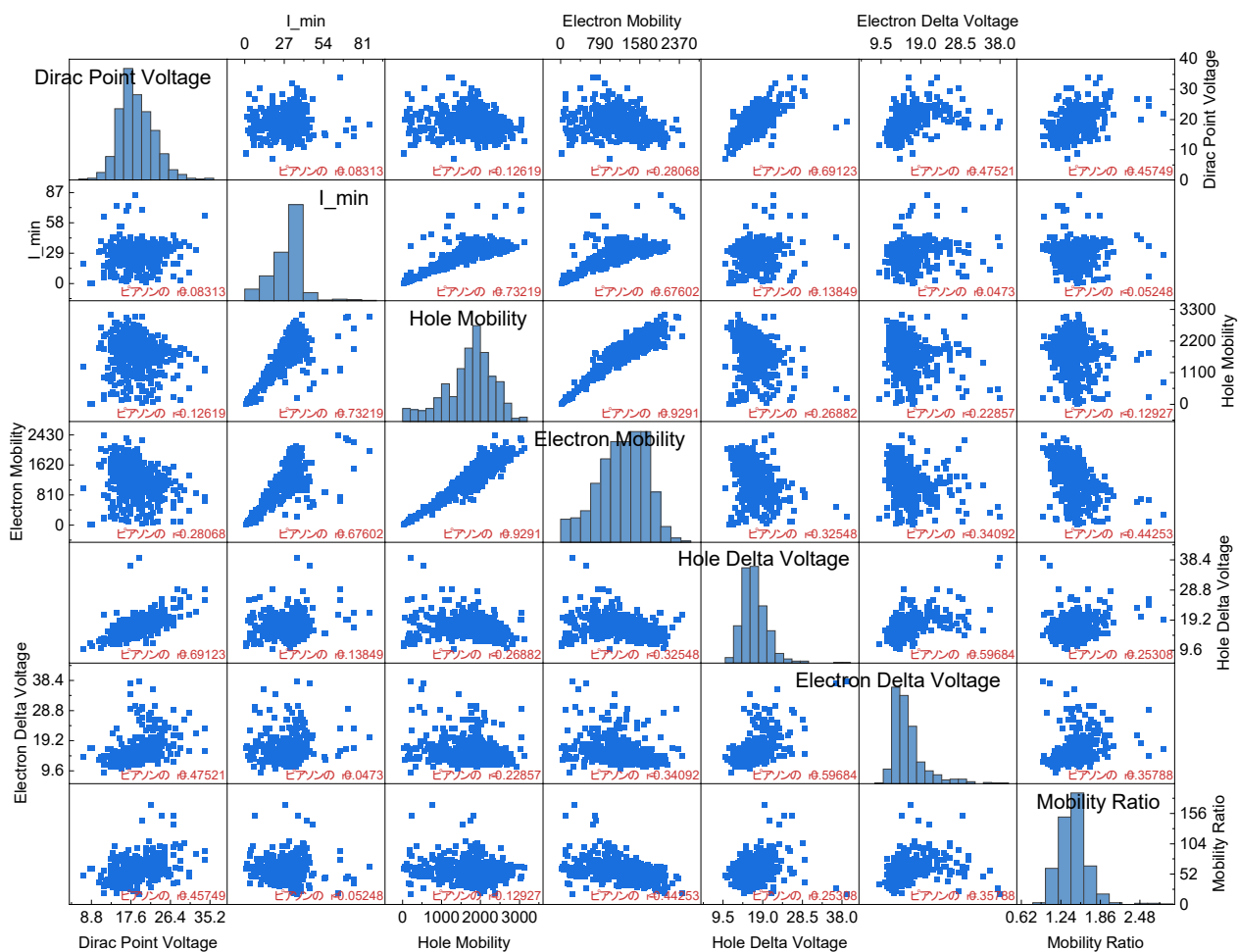


図 3-4-4-4 グラフェンデバイスの7つの特性から得られた相関関係

図3-4-4-4に示すように、ピアソンの積率相関係数 $r$ の値が1に近い相関関係は以下の通りとなる。

- ホール移動度最小値と電子移動度最大値との相関( $r=0.93$ )
- ホール移動度最小値とディラックポイント電流値との相関( $r=0.73$ )
- ディラックポイント電圧値とHole Delta Voltageとの相関( $r=0.69$ )
- 電子移動度最大値とディラックポイント電流値との相関( $r=0.68$ )

これら第1、2、4項目は、グラフェンの結晶性、および、キャリアの散乱によって、大きく影響

されていると考えられる。また、ディラックポイント電圧値とHole Delta Voltageとの相関に関しては、ディラックポイント電圧値とElectron Delta Voltageとの相関よりも、大きな値を持つ。これは、グラフェンと金属電極との接触抵抗が影響している可能性がある。

一方、ピアソンの積率相関係数 $r$ の値が0に近い相関関係は以下の通りとなる。

- ・ディラックポイント電流値とElectron Delta Voltageとの相関( $r=0.047$ )
- ・ディラックポイント電流値と移動度比との相関( $r=0.052$ )
- ・ディラックポイント電圧値とディラックポイント電流値との相関( $r=0.083$ )
- ・ディラックポイント電圧値とホール移動度最小値との相関( $r=0.13$ )
- ・ディラックポイント電流値とHole Delta Voltageとの相関( $r=0.14$ )

これらの項目において、ディラックポイント電流値、または、ディラックポイント電圧値に関する相関が0に近いことが分かる。通常、これらの値は、グラフェンと金属電極との接触抵抗、キャリアの散乱等が影響していると考えられているが、グラフェンの結晶性が異なる場合は、相関関係は非常に低い可能性があると考えられる。

### 3.4.5 グラフェン/金属界面特性評価

図3-4-2-5に2端子法で測定した定型的なグラフェン電界効果トランジスタの伝達特性とその計測手法を示した。通常は、図3-4-2-5に示すように、ソース・ドレイン間の電圧を固定し、バックゲート電圧を変化させることにより、ソース・ドレイン電流を測定する。バックゲート電圧を負電圧から変化させると、始めにドレイン電流が減少し、最小値を得られ、その後、増加することが観測される。つまり、ゲート電圧が正電圧、負電圧方向の両方で電流値が増加する両極性特性であり、典型的なグラフェン電界効果トランジスタの伝達特性が得られている。

2端子測定を行った際は、図3-4-5-1に示すようにグラフェンチャンネルの抵抗、および、電極とグラフェンとの間の接触抵抗の合計が2端子抵抗となる。ここで、グラフェンチャンネルの抵抗を $R_{\text{channel}}$ 、電極とグラフェンとの間の接触抵抗を $R_c$ とすると、全抵抗 $R_{\text{total}}$ は以下の式で表すことができる。

$$R_{\text{total}} = R_{\text{channel}} + 2R_c \quad (3-4-5-1)$$

つまり、図3-4-2-5の伝達特性では、電極とグラフェンとの間の接触抵抗値を含んだ電流値を測定していることになる。したがって、高性能デバイスを作製するために、その接触抵抗値を減少させる必要がある。そのため、ここでは、図3-4-5-2に示すようなTransmission Line Model (TLM) 法によって、金属電極とグラフェンとの間の接触抵抗値の測定を行った。

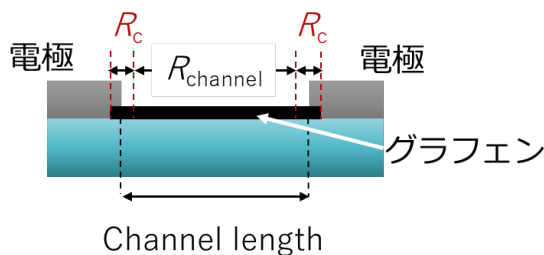


図 3-4-5-1 2端子法による観測される抵抗値

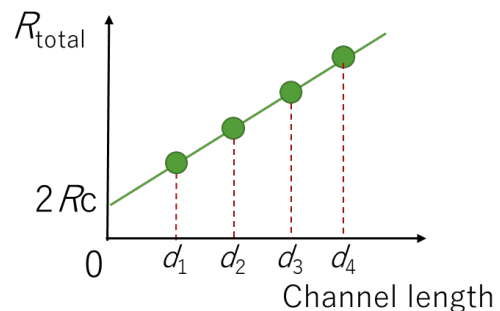


図 3-4-5-2 TLM 法による接触抵抗測定

TLM 法は、チャンネル幅を一定としてチャンネル長の異なるデバイスの抵抗値を求めて数学的に接触抵抗  $R_c$  を算出する手法である。図3-4-5-2に示すように、グラフェンチャンネルの長さが異なる複数のデバイスに対して全抵抗  $R_{\text{total}}$  をプロットする。チャンネルの長さを変化しても接触抵



抗は変化しないと仮定すると、各デバイスの全抵抗  $R_{total}$  の値を線形にフィッティングした際の Y 軸の切片の値の 1/2 が接触抵抗の値となる。本研究では、図 3-4-5-3 に示すように、チャンネル幅を  $10\ \mu\text{m}$  で固定し、チャンネル長を 5、10、20、30、 $40\ \mu\text{m}$  と変化させたグラフェン電界効果トランジスタを作製し、それぞれに対して、図 3-4-2-5 に示すような伝達特性を測定した。

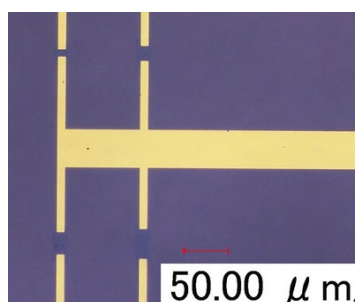


図 3-4-5-3 チャンネル長が異なる電界効果トランジスタの光学顕微鏡図

各デバイスの伝達特性でのディラックポイントにおける全抵抗値をプロットした結果を図3-4-5-4に示す。複数のデバイスにおいて同じ測定を行い、そのばらつきも標準偏差としてプロットした。チャンネル長が長くなるにつれて全抵抗値も増大し、その増大の仕方はほぼ線形になった。そのY軸切片から電極とグラフェンとの間の接触抵抗 $R_c$ は、約 $1000\ \Omega$ であった。また、各デバイスの伝達特性の傾きから電子およびホールの移動度も測定した。その結果を図3-4-5-5に示す。電子移動度およびホール移動度は、チャンネル長が長くなるにつれて増加していることが分かる。また、各チャンネル長においてホール移動度の方が、電子移動度よりも大きな値を示している。移動度は、通常、グラフェンの結晶性およびキャリア散乱の影響を受けるため、チャンネル長では変化しない。したがって、電極とグラフェンとの間の接触抵抗 $R_c$ が大きな影響を与えていると考えられる。

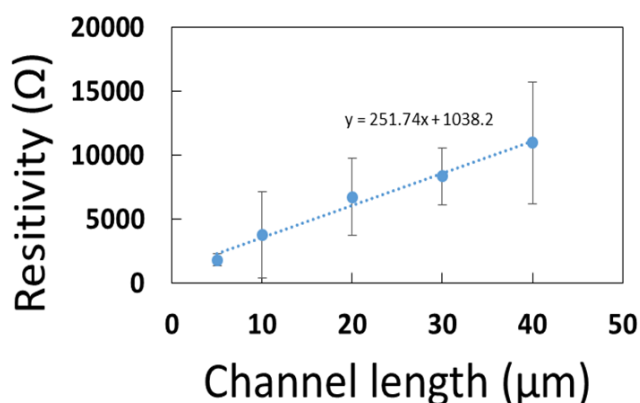


図3-4-5-4チャンネル長を変化した場合の全抵抗値

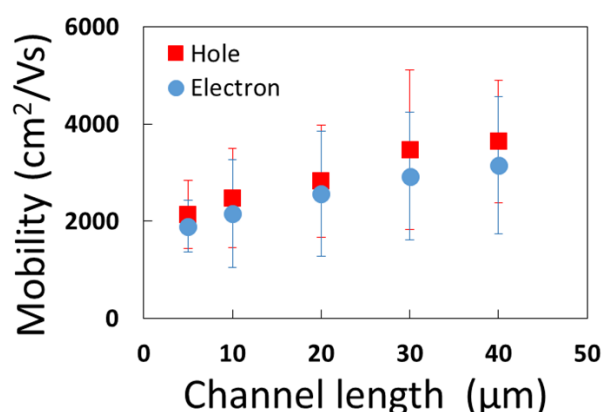


図3-4-5-5チャンネル長を変化した場合の移動度

ここで、電極とグラフェンとの間の接触抵抗 $R_c$ の起源について考える。本研究では、金属として金を使用している。図3-4-5-6(a)および(b)に、それぞれ電極とグラフェンとの接触前後のバンド構造を示す。図3-4-5-6(a)に示すように、金の仕事関数は、グラフェンの仕事関数よりも大きい。そのため、グラフェンのフェルミ準位は、金属のフェルミ準位よりも高いエネルギー位置に存在する。したがって、電極とグラフェンが接触すると、接触界面付近のグラフェンから金属に対してキャリアの移動が生じる。その結果、図3-4-5-6(b)に示すように、接触界面付近のグラフェンはp型にドーピングされた状態となり、電子が電極から注入されにくい状態が生じる。これが、接触抵抗の起源の一因となると考えられる。

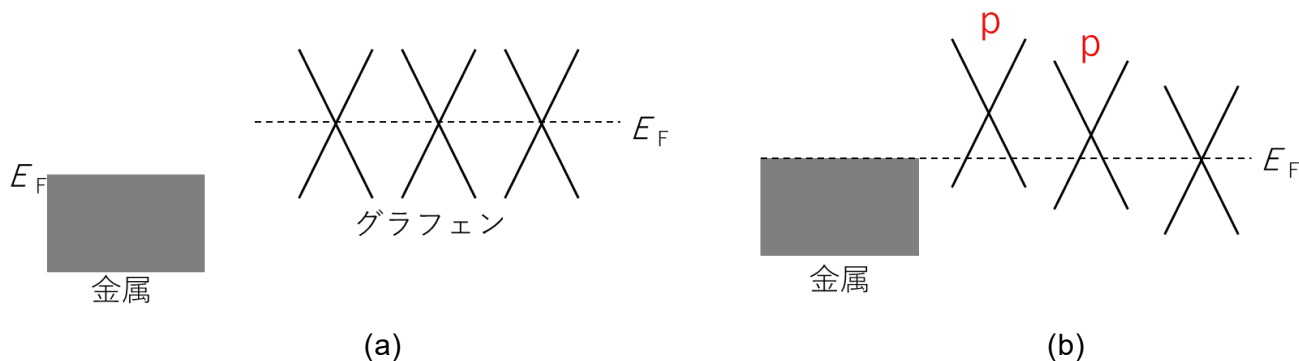


図 3-4-5-6 電極金属とグラフェンとの接触前(a)および接触後(b)のバンド構造

さらに、平衡状態から負のゲート電圧を印加することによって、図3-4-5-7(a)に示すように、チャンネル中央部のグラフェンは、ホールが励起されp型にドーピングされた状態となる。その結果、チャンネル全体でホールがドーピングされた状態となり、電極からホールが注入されやすくなる。一方、正のゲート電圧を印加することによって、図3-4-5-7(b)に示すように、チャンネル中央部のグラフェンは、電子が励起されn型にドーピングされた状態となる。しかしながら、グラフェンと金属電極の接触界面近傍のグラフェンはピンニング効果によりp型にドーピングされた状態を維持している。その結果、チャンネル全体でp-n-p接合状態となり金属電極-グラフェン接触界面近傍では局所的な抵抗が生じ、電子が電極から注入されにくくなってしまう。図3-4-5-5に示すように、各チャンネル長においても、ホールの方が電子より移動度が高いことが分かる。これは先述したように、p-n-p接合による電子に対する局所抵抗が原因であると考えられる。また、チャンネル長増加に伴いホールおよび電子移動度が増加しているが、2端子抵抗における接触抵抗の占める割合に起因しており、2端子で測定を行ったことにより見かけ上移動度が増加していると考えられる。

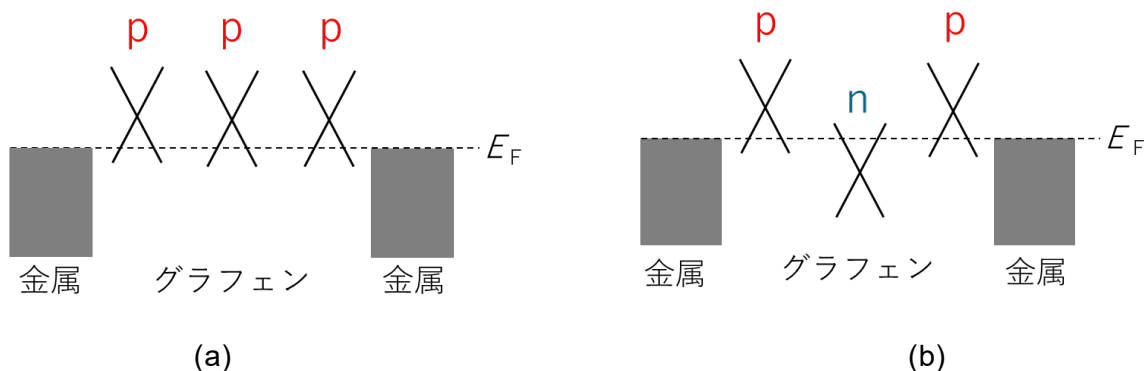


図3-4-5-7 グラフェンと電極金属のバンド構造

(a) 負のゲート電圧を印加した場合、(b) 正のゲート電圧を印加した場合

ここでは、グラフェンと電極金属との接触抵抗に着目し、TLM法を用いてその接触抵抗値を推測した。また、接触抵抗がデバイスの移動度に与える影響を検討した。その結果、金属とグラフェンを接触する際に、グラフェンから金属に電子が移動する可能性があることを示した。さらに、その移動によりグラフェン/金属界面付近において、グラフェンがホールドーピングされ、電子に対する注入障壁が、接触抵抗の大きな要因となると考えられる。そのため、高性能デバイスを作製するためには、金属とグラフェンを接触する際にキャリアの移動を抑制する必要があると考えられる。

### 3.4.6 高性能グラフェンデバイスの作製及び評価

上記で記述したように、熱化学気相成長法で合成したグラフェンを用いた電界効果トランジスタは、

種々の原因のため、理想的なグラフェンの移動度に比べるとかなり低い値しか得られていない。ここまで、グラフェンの結晶核密度を減少させることにより、高品質なグラフェンチャネルを形成した。また、グラフェンと電極との間の抵抗を評価することにより、チャネル長と電界効果移動度とが関係性を持つことが分かった。ここでは、さらに、グラフェン合成の最適化を行い、デバイスをアレイ化し、それぞれのデバイスの特性を評価した。

図 3-4-6-1(a)は、銅箔上にグラフェンを合成し、 $\text{SiO}_2$  基板上に転写した後の光学顕微鏡像である。像の中心部、および、左上部にコントラストが少し濃くなっている領域が見える。形成したほとんどの領域は、色が薄い領域であるが、部分的に濃い領域も観測された。

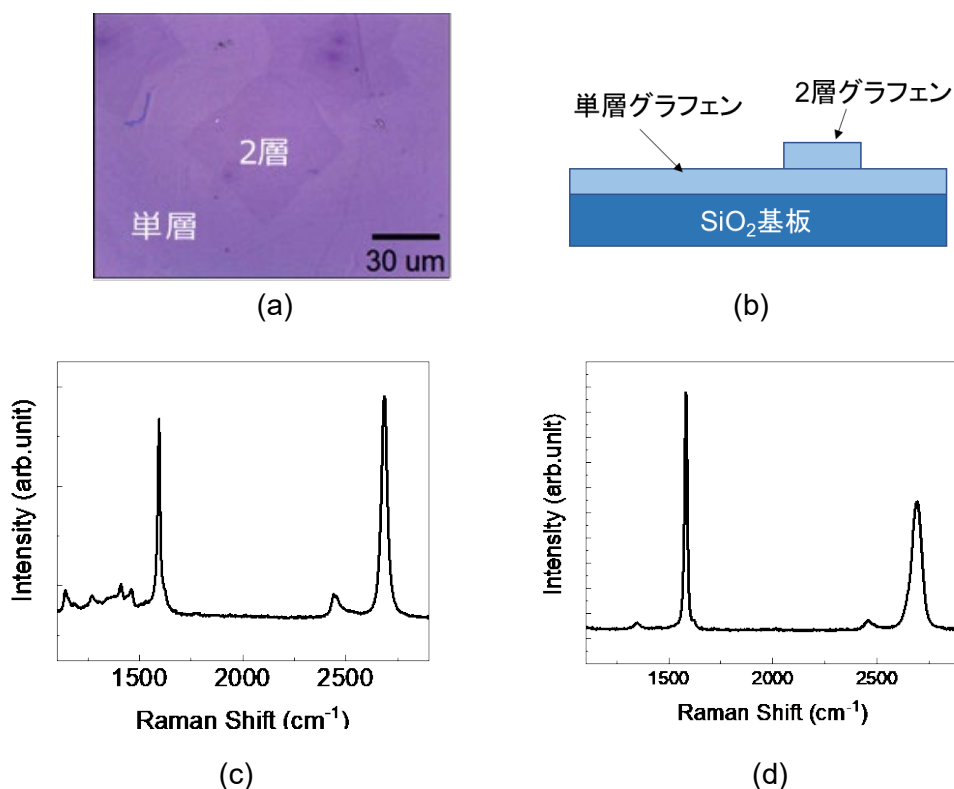


図 3-4-6-1 (a)グラフェンの光学顕微鏡像、(b)グラフェン合成の模式図、(c) 色が薄い領域のラマンスペクトル、(d) 色が濃い領域のラマンスペクトル

この濃くなっている領域、および、左下部の色が薄い領域のラマンスペクトルを測定した。その結果、図 3-4-6-1(c)に示すように、色が薄い領域では、 $1,600 \text{ cm}^{-1}$  付近に G band、 $2,700 \text{ cm}^{-1}$  付近に G' band と呼ばれているピークが観測された。さらに、その G' band の半値幅は、 $30 \text{ cm}^{-1}$  程度であり、単層グラフェンが形成されていることが分かる。一方、図 3-4-6-1(d)に示すように、色が濃くなっている領域では、薄い領域と同様に、G band、および、G' band が観測されたが、その G' band の半値幅は、 $60 \text{ cm}^{-1}$  程度であり、色が薄い領域よりはブロードであった。さらに、G band と G' band の強度比も大きく変化していることが分かった。したがって、色が濃い領域では 2 層グラフェンが形成されていると考えられる。上述したように、熱化学気相成長法では、炭素原料ガスが銅表面で分解し、炭素原子がその表面上でマイグレーションする。結晶核が形成されるとその核を中心に単層グラフェンが形成される。さらに、形成時間を増加させると、単層グラフェンが横方向に結晶が成長する。しかしながら、図 3-4-6-1(b)に示すように、横方向だけでなく、結晶核の上部には 2 層グラフェンが形成されてしまうと考えられる。単層グラフェンでは、図 3-4-1-1 に示すように、K 点でのフェルミレベル付近においては波数とエネルギーが比例することになり、線形分散型のバンド構造を有することにな

る。その結果、グラフェンにおいて電子の有効質量がゼロとなる。したがって、非常に大きな移動度を持つ。一方、2層グラフェンは、波数に対して放物線型のエネルギーになるため、単層グラフェンに比べると移動度は小さくなる。したがって、可能な限り全面を単層グラフェンにする必要がある。ここでは、原料ガスの混合比、グラフェンの合成時間等を変化させることにより、単層グラフェンの合成の最適化を行い、デバイスをアレイ化し、それぞれのデバイスの特性を評価した。

図3-4-6-2にアレイ化したデバイスの典型的な伝達特性、および、その伝達特性から得られた電界効果移動度のゲート依存性を示す。図3-4-6-2の黒いラインに示すように、ゲート電圧が2V付近にディラックポイントを持ち、その値からゲート電圧が増加、減少の両方に対して、ドレイン電流が急激に増加していることが分かる。また、図3-4-6-2の赤いラインに示すように、ゲート電圧が6V付近で電子移動度が最大値を持ち、一方、-2V付近でホール移動度が最大値を持ち、その値は、それぞれ、約12,000 cm<sup>2</sup>/Vs、12,500 cm<sup>2</sup>/Vsであった。したがって、高性能グラフェン電界効果トランジスタが形成されていることが分かる。

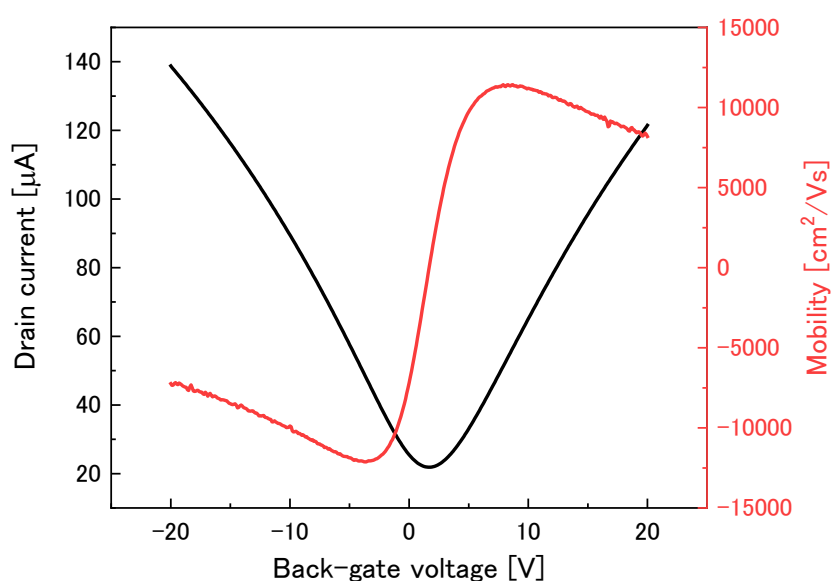


図3-4-6-2 アレイ化したデバイスの典型的な伝達特性、および、その伝達特性から得られた電界効果移動度のゲート依存性

次に、アレイ化したすべてのデバイスにおいて、伝達特性を測定し、得られた電子移動度、および、ホール移動度のヒストグラムをそれぞれ図3-4-6-2(a)、3-4-6-2(b)に示す。両方の移動度において、8,000から10,000 cm<sup>2</sup>/Vsの移動度を持ったデバイスが最も多いことが分かった。図3-4-6-2から得られた電子移動度、ホール移動度の平均値、および、5,000 cm<sup>2</sup>/Vsの移動度を有するデバイスの割合を表3-4-6-1に示す。アレイ化したすべてのデバイスにおいて、電子移動度、および、ホール移動度の平均値は、それぞれ約7,800 cm<sup>2</sup>/Vsおよび8,000 cm<sup>2</sup>/Vsであった。また、5,000 cm<sup>2</sup>/Vsの移動度を有するデバイスの割合は、電子移動度では89%、ホール移動度では90%であった。したがって、これらの結果は本プロジェクトの最終目標に到達していると言える。

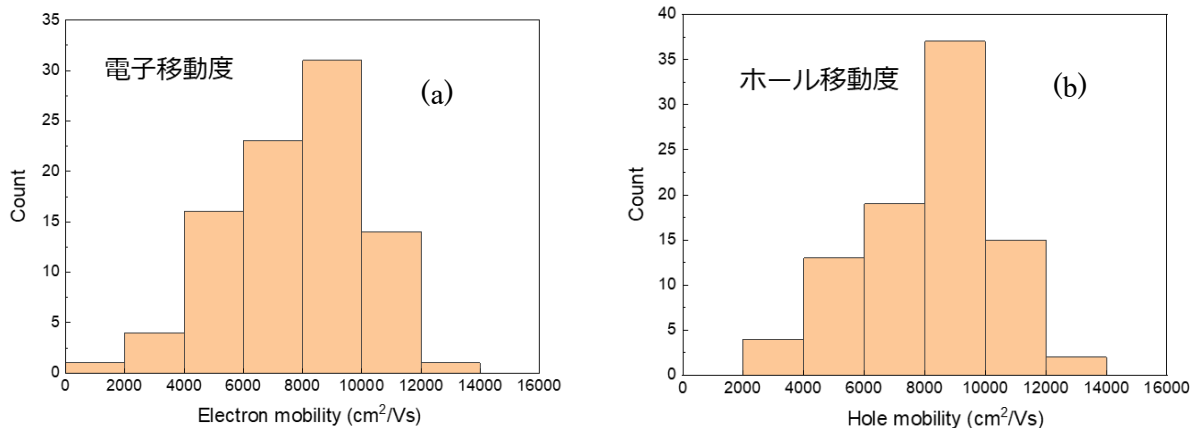


図 3-4-6-2 ヒストグラム : (a)電子移動度、 (b)ホール移動度

表 3-4-6-1 電子移動度、ホール移動度の平均値、および、5,000 cm²/Vs の移動度を有するデバイスの割合

|        | 移動度の平均値<br>(cm²/Vs) | 5,000 cm²/Vs<br>以上の移動度の<br>割合 |
|--------|---------------------|-------------------------------|
| 電子移動度  | 7,800               | 89 %                          |
| ホール移動度 | 8,000               | 90 %                          |

また、アレイ化したすべてのデバイスにおいて、ディラックポイントの電圧値のばらつきを図 3-4-6-3 に示す。ゲート電圧を-20 から 20 V で掃引しているにも関わらず、ほとんどのデバイスのディラックポイントの電圧値が 1.5 から 4 V になっていることが分かった。したがって、本研究のグラフェンデバイスの作製方法によって、ディラックポイントの電圧値も制御可能であることを明らかにした。

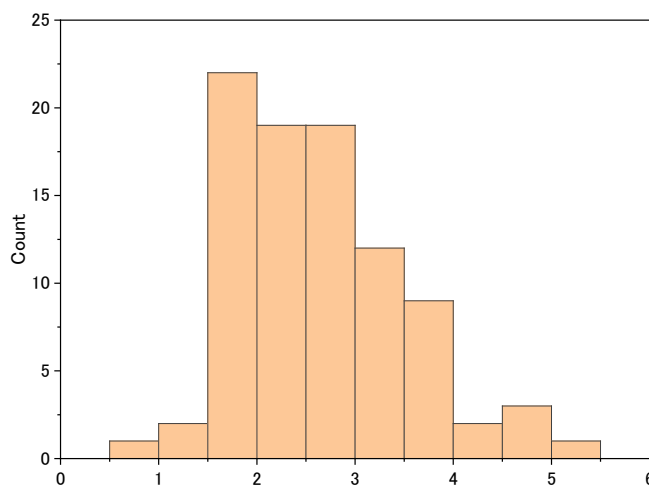


図 3-4-6-3 ディラックポイント電圧値のヒストグラム

さらに、アレイ化したすべてのデバイスにおいて、電子移動度、ホール移動度、および、ディラックポイントの電圧値の相関関係を調べた。図 3-4-6-4 に電子移動度とホール移動度との相関関係を示

す。図 3-4-6-4 から明らかなように、高いホール移動度を持つデバイス程、高い電子移動度を持つことが分かる。次に、ホール移動度とディラックポイントの電圧値の相関関係を図 3-4-6-5 に示す。電子移動度とホール移動度との非常に大きな相関関係は持たないが、全体的に、ディラックポイントの電圧値が高いほど、ホール移動度が減少することが明らかになった。これは、理想的なグラフェンのディラックポイント電圧値が 0 V であると仮定し、何かの影響で局所的にグラフェンのポテンシャルが変調したとする。その結果、ディラックポイント電圧値が正または負電圧方向にシフトし、局所的なポテンシャルの影響で移動度が低下する。したがって、図 3-4-6-5 に示すように、ディラックポイントの電圧値が 0 V から離れれば離れるほど、移動度が低下すると考えられる。しかしながら、ディラックポイントの電圧値の値は種々の影響によって変化するため、図 3-4-6-5 に示すように、明らかな相関関係が得られていないと思われる。

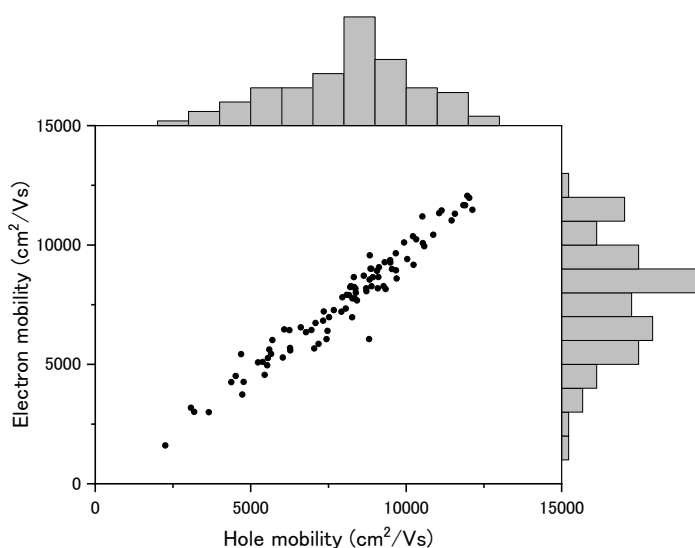


図 3-4-6-4 電子移動度とホール移動度との相関関係

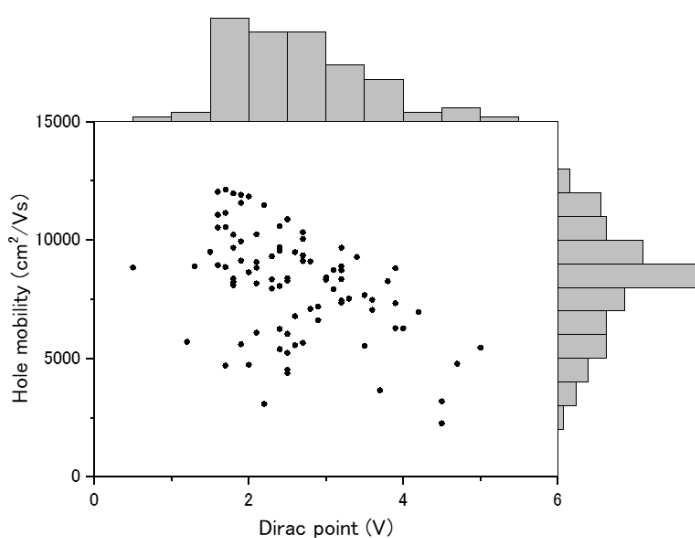


図 3-4-6-5 電子移動度とホール移動度との相関関係



### 3.4.7 乱層積層グラフェンによる高移動度化の検討

上述したように、熱化学気相成長法で合成したグラフェンは、理想的なグラフェンの移動度に比べるとかなり低い値しか得られていないのが現状である。式(3-4-1-2)に示すように、十分大きなキャリアの平均自由工程が得られていないことが示唆される。ここでは、その原因の一つとして、シリコン酸化膜基板等からの散乱効果に着目した。図3-4-7-1(a)に示すように、デバイス作製プロセスにおいて、銅等の触媒金属上に形成したグラフェンを絶縁基板に転写する必要がある。通常、シリコン酸化膜を有したシリコン基板を用いるが、図3-4-7-1(b)に示すように、シリコン酸化膜表面には正電荷、および、負電荷が蓄積された領域が存在してしまう。その結果、グラフェンチャネルに流れるキャリアがクーロン散乱され、本来グラフェンが持つ移動度が得られていない。世の中では、この現象を打開するためにボロンナイトライド膜上にグラフェンを転写し、デバイスを作製している。その結果、キャリアの散乱が抑制され、高移動度が得られている。しかしながら、ボロンナイトライド膜は大量生産が困難であるため、産業応用には不向きである。

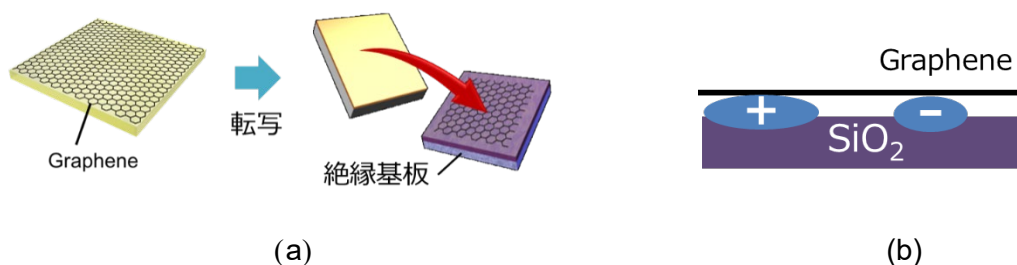


図 3-4-7-1 (a)デバイス作製プロセス、(b)グラフェン/シリコン酸化膜界面

本研究では、ボロンナイトライド膜の代わりに、グラフェンの積層構造に着目した。グラフェンには電荷の偏りがなく、高移動度が得られる可能性がある。多層グラフェンの典型的な例として AB 積層グラフェンがある。これは、図3-4-7-2(a)に示すように、グラフェンには単位胞内に A、B 二つの原子があり、最も安定な A 原子の上に B 原子が配置される構造をとる。3 層目以降についても同様に A 原子と B 原子が交互に配置される構造となる。その結果、このように規則的に積層した多層グラフェンでは層間で相互作用が大きくなることから、図3-4-7-2(b)に示すように、そのバンド構造が単層グラフェンと異なり放物線型となる。したがって、単層グラフェン特有の線形バンド由来の輸送特性は失われ、移動度の低下が得られてしまう。

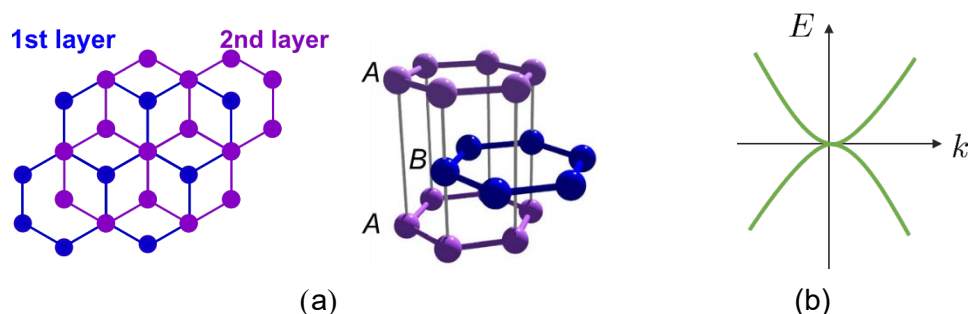


図 3-4-7-2 AB 積層グラフェンの(a)原子構造、(b)バンド構造

グラフェンの積層構造の中でも、乱層積層グラフェンについて考察した。乱層積層グラフェンは、図3-4-7-3(a)に示すように、各層が無秩序に配向した多層グラフェンである。その結果、多層グラフェン構造でありながら層間の相互作用が、AB 積層グラフェンに比べると、弱くなると予想される。したがって、AB 積層グラフェンとは異なり、図3-4-7-3(b)に示すように、単層グラフェン由来の線形バンドが保持されると考えられる。つまり、乱層積層グラフェンは線形バンド由来の高移動度を有することが予想される。

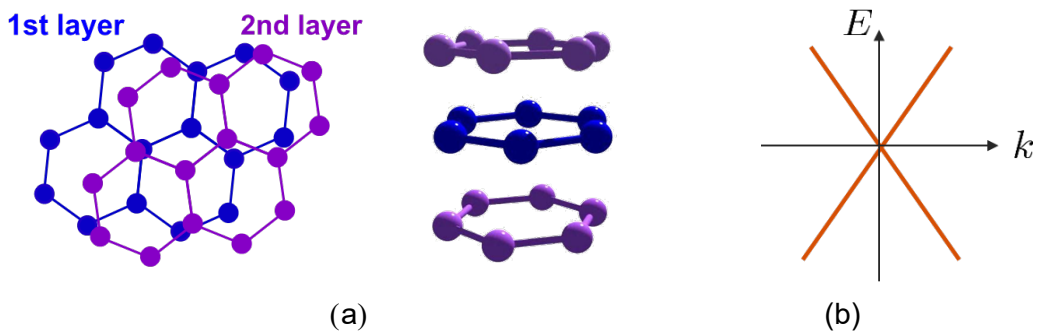


図3-4-7-3 乱層積層グラフェンの(a)原子構造、(b)バンド構造

本研究では、図 3-4-7-4 に示すような単層 CVD グラフェンを Si/SiO<sub>2</sub> 基板上に転写する手法を複数回繰り返すことによって、乱層積層グラフェンを作製し、その特性の評価を行った。

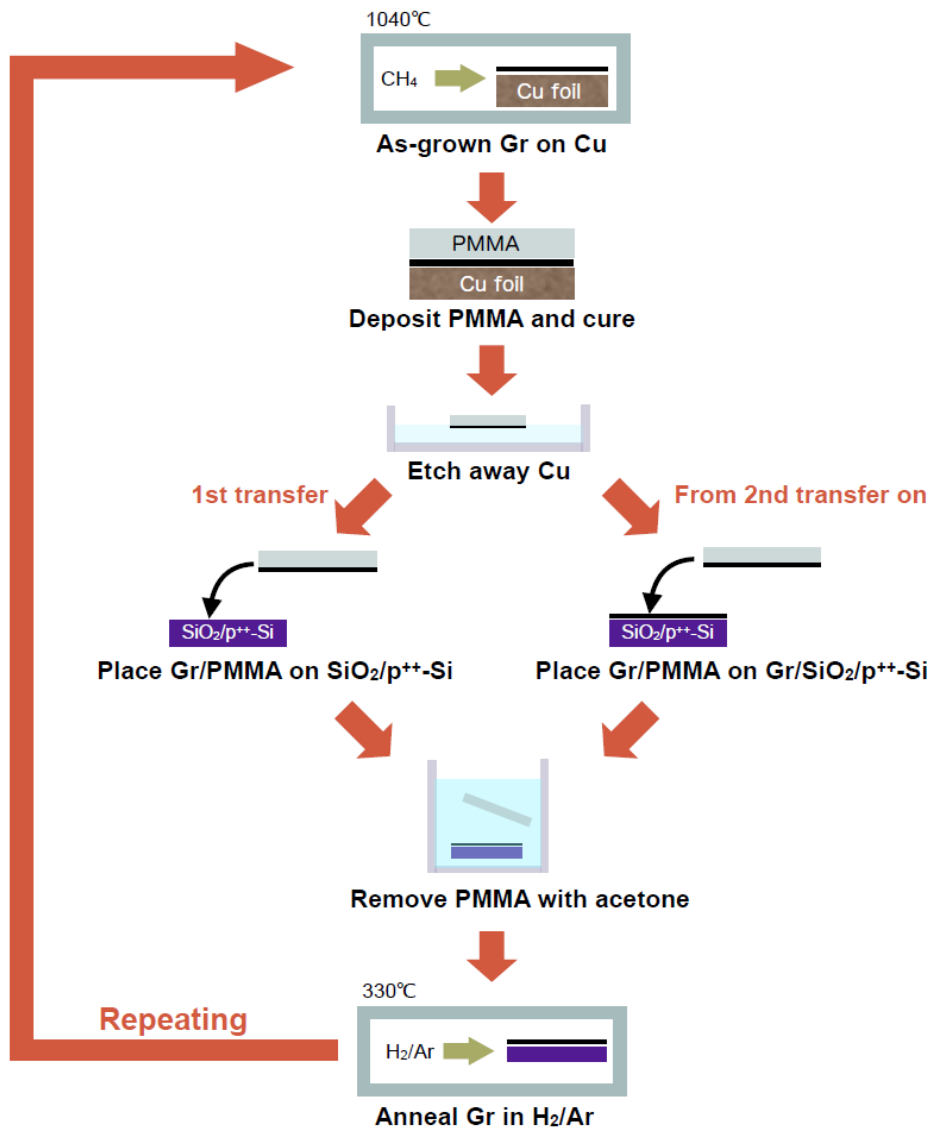


図 3-4-7-4 乱層積層 CVD グラフェンの作製プロセス概要

まず、作製した乱層積層グラフェンの構造および結晶性の評価を行うために、ラマン分光測定を行った。基板全面に成長させたグラフェンを1層、2層、3層積層させた基板についてそれぞれラマンスペクトルを図3-4-7-5(a)に示す。

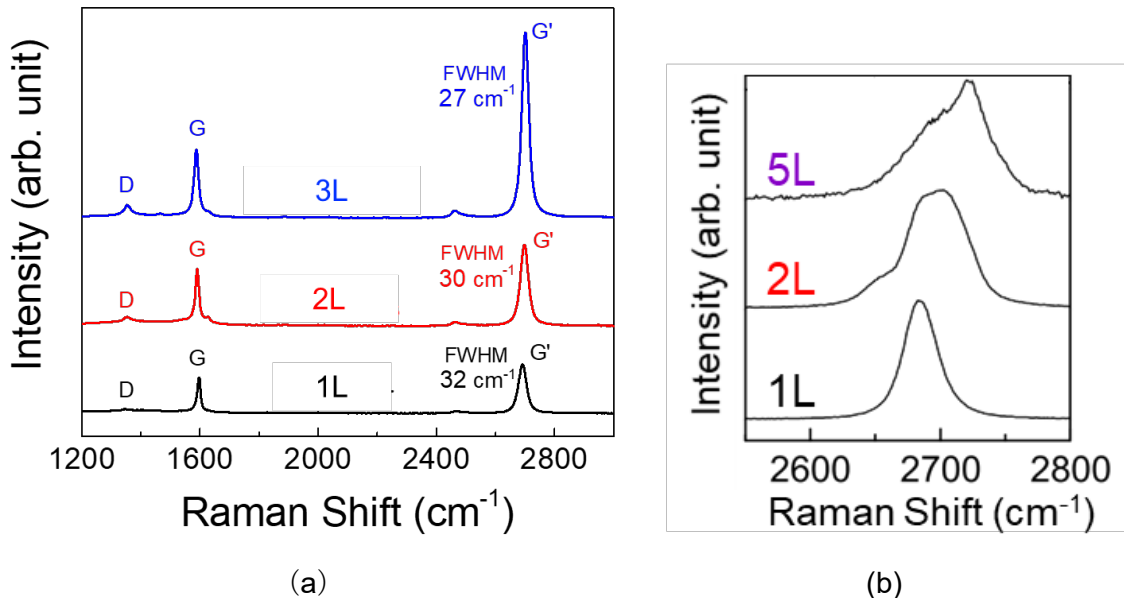


図3-4-7-5 ラマンスペクトル：(a)乱層積層グラフェン、(b) AB積層グラフェン

先述したように、図3-4-7-5(a)において1,600 cm<sup>-1</sup>付近に観測されるピークは、G bandと呼ばれている sp<sup>2</sup>結合のC-C ボンドの格子振動に対応したピークである。このG band 強度はグラフェンを積層する回数が多くなるにつれて大きくなっていることがわかる。これは、C-C ボンドの量に応じてピーク強度が強くなっていくことから、この結果はグラフェンの層数が増加したと矛盾しない。また、1,350 cm<sup>-1</sup>付近に観測されるD band については、3 回積層したグラフェンにおいても非常に強度が小さいことから、本プロセスで欠陥の少ないグラフェンを作製できたことを示唆している。次に、積層構造を最もよく表す2,700 cm<sup>-1</sup>付近に観測されるG'band について議論する。図3-4-3-1-7(b)に示したように、2個のフォノンを放出する二次のラマン過程により現れるピークである。通常が多層グラフェン、つまり、AB積層グラフェンにおいては、グラフェンの層数が2層になると図3-4-3-1-7(b)における線形バンド構造が2組の放物線のエネルギーバンドに変わる。この場合、 $k_1$ で2 通り、 $k_2$ で2通りの遷移が考えられるので合計で4通りの $q$  の取り方がある。したがって、G' band は4つのLorentzian 型のピークが重なった形となる。同様に3層の場合には9通りの $q$  が考えられる。そのため、図3-4-7-5(b)に示すように、AB積層グラフェンのG' band スペクトルは層数が増加するにつれてピークの強度が減少し、ブロードで非対称なピークとなる。一方、本研究で作製した積層グラフェンにおいては、G' bandの半値幅は、1層、2層、3層積層グラフェンで、32、30、27 cm<sup>-1</sup>となり、積層してもほとんど変化していなかった。つまり、すべての層数で単一のLorentzian 型ピークでフィッティングでき、3層積層グラフェンにおいてもシャープで左右対称のピークを保っていることが明らかになった。また、全ての層数において、単層グラフェンのように G'ピーク強度がGピーク強度よりも大きくなっていることがわかる。これは層間での相互作用がほとんどなく単層グラフェンのような線形バンドが積層グラフェンにおいても保持されていることを示している。つまり、この積層グラフェンは乱層構造であることが示唆される。以上の結果から、単層グラフェンをSi/SiO<sub>2</sub>基板上に転写する手法を複数回繰り返す簡便な手法において、欠陥の少ない高品質な乱層積層グラフェンの作製に成功したといえる。

次に、図3-4-7-6(a)に示すように乱層積層グラフェン上に電極を形成し、図3-4-7-6(b)に示すように、4端子法でデバイスの伝達特性評価を行った。チャンネルの大きさはチャンネル幅10μm、チャンネル長10μmである。なお、ここでのチャンネル部分とは図3-4-7-6(a)のV<sub>1</sub>とV<sub>2</sub>の間である。これは、4端

子測定では  $V_1$  と  $V_2$  の間の電圧が設定したドレイン電圧になるようにフィードバックをかけてソースドレイン間の電圧を調整するというフィードバック制御を行うため、設定したドレイン電圧がかかっているのは  $V_1$  と  $V_2$  間であるためである。デバイスをターボ分子ポンプとつながっている真空プローバーに導入し、 $10^{-3}$  Pa オーダで測定を行った。測定は本プロジェクトで購入したプレジジョンソース/メジャーユニットを用いて行い、PCに接続して Keysight Technologies の Easy expert という制御ソフトで制御を行った。

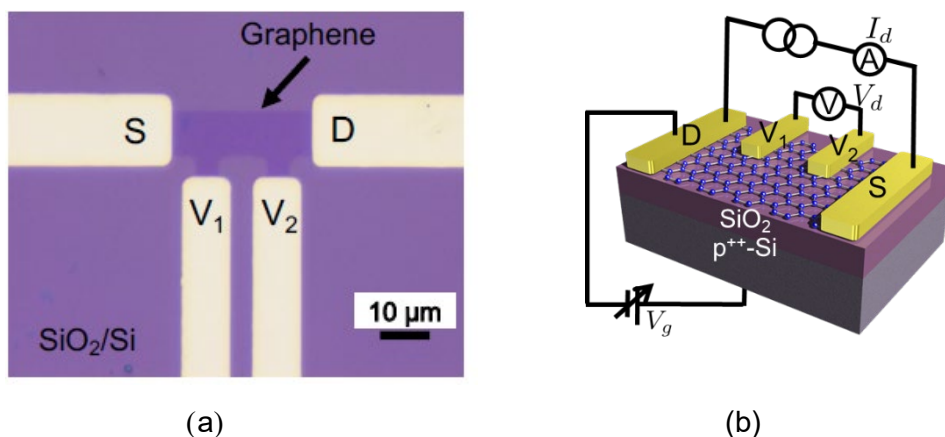


図 3-4-7-6 乱層積層グラフェンのデバイス構造：(a)光学顕微鏡像、(b)模式図

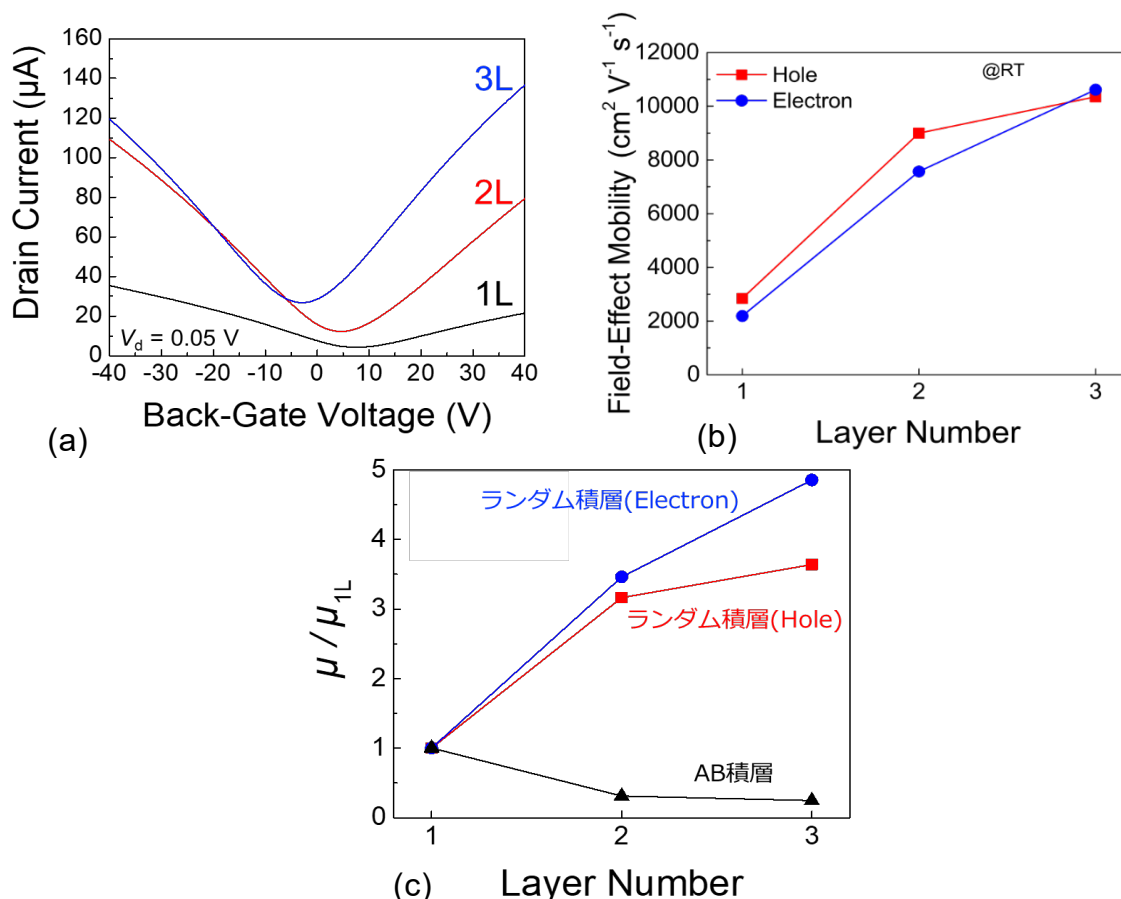


図3-4-7-7 乱層積層グラフェンの(a)伝達特性、(b)電子およびホール移動度 (c) 単層グラフェンの移動度を 1 とした場合の乱層および AB 積層グラフェンの移動度

図3-4-7-7(a)に単層グラフェン、2層、3層乱層積層グラフェンデバイスのバックゲート電圧に対する伝導度を示す。ソース・ドレイン電圧を50 mVで固定し、バックゲート

電圧を-40から40 Vまで変化させ、室温で測定を行った。すべての層数においてグラフェン特有の両極性伝導が確認できる。単層グラフェンでは、ディラックポイントのゲート電圧の値は約5 Vであり、これはシリコン酸化膜基板の影響による効果ではないかと考えられる。一方、2層、3層グラフェンと層数が増加すると、正電圧方向にシフトしている。これは、基板の影響が抑制されているために生じたと思われる。次に、図3-4-7-7(a)より、層数が増えるにつれてドレイン電流値、および、その傾きが大きくなっていることがわかる。伝達特性より電界効果移動度を計算で求めた。

その結果を図3-4-7-7(b)に示す。層数が増えるにつれて電子移動度およびホール移動度が大きく上昇していることが明らかになった。単層グラフェンの移動度が1,000~3,000 cm<sup>2</sup>/Vs程度であるが、3層乱層積層グラフェンでは10,000 cm<sup>2</sup>/Vs程度まで達していた。単層グラフェンの移動度を1として、2層、3層乱層積層グラフェン、および、AB積層グラフェンの移動度を、図3-4-7-7(c)に示す。単層グラフェンに比べて乱層積層グラフェンでは、ホール移動度、および、電子移動度も数倍増加している。一方、AB積層グラフェンでは、2層グラフェンになると移動度が半分以下に減少しており、3層グラフェンでもほとんど変化していない。これは、規則的に積層したグラフェンでは層間で相互作用が大きくなり、図3-4-7-1(b)に示すように、そのバンド構造が単層グラフェンと異なり放物線型となる。その結果、単層グラフェン特有の線形バンド由来の輸送特性は失われ、2層、3層グラフェンになると移動度の低下が観測された。したがって、乱層積層グラフェンにおいてこのように非常に高い移動度が観測されたのは、積層しても線形バンドが保持されていることに起因すると考えられる。さらに、SiO<sub>2</sub>基板からのキャリア散乱の影響を最下層のグラフェンにより抑制できているのではないかとと思われる。その結果、乱層積層グラフェンでは高い移動度を示したと考えられる。

最後に、基板からのキャリア散乱の影響を調べるために、伝達特性の温度依存性を測定した。図 3-4-7-8 に単層グラフェンおよび2層、3層乱層積層グラフェンの抵抗率と伝導度の温度依存性を示す。ここで、抵抗率と伝導度は逆数の関係である。

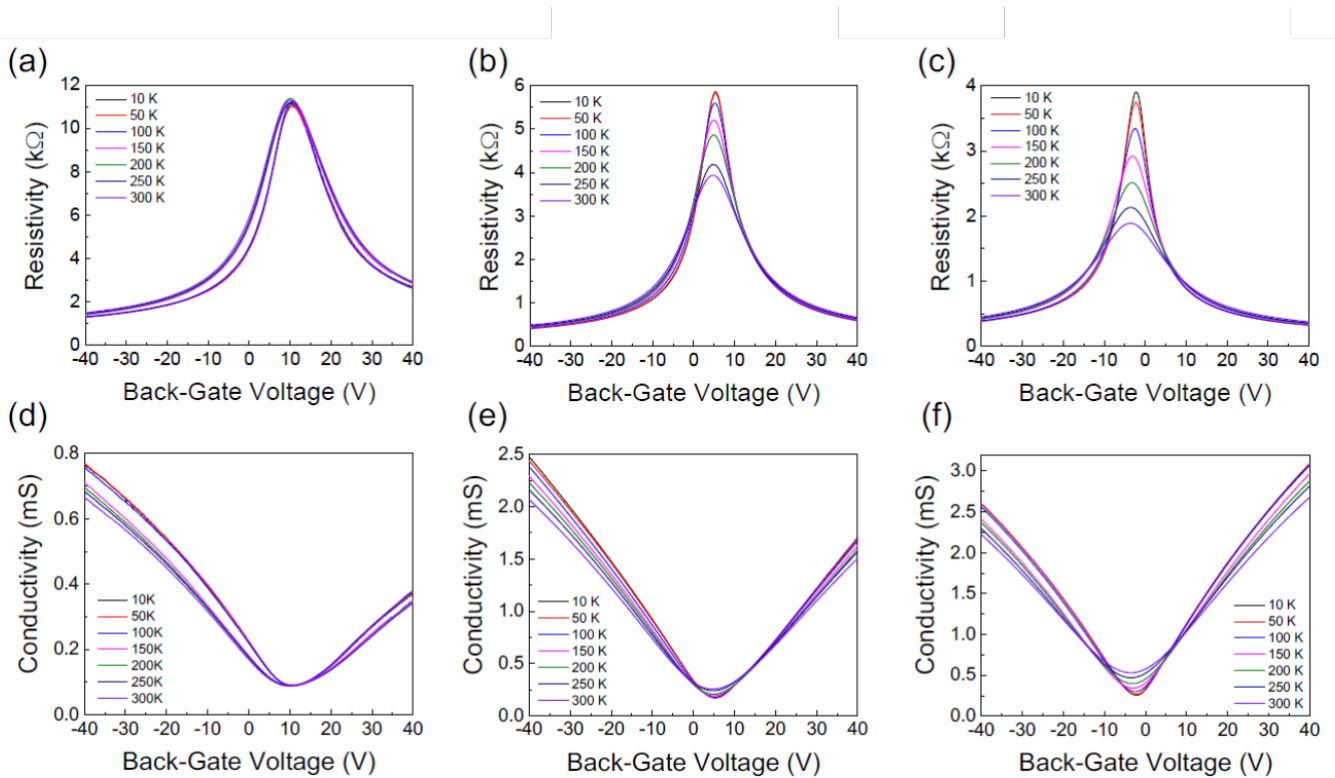


図3-4-7-8 (a,d)単層グラフェン、(b,e)2層、(c,f)3層乱層積層グラフェンの電気特性の温度依存性：  
(a,b,c)抵抗依存性、(d,e,f) 伝達特性の温度依存性



図 3-4-7-8(a)、3-4-7-8(d)に示すように、単層グラフェンにおいて、キャリア密度が最小となるディラックポイント(CNP)付近では、抵抗率(伝導度)は全ての温度においてほとんど一定であることがわかる。一方、他の領域においては、温度が上昇するにつれて伝導度は減少している。これらの結果は過去の研究と一致する。この CNP 付近での振る舞いは、SiO<sub>2</sub> 膜上の電荷不均一などにより誘起されるキャリア密度が、CNP(グラフェンが最も低い状態密度を持つ)付近での熱励起キャリアにより誘起されるキャリア密度よりも大きいことを示唆している。つまり、単層グラフェンではキャリアの熱励起による温度依存性が基板によるキャリア散乱により観測できなくなっている。一方、2 層および 3 層乱層積層グラフェンでは、単層グラフェンとは異なる温度依存性が観測されている。図 3-4-7-8(b)、3-4-7-8(c)に示すように、CNP 付近での抵抗率は温度が上昇するにつれて連続的に減少していることがわかる。また、図 3-4-7-8(e)、3-4-7-7(f)に示すように、単層グラフェンの場合と同様に、高キャリア密度領域では温度上昇に伴い伝導度は減少したが、これはフォノン散乱によるものであると思われる。

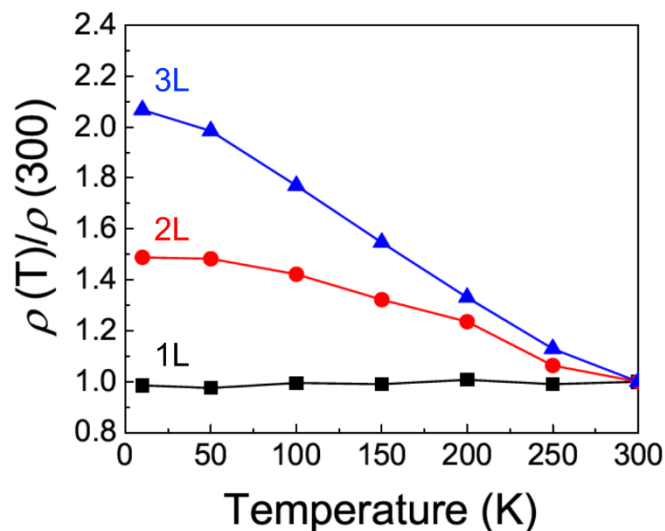


図 3-4-7-9 300 K の値で規格化した単層グラフェン、2 層、3 層乱層積層グラフェンの CNP での抵抗率

CNP 付近での挙動を詳しく見るために、図 3-4-7-9 に 300 K の値で規格化した単層グラフェン、および、2 層、3 層乱層積層グラフェンの CNP での抵抗率を示す。単層グラフェンでは抵抗率の温度依存性はほとんどないのに対して、乱層積層グラフェンでは温度上昇に伴い抵抗率が減少していることがわかる。AB 積層多層グラフェンの抵抗率の温度依存性では、2 層 AB グラフェンでは温度上昇に伴い抵抗値が大きく減少しているに対し、3 層 AB グラフェン以上になると、その依存性は小さくなっている。これは層数が増えるにつれて伝導帯と価電子帯とのバンドオーバーラップが大きくなるため、半金属に近いようなバンド構造になってしまい、熱励起によるキャリアが観測されにくくなっているためである。一方、乱層積層グラフェンにおいては、図 3-4-7-9 に示すように、3 層乱層積層グラフェンの抵抗率の温度依存性は、2 層乱層積層グラフェンの抵抗率の温度依存性の約 2 倍大きくなっていることが明らかになった。これは、乱層積層グラフェンでは層数が増えてもバンドオーバーラップが生じることなく同様のバンド構造が保持されているため、熱励起キャリアによる伝導が 3 層乱層積層グラフェンでも観測されたことを示唆している。

次に、乱層積層グラフェンのホール移動度、および、電子移動度の温度依存性を図 3-4-7-10(a) および 3-4-7-10(b) に示す。ここで、移動度は 300 K での値で規格化している。過去の研究によると、単層グラフェンの移動度は温度依存性があるのに対して AB 積層多層グラフェン移動度はほとんど温度依存しないことが報告されている。一方、図 3-4-7-10 に示すように、2 層および 3 層乱層積層グラフェン



ンでも単層グラフェンと同様に、ホール及び電子移動度は強く温度依存していることがわかる。この振る舞いは乱層積層グラフェン自体の音響フォノン散乱、および、光学フォノン散乱は単層グラフェンのものと類似していることを示唆している。また、3層乱層積層グラフェンのホール移動度、および、電子移動度の値の温度依存性を図3-4-7-10(c)に示す。室温において10,000 cm<sup>2</sup>/Vs程度であった移動度が、10 Kにおいてホール移動度は約13,000 cm<sup>2</sup>/Vs、電子移動度は約14,000 cm<sup>2</sup>/Vsという高移動度が観測された。この3層乱層積層グラフェンの移動度、および、CNP付近での抵抗率の温度依存性は、サスペンデッドグラフェン(電極間を架橋させたグラフェン)やボロンナイトライド上のグラフェンの振る舞いに類似している。これらの結果は、乱層積層グラフェンは線形バンドが保持されており、また、最下層のグラフェンがシリコン酸化膜からのキャリア散乱を抑制していることを示唆していると考えられる。その結果、乱層積層グラフェンでは非常に高い移動度を示し、本プロジェクトにおいて高性能光検知素子の作製に有効であると思われる。

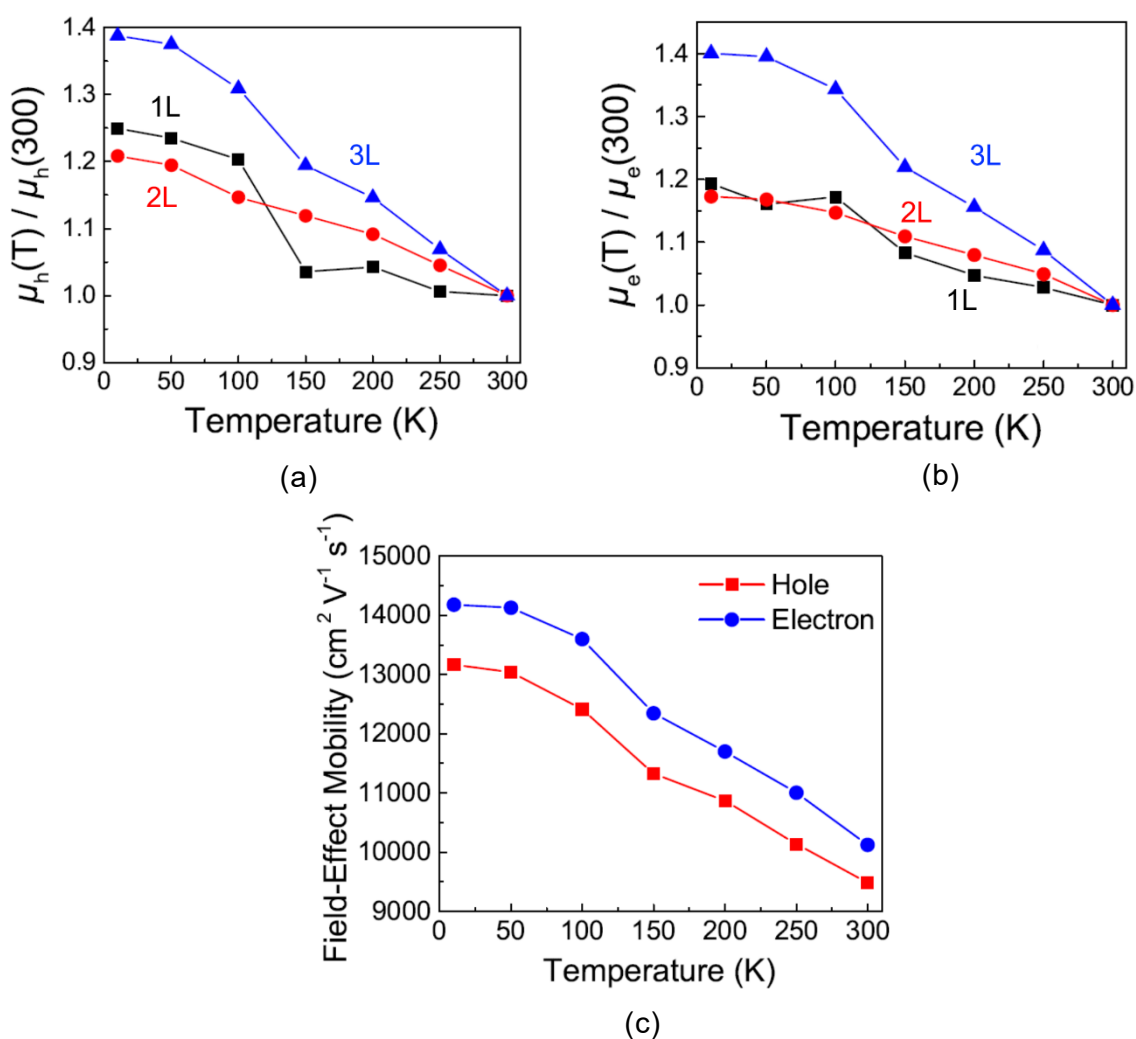


図3-4-7-10 乱層積層グラフェンの(a)ホール移動度、および、(b)電子移動度の温度依存性 (移動度は300 Kでの値で規格化)、(c)3層乱層積層グラフェンのホール移動度、および、電子移動度の温度依存性

さらに、長波長の光に対する応答を測定するために、バンドギャップエネルギーが小さいInSb基板への転写を次のように行った。今回用いたグラフェンは、単結晶アルミナ基板上に銅薄膜を蒸着し、その上にグラフェンをCVD成長させたものである(図3-4-7-11(a))。通常の銅箔と比べると表面が非常に平坦になる。さらに、単結晶アルミナ基板を使用しているため、銅の蒸着条件を最適化することにより、単結晶の銅薄膜が得られる。次に、保護固定膜として、グラフェン表面上にPMMAをコーティングする(図3-4-7-11(b))。ここで、PMMAをスピンドクターでコーティングしているため、銅薄膜の側面にもPMMA膜が覆ってしまう。さらに、過硫酸アンモニウム溶液に一晩グラフェン基板を入れ、銅薄膜部分をエッチングする(図3-4-7-11(c))。銅薄膜の側面にもPMMA膜が覆っているため、過硫酸アンモニウム溶液が銅薄膜の内部に侵入するのが困難となる。そのため、PMMA表面に切り込みを導入することによって過硫酸アンモニウム溶液が銅薄膜の内部に侵入できるようにした。その後、SiO<sub>2</sub>薄膜を有するInSb基板でグラフェン/PMMA膜を掬い上げる(図3-4-7-11(d))。最後に、アセトンでPMMA膜を除去し乾燥させることによって(図3-4-7-11(e))、InSb基板上へのグラフェン転写が完了する。上記の図3-4-7-11(a)から3-4-7-11(e)までの工程を複数回行うことによって乱層積層グラフェンを作製することが可能となる。作製した乱層積層グラフェンの光学顕微鏡像を図3-4-7-12に示す。図3-4-7-12の右上の領域がInSb基板(グラフェンが転写されていない領域)であり、右下および左上の領域が単層グラフェン、それ以外が2層乱層積層グラフェンの像に対応している。このデバイスを用いて長波長の光に対する光応答特性の測定を行った。

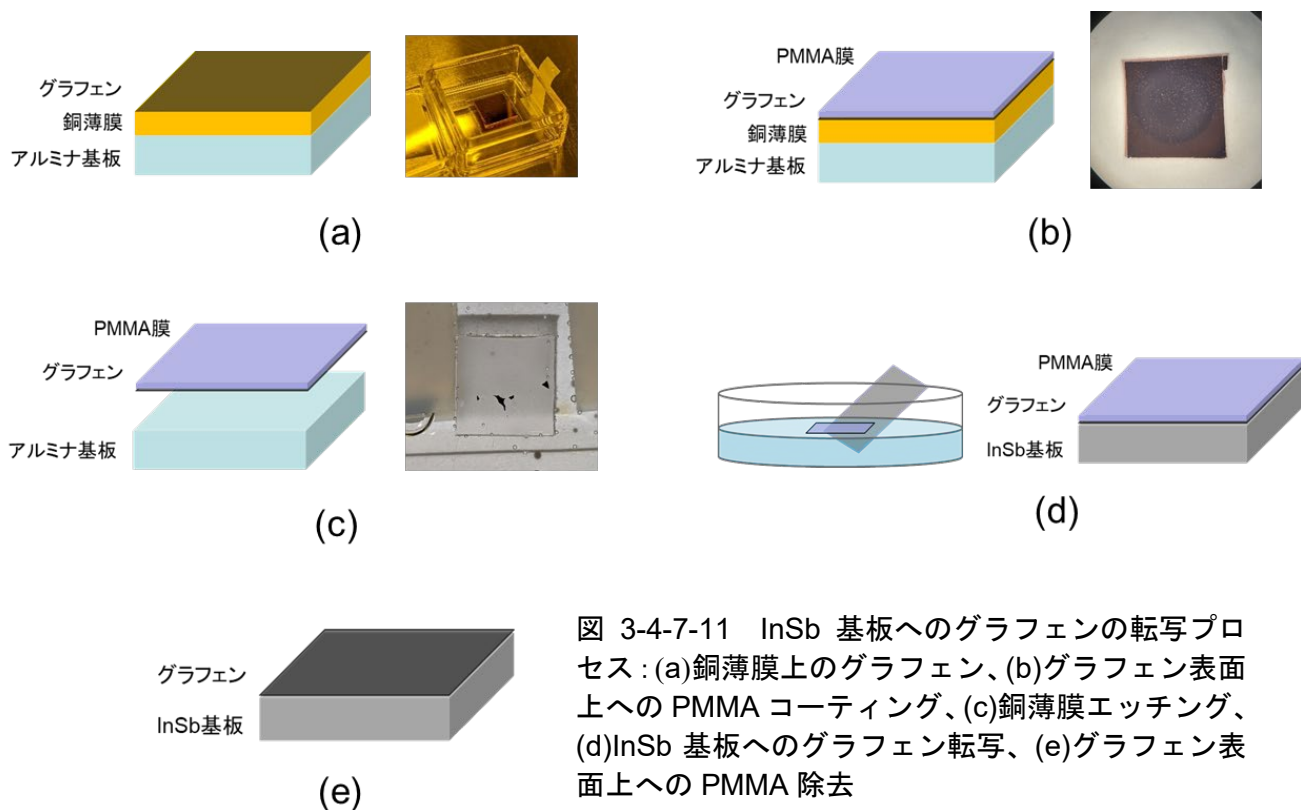


図 3-4-7-11 InSb 基板へのグラフェンの転写プロセス : (a)銅薄膜上のグラフェン、(b)グラフェン表面上への PMMA コーティング、(c)銅薄膜エッチング、(d)InSb 基板へのグラフェン転写、(e)グラフェン表面上への PMMA 除去

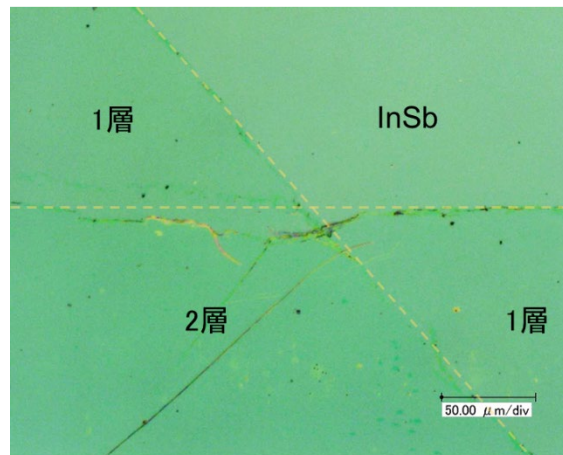


図 3-4-7-12 InSb 基板へ転写したグラフェンの光学顕微鏡像  
1層、2層がグラフェンの層数に対応している。

デバイスの応答結果については、3.3 節を参照のこと。

#### 3.4.8 まとめと今後の予定

本研究では、高性能光検出器の開発に向けた高移動度を有するグラフェン電界効果トランジスタの作製を行ってきた。熱化学気相成長法で合成したグラフェンを用いた電界効果トランジスタの課題に対して、高品質グラフェンの合成、デバイス構造等の最適化を行った。移動度  $5000 \text{ cm}^2/\text{Vs}$  以上のグラフェン成膜技術確立し、 $10,000 \text{ cm}^2/\text{Vs}$  以上の移動度を有するグラフェンデバイスの作製に成功した。また、 $1 \text{ cm}$ 以上以上のグラフェンデバイスアレイにおいて、約 90%のデバイスが、移動度  $5000 \text{ cm}^2/\text{Vs}$  以上を有することに成功した。さらに、シリコン酸化膜からのキャリア散乱に着目し、グラフェン上に乱層積層グラフェンを形成することにより、高い移動度を示すことを明らかにした。

今後は、さらなるグラフェンデバイスの高性能化だけでなく、研究成果の発展に向けた取り組みとして、グラフェン上に分子認識素子を作製することにより、ガスセンサ、ニオイセンサ、バイオセンサ、および、ウイルスセンサの開発を行う予定である。

### 3.5 ⑤プロジェクトの総合的推進

プロジェクトの実施体制を図 3-5-1 に示す。実施全期間において、プロジェクト全体の密な連携と円滑な運営のため、東京農工大学と技術検討会を開催し、進捗状況の確認、研究方針、課題、関連情報などの共有に努めた。同時に、学会・展示会などで関連の技術動向を把握し、効率的に研究を進め、積極的な論文発表や国内外の学会にて成果発表を実施した。

特に、三菱電機研究員が本研究テーマに関連した研究により農工大学で博士号を取得するなど、企業と大学間での共同研究において密接に連携することで効率的な研究活動を実施した。

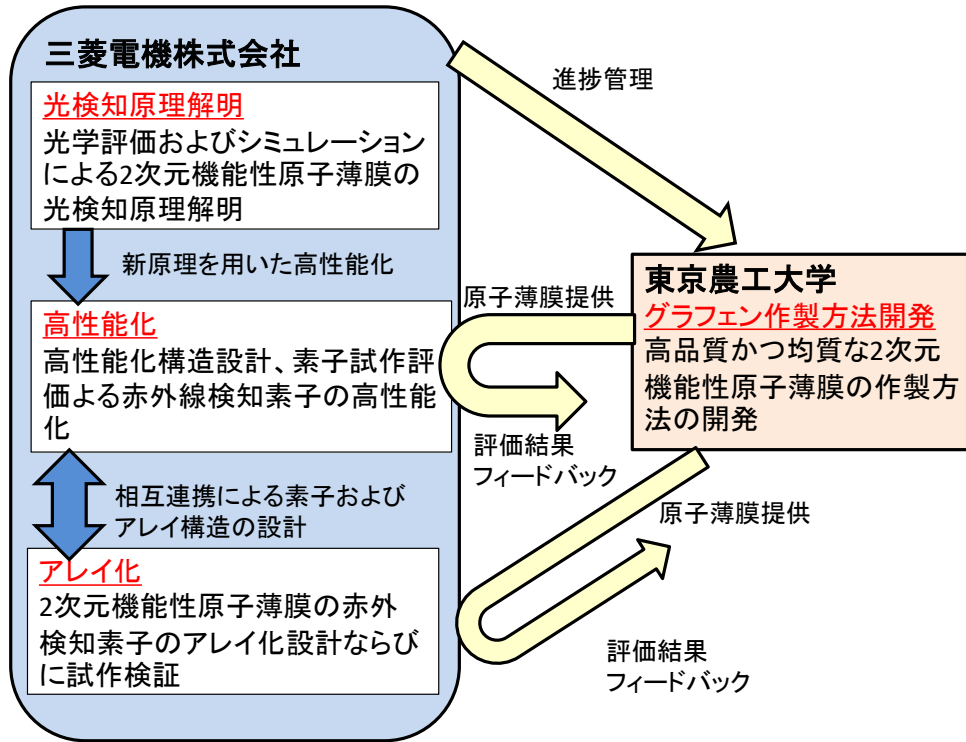


図 3-5-1 プロジェクト実施体制

## 参考文献

- [1] Ogawa, S., Shimatani, M., Fukushima, S., Okuda, S., Kanai, Y., Ono, T. and Matsumoto, K., "Broadband photoresponse of graphene photodetector from visible to long-wavelength infrared wavelengths," *Opt. Eng.* 58(5), 057106 (2019).
- [2] Shimatani, M., Ogawa, S., Fujisawa, D., Okuda, S., Kanai, Y., Ono, T. and Matsumoto, K., "Giant Dirac point shift of graphene phototransistors by doped silicon substrate current," *AIP Adv.* 6(3), 035113 (2016).
- [3] Shimatani, M., Yamada, N., Fukushima, S., Okuda, S., Ogawa, S., Ikuta, T. and Maehashi, K., "High-responsivity turbostratic stacked graphene photodetectors using enhanced photogating," *Appl. Phys. Exp.* 12(12), 122010 (2019).
- [4] Shimatani, M., Ogawa, S., Fukushima, S., Okuda, S., Kanai, Y., Ono, T. and Matsumoto, K., "Enhanced photogating via pyroelectric effect induced by insulator layer for high-responsivity long-wavelength infrared graphene-based photodetectors operating at room temperature," *Appl. Phys. Exp.* 12(2), 025001 (2019).
- [5] Fukushima, S., Shimatani, M., Okuda, S., Ogawa, S., Kanai, Y., Ono, T. and Matsumoto, K., "High responsivity middle-wavelength infrared graphene photodetectors using photo-gating," *Appl. Phys. Lett.* 113(6), 061102 (2018).
- [6] Fukushima, S., Shimatani, M., Okuda, S., Ogawa, S., Kanai, Y., Ono, T., Inoue, K. and Matsumoto, K., "Photogating for small high-responsivity graphene middle-wavelength infrared photodetectors," *Opt. Eng.* 59(3), 037101 (2020).
- [7] Okuda, S., Shimatani, M., Fukushima, S., Ogawa, S., Ikuta, T. and Maehashi, K., "First-principles calculation of electronic structure of turbostratic graphene for high-responsivity infrared detection with enhanced photogating effect," *Proc. SPIE* 114071, 114071J (2020).
- [8] Hanson, G. W., "Dyadic Green's functions and guided surface waves for a surface conductivity model of graphene," *J. Appl. Phys.* 103(6), 064302 (2008).
- [9] Xu, C., Jin, Y., Yang, L., Yang, J. and Jiang, X., "Characteristics of electro-refractive modulating based on Graphene-Oxide-Silicon waveguide," *Opt. Express* 20(20), 22398-22405 (2012).
- [10] Kuzmenko, A. B., Van Heumen, E., Carbone, F. and Van Der Marel, D., "Universal Optical Conductance of Graphite," *Phys. Rev. Lett.* 100(11), 117401 (2008).
- [11] Low, T. and Avouris, P., "Graphene Plasmonics for Terahertz to Mid-Infrared Applications," *ACS Nano* 8(2), 1086-1101 (2014).
- [12] Ogawa, S., Shimatani, M., Fukushima, S., Okuda, S. and Kimata, M., "Graphene-based Salisbury screen metasurfaces at infrared wavelengths," *Proc. SPIE* 11002, 110022A (2019).
- [13] Salisbury, W. W., "Absorbent body for electromagnetic waves," U.S.A. Patent US2599944 A, 1952.
- [14] Ogawa, S. and Kimata, M., "Wavelength- or Polarization-Selective Thermal Infrared Detectors for Multi-Color or Polarimetric Imaging Using Plasmonics and Metamaterials," *Materials* 10(5), 493 (2017).
- [15] Ogawa, S. and Kimata, M., "Metal-Insulator-Metal-Based Plasmonic Metamaterial Absorbers at Visible and Infrared Wavelengths: A Review," *Materials* 11(3), 458 (2018).
- [16] Shimatani, M., Ogawa, S., Fukushima, S., Okuda, S., Inoue, K. and Matsumoto, K., "Multispectral graphene infrared photodetectors using plasmonic metasurfaces," *Proc. SPIE* 11002, 1100224 (2019).
- [17] Liu, Y., Wang, F., Wang, X., Wang, X., Flahaut, E., Liu, X., Li, Y., Wang, X., Xu, Y., Shi, Y. and Zhang, R., "Planar Carbon Nanotube-Graphene Hybrid Films for High-Performance Broadband Photodetectors," *Nat. Commun.* 6(1), 8589 (2015).
- [18] Yu, X., Dong, Z., Yang, J. K. W. and Wang, Q. J., "Room-Temperature Mid-Infrared Photodetector in All-Carbon Graphene Nanoribbon-C60 Hybrid Nanostructure," *Optica* 3(9), 979 (2016).
- [19] Euthymiou, P. C., Skountzos, P. A., Ravanos, C. E. and Hadjikitis, B. E., "Dependence of surface recombination velocity of p-type InSb on temperature and alpha particle bombardment," *Solid*

- State Commun. 37(9), 733-736 (1981).
- [20] Reina, A., Son, H., Jiao, L., Fan, B., Dresselhaus, M. S., Liu, Z. and Kong, J., "Transferring and Identification of Single- and Few-Layer Graphene on Arbitrary Substrates," *The Journal of Physical Chemistry C* 112(46), 17741-17744 (2008).
- [21] Li, X., Zhu, Y., Cai, W., Borysiak, M., Han, B., Chen, D., Piner, R. D., Colombo, L. and Ruoff, R. S., "Transfer of Large-Area Graphene Films for High-Performance Transparent Conductive Electrodes," *Nano Lett.* 9(12), 4359-4363 (2009).
- [22] Ferrari, A. C., Meyer, J. C., Scardaci, V., Casiraghi, C., Lazzeri, M., Mauri, F., Piscanec, S., Jiang, D., Novoselov, K. S., Roth, S. and Geim, A. K., "Raman Spectrum of Graphene and Graphene Layers," *Phys. Rev. Lett.* 97(18), 187401 (2006).
- [23] Heeg, S., Fernandez-Garcia, R., Oikonomou, A., Schedin, F., Narula, R., Maier, S. A., Vijayaraghavan, A. and Reich, S., "Polarized Plasmonic Enhancement by Au Nanostructures Probed through Raman Scattering of Suspended Graphene," *Nano Lett.* 13(1), 301-308 (2013).
- [24] Fukushima, S., Shimatani, M., Okuda, S., Ogawa, S., Kanai, Y., Ono, T., Inoue, K. and Matsumoto, K., "Low dark current and high-responsivity graphene mid-infrared photodetectors using amplification of injected photo-carriers by photo-gating," *Opt. Lett.* 44(10), 2598-2601 (2019).
- [25] Shimatani, M., Ogawa, S., Fujisawa, D., Okuda, S., Kanai, Y., Ono, T. and Matsumoto, K., "Photocurrent enhancement of graphene phototransistors using p-n junction formed by conventional photolithography process," *Jpn. J. Appl. Phys.* 55(11), 110307 (2016).
- [26] Ogawa, S., Fujisawa, D. and Ueno, M., "Effect of graphene on plasmonic metasurfaces at infrared wavelengths," *AIP Adv.* 3(11), 112127 (2013).
- [27] Ogawa, S., Shimatani, M., Fukushima, S., Okuda, S. and Matsumoto, K., "Graphene on metal-insulator-metal-based plasmonic metamaterials at infrared wavelengths," *Opt. Express* 26(5), 5665 (2018).
- [28] Novoselov, K. S., Geim, A. K., Morozov, S. V., Jiang, D., Zhang, Y., Dubonos, S. V., Grigorieva, I. V. and Firsov, A. A., "Electric field effect in atomically thin carbon films," *Science* 306(5696), 666-669 (2004).
- [29] Sutter, P. W., Flege, J. I. and Sutter, E. A., "Epitaxial graphene on ruthenium," *Nat. Mater.* 7(5), 406-411 (2008).
- [30] Dean, C. R., Young, A. F., Meric, I., Lee, C., Wang, L., Sorgenfrei, S., Watanabe, K., Taniguchi, T., Kim, P., Shepard, K. L. and Hone, J., "Boron nitride substrates for high-quality graphene electronics," *Nat. Nanotechnol.* 5(10), 722-726 (2010).
- [31] Bolotin, K. I., Sikes, K. J., Jiang, Z., Klima, M., Fudenberg, G., Hone, J., Kim, P. and Stormer, H. L., "Ultrahigh electron mobility in suspended graphene," *Solid State Commun.* 146(9-10), 351-355 (2008).
- [32] Du, X., Skachko, I., Barker, A. and Andrei, E. Y., "Approaching ballistic transport in suspended graphene," *Nat. Nanotechnol.* 3(8), 491-495 (2008).
- [33] Hass, J., Varchon, F., Millán-Otoya, J.-E., Sprinkle, M., Sharma, N., De Heer, W. A., Berger, C., First, P. N., Magaud, L. and Conrad, E. H., "Why multilayer graphene on 4H-SiC(0001) behaves like a single sheet of graphene," *Phys. Rev. Lett.* 100(12), 125504 (2008).
- [34] Shallcross, S., Sharma, S., Kandelaki, E. and Pankratov, O. A., "Electronic structure of turbostratic graphene," *Phys. Rev. B* 81(16), 165105 (2010).
- [35] Berashevich, J. and Chakraborty, T., "Interlayer repulsion and decoupling effects in stacked turbostratic graphene flakes," *Phys. Rev. B* 84(3), (2011).
- [36] Negishi, R., Yamamoto, K., Kitakawa, H., Fukumori, M., Tanaka, H., Ogawa, T. and Kobayashi, Y., "Synthesis of very narrow multilayer graphene nanoribbon with turbostratic stacking," *Appl. Phys. Lett.* 110(20), 201901 (2017).
- [37] Latil, S., Meunier, V. and Henrard, L., "Massless fermions in multilayer graphitic systems with misoriented layers: Ab initio calculations and experimental fingerprints," *Phys. Rev. B* 76(20), 201402 (2007).



- [38] Negishi, R., Ohno, Y., Maehashi, K., Matsumoto, K. and Kobayashi, Y., "Carrier Transport Properties of the Field Effect Transistors with Graphene Channel Prepared by Chemical Vapor Deposition," *Jpn. J. Appl. Phys.* 51, 06FD03 (2012).
- [39] Latil, S. and Henrard, L., "Charge carriers in few-layer graphene films," *Phys. Rev. Lett.* 97(3), 036803 (2006).
- [40] Nagashio, K., Nishimura, T., Kita, K. and Toriumi, A., "Mobility Variations in Mono- and Multi-Layer Graphene Films," *Appl. Phys. Express* 2, 025003 (2009).
- [41] Uemura, K., Ikuta, T. and Maehashi, K., "Turbostratic stacked CVD graphene for high-performance devices," *Jpn. J. Appl. Phys.* 57(3), 030311 (2018).
- [42] Huang, P. Y., Ruiz-Vargas, C. S., Van Der Zande, A. M., Whitney, W. S., Levendorf, M. P., Kevek, J. W., Garg, S., Alden, J. S., Hustedt, C. J., Zhu, Y., Park, J., Mceuen, P. L. and Muller, D. A., "Grains and grain boundaries in single-layer graphene atomic patchwork quilts," *Nature* 469(7330), 389-392 (2011).
- [43] Bae, S., Kim, H., Lee, Y., Xu, X., Park, J.-S., Zheng, Y., Balakrishnan, J., Lei, T., Ri Kim, H., Song, Y. I., Kim, Y.-J., Kim, K. S., Ozyilmaz, B., Ahn, J.-H., Hong, B. H. and Iijima, S., "Roll-to-roll production of 30-inch graphene films for transparent electrodes," *Nat. Nanotechnol.* 5(8), 574-578 (2010).
- [44] Ferrari, A. C., Meyer, J. C., Scardaci, V., Casiraghi, C., Lazzeri, M., Mauri, F., Piscanec, S., Jiang, D., Novoselov, K. S., Roth, S. and Geim, A. K., "Raman spectrum of graphene and graphene layers," *Phys. Rev. Lett.* 97(18), 187401 (2006).
- [45] Hwang, J. S., Lin, Y. H., Hwang, J. Y., Chang, R., Chattopadhyay, S., Chen, C. J., Chen, P., Chiang, H. P., Tsai, T. R., Chen, L. C. and Chen, K. H., "Imaging layer number and stacking order through formulating Raman fingerprints obtained from hexagonal single crystals of few layer graphene," *Nanotechnology* 24(1), 015702 (2013).
- [46] Song, S. M., Park, J. K., Sul, O. J. and Cho, B. J., "Determination of work function of graphene under a metal electrode and its role in contact resistance," *Nano Lett.* 12(8), 3887-3892 (2012).
- [47] Nagashio, K., Nishimura, T., Kita, K. and Toriumi, A., "Systematic Investigation of the Intrinsic Channel Properties and Contact Resistance of Monolayer and Multilayer Graphene Field-Effect Transistor," *Jpn. J. Appl. Phys.* 49(5), 051304 (2010).
- [48] Chen, J. H., Jang, C., Xiao, S., Ishigami, M. and Fuhrer, M. S., "Intrinsic and extrinsic performance limits of graphene devices on SiO<sub>2</sub>," *Nat. Nanotechnol.* 3(4), 206-209 (2008).
- [49] Cho, S. and Fuhrer, M. S., "Charge transport and inhomogeneity near the minimum conductivity point in graphene," *Phys. Rev. B* 77(8), 081402 (2008).
- [50] Sabio, J., Seoáñez, C., Fratini, S., Guinea, F., Neto, A. H. C. and Sols, F., "Electrostatic interactions between graphene layers and their environment," *Phys. Rev. B* 77(19), 195409 (2008).
- [51] Chen, J. H., Jang, C., Adam, S., Fuhrer, M. S., Williams, E. D. and Ishigami, M., "Charged-impurity scattering in graphene," *Nat. Phys.* 4(5), 377-381 (2008).
- [52] Shimatani, M., Ikuta, T., Sakamoto, Y., Fukushima, S., Okuda, S., Ogawa, S. and Maehashi, K., "Enhanced photogating effect with turbostratic stacked graphene photodetectors for developing high-responsivity infrared sensors," *Proc. SPIE* 11741, 117411I (2021).
- [53] Shimatani, M., Ikuta, T., Sakamoto, Y., Fukushima, S., Ogawa, S. and Maehashi, K., "Turbostratic stacked graphene-based high-responsivity mid-wavelength infrared detector using an enhanced photogating effect," *Opt. Mater. Express* 12(2), 458-467 (2022).
- [54] Hu, B., Ago, H., Ito, Y., Kawahara, K., Tsuji, M., Magome, E., Sumitani, K., Mizuta, N., Ikeda, K.-i. and Mizuno, S., "Epitaxial growth of large-area single-layer graphene over Cu(111)/sapphire by atmospheric pressure CVD," *Carbon* 50(1), 57-65 (2012).
- [55] Grosse, K. L., Dorgan, V. E., Estrada, D., Wood, J. D., Vlassioug, I., Eres, G., Lyding, J. W., King, W. P. and Pop, E., "Direct observation of resistive heating at graphene wrinkles and grain boundaries," *Appl. Phys. Lett.* 105(14), 143109 (2014).
- [56] Orofeo, C. M., Hibino, H., Kawahara, K., Ogawa, Y., Tsuji, M., Ikeda, K.-i., Mizuno, S. and Ago,

- H., "Influence of Cu metal on the domain structure and carrier mobility in single-layer graphene," *Carbon* 50(6), 2189-2196 (2012).
- [57] Ago, H., Kawahara, K., Ogawa, Y., Tanoue, S., Bissett, M. A., Tsuji, M., Sakaguchi, H., Koch, R. J., Fromm, F., Seyller, T., Komatsu, K. and Tsukagoshi, K., "Epitaxial Growth and Electronic Properties of Large Hexagonal Graphene Domains on Cu(111) Thin Film," *Appl. Phys. Exp.* 6(7), 075101 (2013).
- [58] Morozov, S. V., Novoselov, K. S., Katsnelson, M. I., Schedin, F., Elias, D. C., Jaszczak, J. A. and Geim, A. K., "Giant Intrinsic Carrier Mobilities in Graphene and Its Bilayer," *Phys. Rev. Lett.* 100(1), 016602 (2008).
- [59] A. Daniels, [Field Guide to Infrared Systems, Detectors, and FPAs], SPIE, 2 ed. Bellingham, (2010).
- [60] Rogalski, A., Kopytko, M. and Martyniuk, P., "Two-dimensional infrared and terahertz detectors: Outlook and status," *Appl. Phys. Rev.* 6(2), 021316 (2019).
- [61] Fukushima, S., Shimatani, M., Okuda, S., Ogawa, S., Kanai, Y., Ono, T., Inoue, K. and Matsumoto, K., "Low dark current and high-responsivity graphene mid-infrared photodetectors using amplification of injected photo-carriers by photo-gating," *Opt. Lett.* 44(10), 2598-2601 (2019).
- [62] Shimatani, M., Fukushima, S., Okuda, S. and Ogawa, S., "High-performance graphene/InSb heterojunction photodetectors for high-resolution mid-infrared image sensors," *Appl. Phys. Lett.* 117(17), 173102 (2020).
- [63] Gabor, N. M., Song, J. C. W., Ma, Q., Nair, N. L., Taychatanapat, T., Watanabe, K., Taniguchi, T., Levitov, L. S. and Jarillo-Herrero, P., "Hot Carrier-Assisted Intrinsic Photoresponse in Graphene," *Science* 334(6056), 648-652 (2011).
- [64] Lemme, M. C., Koppens, F. H., Falk, A. L., Rudner, M. S., Park, H., Levitov, L. S. and Marcus, C. M., "Gate-activated photoresponse in a graphene p-n junction," *Nano Lett.* 11(10), 4134-4137 (2011).
- [65] Liu, J., Safavi-Naeini, S. and Ban, D., "Fabrication and measurement of graphene p-n junction with two top gates," *Electron. Lett.* 50(23), 1724-1726 (2014).
- [66] Yu, X., Shen, Y., Liu, T., Wu, T. T. and Jie Wang, Q., "Photocurrent generation in lateral graphene p-n junction created by electron-beam irradiation," *Sci. Rep.* 5, 12014 (2015).
- [67] Liu, N., Tian, H., Schwartz, G., Tok, J. B., Ren, T. L. and Bao, Z., "Large-area, transparent, and flexible infrared photodetector fabricated using P-N junctions formed by N-doping chemical vapor deposition grown graphene," *Nano Lett.* 14(7), 3702-3708 (2014).
- [68] Cheng, H.-C., Shiue, R.-J., Tsai, C.-C., Wang, W.-H. and Chen, Y.-T., "High-Quality Graphene p-n Junctions via Resist-free Fabrication and Solution-Based Noncovalent Functionalization," *ACS Nano* 5(3), 2051-2059 (2011).
- [69] Mak, K. F., Sfeir, M. Y., Wu, Y., Lui, C. H., Misewich, J. A. and Heinz, T. F., "Measurement of the Optical Conductivity of Graphene," *Phys. Rev. Lett.* 101(19), 196405 (2008).
- [70] Xia, F., Mueller, T., Lin, Y. M., Valdes-Garcia, A. and Avouris, P., "Ultrafast Graphene Photodetector," *Nat. Nanotechnol.* 4(12), 839-843 (2009).
- [71] Mueller, T., Xia, F. and Avouris, P., "Graphene photodetectors for high-speed optical communications," *Nat. Photon.* 4(5), 297-301 (2010).
- [72] Lin, Y.-M., Dimitrakopoulos, C., Jenkins, K. A., Farmer, D. B., Chiu, H.-Y., Grill, A. and Avouris, P., "100-GHz Transistors from Wafer-Scale Epitaxial Graphene," *Science* 327(5966), 662-662 (2010).
- [73] Chen, C.-C., Aykol, M., Chang, C.-C., Levi, A. F. J. and Cronin, S. B., "Graphene-Silicon Schottky Diodes," *Nano Lett.* 11(5), 1863-1867 (2011).
- [74] An, Y., Behnam, A., Pop, E. and Ural, A., "Metal-semiconductor-metal photodetectors based on graphene/p-type silicon Schottky junctions," *Appl. Phys. Lett.* 102(1), 013110 (2013).
- [75] Liu, F. and Kar, S., "Quantum Carrier Reinvestment-Induced Ultrahigh and Broadband Photocurrent Responses in Graphene-Silicon Junctions," *ACS Nano* 8(10), 10270-10279 (2014).

- [76] Song, Y., Li, X., Mackin, C., Zhang, X., Fang, W., Palacios, T., Zhu, H. and Kong, J., "Role of Interfacial Oxide in High-Efficiency Graphene–Silicon Schottky Barrier Solar Cells," *Nano Lett.* 15(3), 2104-2110 (2015).
- [77] Park, H.-K. and Choi, J., "High Responsivity and Detectivity Graphene-Silicon Majority Carrier Tunneling Photodiodes with a Thin Native Oxide Layer," *ACS Photonics* 5(7), 2895-2903 (2018).
- [78] Xu, J., Hu, J., Wang, R., Li, Q., Li, W., Guo, Y., Liu, F., Ullah, Z., Wen, L. and Liu, L., "Ultra-broadband graphene-InSb heterojunction photodetector," *Appl. Phys. Lett.* 111(5), 051106 (2017).
- [79] S. M. Sze, [Physics of Semiconductor Devices], John Wiley & Sons, 2 ed. Hoboken, (1981).
- [80] Grosse, K. L., Dorgan, V. E., Estrada, D., Wood, J. D., Vlassiounk, I., Eres, G., Lyding, J. W., King, W. P. and Pop, E., "Direct observation of resistive heating at graphene wrinkles and grain boundaries," *Appl. Phys. Lett.* 105(14),(2014).
- [81] Ago, H., Kawahara, K., Ogawa, Y., Tanoue, S., Bissett, M. A., Tsuji, M., Sakaguchi, H., Koch, R. J., Fromm, F., Seyller, T., Komatsu, K. and Tsukagoshi, K., "Epitaxial Growth and Electronic Properties of Large Hexagonal Graphene Domains on Cu(111) Thin Film," *Appl. Phys. Express* 6(7),(2013).
- [82] Liu, C. H., Chang, Y. C., Norris, T. B. and Zhong, Z., "Graphene Photodetectors with Ultra-Broadband and High Responsivity at Room Temperature," *Nat. Nanotechnol.* 9(4), 273-278 (2014).
- [83] An, X., Liu, F., Jung, Y. J. and Kar, S., "Tunable graphene-silicon heterojunctions for ultrasensitive photodetection," *Nano Lett.* 13(3), 909-916 (2013).
- [84] Du, S., Lu, W., Ali, A., Zhao, P., Shehzad, K., Guo, H., Ma, L., Liu, X., Pi, X., Wang, P., Fang, H., Xu, Z., Gao, C., Dan, Y., Tan, P., Wang, H., Lin, C.-T., Yang, J., Dong, S., Cheng, Z., Li, E., Yin, W., Luo, J., Yu, B., Hasan, T., Xu, Y., Hu, W. and Duan, X., "A Broadband Fluorographene Photodetector," *Adv. Mater. (Weinheim, Ger.)* 29(22), 1700463 (2017).
- [85] Shimatani, M., Fukushima, S. and Ogawa, S., "High-performance graphene/InSb heterojunction mid-infrared photogated diode," *Proc. SPIE Defense + Commercial Sensing*,(2022).
- [86] Uchida, Y., Nakandakari, S., Kawahara, K., Yamasaki, S., Mitsuhashi, M. and Ago, H., "Controlled Growth of Large-Area Uniform Multilayer Hexagonal Boron Nitride as an Effective 2D Substrate," *ACS Nano* 12(6), 6236-6244 (2018).
- [87] Uchida, Y., Kawahara, K., Fukamachi, S. and Ago, H., "Chemical Vapor Deposition Growth of Uniform Multilayer Hexagonal Boron Nitride Driven by Structural Transformation of a Metal Thin Film," *Acs Applied Electronic Materials* 2(10), 3270-3278 (2020).
- [88] Miyata, Y., Maeda, E., Kamon, K., Kitaura, R., Sasaki, Y., Suzuki, S. and Shinohara, H., "Fabrication and Characterization of Graphene/Hexagonal Boron Nitride Hybrid Sheets," *Appl. Phys. Express* 5(8),(2012).
- [89] Kubota, Y., Watanabe, K., Tsuda, O. and Taniguchi, T., "Deep ultraviolet light-emitting hexagonal boron nitride synthesized at atmospheric pressure," *Science* 317(5840), 932-934 (2007).
- [90] Fukushima, S., Fukamachi, S., Shimatani, M., Kawahara, K., Ago, H. and Ogawa, S., "Graphene-based deep-ultraviolet photodetectors with ultrahigh responsivity using chemical vapor deposition of hexagonal boron nitride to achieve photogating," *Opt. Mater. Express* 12(5), 2090-2101 (2022).
- [91] Jiang, H., Nie, C., Fu, J., Tang, L., Shen, J., Sun, F., Sun, J., Zhu, M., Feng, S., Liu, Y., Shi, H. and Wei, X., "Ultrasensitive and fast photoresponse in graphene/silicon-on-insulator hybrid structure by manipulating the photogating effect," *Nanophotonics* 9(11), 3663-3672 (2020).
- [92] Li, X., Lin, S., Lin, X., Xu, Z., Wang, P., Zhang, S., Zhong, H., Xu, W., Wu, Z. and Fang, W., "Graphene/h-BN/GaAs sandwich diode as solar cell and photodetector," *Opt Express* 24(1), 134-145 (2016).
- [93] Nie, B., Hu, J. G., Luo, L. B., Xie, C., Zeng, L. H., Lv, P., Li, F. Z., Jie, J. S., Feng, M., Wu, C. Y., Yu, Y. Q. and Yu, S. H., "Monolayer graphene film on ZnO nanorod array for high-performance Schottky junction ultraviolet photodetectors," *Small* 9(17), 2872-2879 (2013).
- [94] Veeralingam, S., Durai, L., Yadav, P. and Badhulika, S., "Record-High Responsivity and

- Detectivity of a Flexible Deep-Ultraviolet Photodetector Based on Solid State-Assisted Synthesized hBN Nanosheets," *Acs Applied Electronic Materials* 3(3), 1162-1169 (2021).
- [95] Ogawa, S., Fukushima, S., Okuda, S. and Shimatani, M., "Graphene nanoribbon photogating for graphene-based infrared photodetectors," *Proc. SPIE* 11741, 117411H (2021).
- [96] Fukushima, S., Shimatani, M. and Ogawa, S., "Graphene nanoribbon/graphene hybrid broadband infrared photodetectors," *Opt. Eng.* 61(11), 115103 (2022).
- [97] Ogawa, S., Shimatani, M. and Fukushima, S., "Electrically tunable graphene nanoribbon metasurface absorbers for multispectral infrared detection," *Proc. SPIE* 12107, 1210727 (2022).
- [98] Ogawa, S., Fukushima, S. and Shimatani, M., "Hexagonal-boron nitride/graphene van der Waals heterostructure-based wavelength-selective infrared absorbers using plasmonic metasurfaces for multi-spectral infrared photodetectors," *J. Opt. Soc. Am. B* 39(12),(2022).

## 4. 委託業務全体の成果

### 4.1 計画時に想定していなかった成果(副次的成果)や、目標を超える成果

- [1] グラフェンの光ゲート効果を赤外線波長域に応用することを検討していたが、六方晶窒化硼素(hexagonal-Boron Nitride:hBN)を光ゲート材料として用いることで、深紫外波長域においてもグラフェンを応用することで超高感度な光検出を達成した。
- [2] グラフェンナノリボンを光ゲート材料に用いることで中～長波長赤外線波長域といった広い波長域での高感度化を達成した。
- [3] 量子型赤外線センサ分野において活発な研究がなされているT2SL(Type-II Superlattice)基板を用いたグラフェン光ゲートダイオード構造にすることで、T2SLの性能を大幅に向上できることを実証した。
- [4] グラフェンプラズモニクスを応用することで、特定の波長や特定の偏光のみを検出するような高性能赤外線センサが実現することを実証した。
- [5] 画像センサ化については、当初はQVGA(320×256画素)フォーマットでの画像センサの試作を予定していたが、ウエハプロセスを確立することで、画素数が4倍のVGA(640×512画素)さらには16倍のSXGA(1280×1024画素)フォーマットとの大フォーマットでの画像センサの試作に成功した。

### 4.2 研究課題の発展性(間接的成果を含む)

- [1] グラフェンの光ゲート効果は、グラフェン固有の新現象であり光検知素子以外のフォトニクス分野への応用が期待できる。
- [2] 高品質なグラフェンの製造方法と、高い均一性を有するグラフェントランジスタの製造方法は、フォトニクス分野だけでなく、バイオやフレキシブルデバイスなど広い分野への応用が可能であり、様々なグラフェンデバイスの社会実装に寄与するものと考えられる。
- [3] 今回実証したグラフェン赤外線イメージセンサは波長域が中波長赤外線波長域を対象としているが、今後の発展により紫外からテラヘルツ領域に及ぶ広帯域な電磁波検出、イメージセンサの実現が期待できる。
- [4] 究極的には、現状のすべての光センサを性能、コストで上回るグラフェンを応用した光センサに置き換えることが期待できる。
- [5] 本研究では、高性能光検出器の開発に向けた高移動度を有するグラフェン電界効果トランジスタの作製を行ってきた。グラフェンは、2次元物質であり、高移動度を有するため、光検出器だけではなく、種々の検出器、センサの開発が可能となる。特に、グラフェン上に分子認識素子を作製することにより、ガスセンサ、ニオイセンサ、バイオセンサ、および、ウイルスセンサの開発を行うことができる。

### 4.3 研究成果の発表・発信に関する活動

研究実施期間を通じて、積極的に論文・学会/研究会への発表、展示会への出展、雑誌への寄稿をおこなった。研究開始時から、最低でも1年で4件の発表を実施し、継続的な成果発表に努めた。また一般雑誌や書籍への寄稿により、広い読者層へ本研究成果を発信した。

特に、国内学会/研究会では2件の招待講演、国際学会では1件の基調講演1件、3件の招待講演を行うことができた。国内の招待講演では、主要学会である応用物理学会において1件、国際学会では主要学会であるSPIE Photonics Westで1件の招待講演、SPIE Future Sensing Technologiesにおける1件の基調講演である。また、国内の主要学会である応用物理学会では注目講演に選定された。これらは、本研究成果を国内外で広く発信した結果であり、本研究が国内のみならず国際的に注目を集めていることを示すものである。

## 5. プロジェクトの総合的推進

### 5.1 研究実施体制とマネジメント

実施全期間において、プロジェクト全体の密な連携と円滑な運営のため、東京農工大学と技術検討会を定期的に開催し、進捗状況の確認、研究方針、課題、関連情報などの共有に努めた。コロナ禍においてもオンラインで研究打ち合わせを実施しプロジェクトの統合的推進に努めた。学会・展示会などでグラフェン関連の技術動向を把握し、最新の成果をフィードバックすることで効率的に研究を進めた。三菱電機と東京農工大学と共同での論文発表や国内外の学会発表を実施した。特に、本研究の成果により、三菱電機研究員が東京農工大学で博士号を取得するなど、企業と大学間における連携によって、相互に産業における製品開発と学術知の融合をはかることができた。

### 5.2 経費の効率的執行

消耗品および装置備品について相見積もりを実施し費用の削減に努めた。さらに三菱電機、東京農工大学で既に保有した装置を有効活用することで、経費の削減に努めた。またオンライン打ち合わせ、発表を有効に活用し出張費用の有効活用にも努めた。

## 6. まとめ、今後の予定

本研究によって実証したグラフェン赤外線イメージセンサについて実用化に向けて製品開発を実施する。さらなる発展として、本研究で得た光ゲート効果の知見を活かし、非冷却赤外線センサへ適用することで、高性能な非冷却グラフェン赤外線センサを実用化する。

## 7. 研究発表、知的財産権等の状況

### (1)研究発表等の状況

| 種別    | 件数   |
|-------|------|
| 学術論文  | 11件  |
| 学会発表  | 49件  |
| 展示・講演 | 9件   |
| 雑誌・図書 | 3件   |
| プレス   | 該当なし |
| その他   | 該当なし |

### (2)知的財産権等の状況

| 発明の名称  | 発明者  | 出願登録区分 | 出願番号(出願日)                     | 出願区分 | 出願国   | 登録番号(登録日)                  |
|--------|------|--------|-------------------------------|------|-------|----------------------------|
| 電磁波検出器 | 嶋谷政彰 | 出願     | 特願2019-125501<br>(2019/07/04) | 国内   |       |                            |
|        |      | 出願     | 202080047788.5<br>(2020/3/26) | 国外国別 | 中国    |                            |
|        |      | 出願     | 20834461.4<br>(2020/3/26)     | 国外国別 | 欧州特許庁 |                            |
|        |      | 出願・登録  | 特願2020-552426<br>(2020/3/26)  | 国内   |       | 特許第6884288号<br>(2021/5/13) |
|        |      | 出願     | 17/608155<br>(2020/3/26)      | 国外国別 | 米国    |                            |



|                                 |           |    |                                      |      |       |  |
|---------------------------------|-----------|----|--------------------------------------|------|-------|--|
|                                 |           | 出願 | PCT/JP2020/0136<br>63<br>(2020/3/26) | PCT  |       |  |
| 電磁波検出器および電磁波検出器集合体              | 福島<br>昌一郎 | 出願 | 特願2019-227413<br>(2019/12/17)        | 国内   |       |  |
|                                 |           | 出願 | 202080085891.9<br>(2020/7/30)        | 国外国別 | 中国    |  |
|                                 |           | 出願 | 特願2021-565327<br>(2020/7/30)         | 国内   |       |  |
|                                 |           | 出願 | 17/774482<br>(2020/7/30)             | 国外国別 | 米国    |  |
|                                 |           | 出願 | PCT/JP2020/0293<br>39<br>(2020/7/30) | PCT  |       |  |
| 電磁波検出器、電磁波検出器アレイ、および電磁波検出器の製造方法 | 奥田<br>聡志  | 出願 | 202080098843.3<br>(2020/3/27)        | 国外国別 | 中国    |  |
|                                 |           | 出願 | 特願2022-510394<br>(2020/3/27)         | 国内   |       |  |
|                                 |           | 出願 | 17/793655<br>(2020/3/27)             | 国外国別 | 米国    |  |
|                                 |           | 出願 | PCT/JP2020/0142<br>84<br>(2020/3/27) | PCT  |       |  |
| 電磁波検出器および電磁波検出器アレイ              | 嶋谷<br>政彰  | 出願 | 特願2020-102988<br>(2020/6/15)         | 国内   |       |  |
|                                 |           | 出願 | 202180040678.0<br>(2021/3/10)        | 国外国別 | 中国    |  |
|                                 |           | 出願 | 21827112.0<br>(2021/3/10)            | 国外国別 | 欧州特許庁 |  |
|                                 |           | 出願 | 特願2022-532297<br>(2021/3/10)         | 国内   |       |  |
|                                 |           | 出願 | 17/918578<br>(2021/3/10)             | 国外国別 | 米国    |  |
|                                 |           | 出願 | PCT/JP2021/0095<br>41<br>(2021/3/10) | PCT  |       |  |
| 電磁波検出器および電磁波検出器集合体              | 小川<br>新平  | 出願 | 特願2020-104531<br>(2020/6/17)         | 国内   |       |  |
|                                 |           | 出願 | 202180038946.5<br>(2021/3/10)        | 国外国別 | 中国    |  |
|                                 |           | 出願 | 特願2022-532298<br>(2021/3/10)         | 国内   |       |  |
|                                 |           | 出願 | 17/919323<br>(2021/3/10)             | 国外国別 | 米国    |  |
|                                 |           | 出願 | PCT/JP2021/0095<br>96<br>(2021/3/10) | PCT  |       |  |
| 電磁波検出器およ                        | 小川<br>新平  | 出願 | 特願2020-141687<br>(2020/8/25)         | 国内   |       |  |

|                                    |           |           |                                      |      |    |                            |
|------------------------------------|-----------|-----------|--------------------------------------|------|----|----------------------------|
| び電磁波<br>検出器ア<br>レイ                 |           | 出願        | ※出願中<br>(2021/5/13)                  | 国外国別 | 中国 |                            |
|                                    |           | 出願        | 特願2022-545313<br>(2021/5/13)         | 国内   |    |                            |
|                                    |           | 出願        | 18/013572<br>(2021/5/13)             | 国外国別 | 米国 |                            |
|                                    |           | 出願        | PCT/JP2021/0182<br>35<br>(2021/5/13) | PCT  |    |                            |
| 電磁波検<br>出器およ<br>び電磁波<br>検出器ア<br>レイ | 嶋谷<br>政彰  | 出願        | 特願2020-178997<br>(2020/10/26)        | 国内   |    |                            |
|                                    |           | 出願        | ※出願中<br>(2021/8/24)                  | 国外国別 | 中国 |                            |
|                                    |           | 出願・登<br>録 | 特願2022-505342<br>(2021/8/24)         | 国内   |    | 特許第7123282号<br>(2022/8/12) |
|                                    |           | 出願        | ※出願中<br>(2021/8/24)                  | 国外国別 | 米国 |                            |
|                                    |           | 出願        | PCT/JP2021/0309<br>23<br>(2021/8/24) | PCT  |    |                            |
| 電磁波検<br>出器、及び<br>電磁波検<br>出器アレ<br>イ | 奥田<br>聡志  | 出願・登<br>録 | 特願2021-560891<br>(2021/3/30)         | 国内   |    | 特許第7101905号<br>(2022/7/7)  |
|                                    |           | 出願        | PCT/JP2021/0136<br>71<br>(2021/3/30) | PCT  |    |                            |
| 電磁波検<br>出器およ<br>び電磁波<br>検出器集<br>合体 | 福島<br>昌一郎 | 出願        | 特願2021-079710<br>(2021/5/10)         | 国内   |    |                            |

(3)その他特記事項  
該当なし。