

## 1. 評価対象研究課題

- (1) 研究課題名：高性能 SiC パワーデバイスを活用した大電力パルス電源小型化のための研究
- (2) 研究代表者：株式会社日立製作所 島 明生
- (3) 研究期間：令和元年度～令和5年度（予定）

## 2. 中間評価の実施概要

日時：令和3年11月15日  
場所：三菱総合研究所本社（東急キャピトルタワー）  
評価委員：未来工学研究所 理事長、上席研究員／東京大学 名誉教授  
平澤 洽（委員長）  
神奈川大学 名誉教授  
遠藤 信行  
情報通信研究機構 理事  
門脇 直人  
静岡大学 名誉教授  
廣本 宣久  
東京理科大学 工学部 電気工学科 嘱託教授  
村口 正弘  
元東海大学 教授  
森本 雅之  
宇宙航空研究開発機構 航空技術部門  
次世代航空イノベーションハブ 主任研究開発員  
吉川 栄一

（委員長以外は五十音順・敬称略）

## 3. 研究の進捗状況

### 研究の概要

小型・高性能なパルス電源の実現を目的とした高耐圧 SiC スイッチング素子開発に関する基礎研究を実施する。高絶縁破壊電界強度、高熱伝導度で優れた特性を持つ SiC を用いた耐圧 10kV 級の高耐圧スイッチング素子をエピウェハ、デバイス設計両面から検討し、パルス電源にあった基礎技術を確立する。また、得られたデバイス特性を基に大電力パルス電源のミニモデルを作製して、性能を検証し、従来の Si スイッチング素子では達成できないパルス電源の小型・高性能化を狙う。

### 進捗状況

実施項目に対する主な進捗は以下の通り。

(1) SiC エピ積層構造・ライフタイム制御と高速スイッチング SiC IGBT デバイス設計への適用手法の確立

耐圧 10 kV 以上を達成する SiC IGBT (Insulated Gate Bipolar Transistor) ・ PND(Personal Navigation Device)を設計するため、エピ構造、アクティブセル構造及びキャリアライフタイム制御についてシミュレーションを実施した。また、設計したデバイス (SiC IGBT ・ PND) を実際に試作し、耐圧 10kV 以上であることを確認するとともに、スイッチング動作を確認した。

(2) ジャスト基板を用いた SiC エピ膜成長技術開発

ジャスト基板上的エピ成長研究を行うための CVD 装置の立ち上げ作業を実施するとともに、ジャスト基板上的エピ成長条件の最適化を行い、3C インクルージョン密度  $0.8 \text{ cm}^{-2}$  以下(面積占有率: 1.8%)を達成した。また、3C インクルージョン領域以外において基底面転位が全く発生していないことを確認した。

(3) 大電流パルス動作時における積層欠陥のモデル化と電気特性への影響評価

積層欠陥に量子モデルを適用することで、PiN ダイオード通電時における電子ポテンシャルとキャリア密度分布を解析し、積層欠陥によるオン電圧の増大メカニズムを明らかにした。また、シミュレーション上で、積層欠陥を有する PiN ダイオードに半波パルス電流を導通させたところ、積層欠陥を含まない領域に電流が集中することが確認された。

#### 4. 中間評価の評点

B 進捗は順調であり、研究計画に沿って進めてよい。
---------------------------

#### 5. 総合コメント

デバイス構造レベルの検討は概ね終了しており、研究は順調に進捗しているものと判断できる。今後、優れた成果を創出できるものと考えられ、世界最高性能の SiC パワーデバイスが完成されることを期待する。また、現時点では論文発表や特許等の件数は多くないが、今後を期待する。

#### 6. 主な個別コメント

- 順調に進捗しており、目標達成の見込みがある。
- 予定通り進捗している。今後も計画通り進めてよい。
- 研究分担体制は十分機能しており、良好なマネジメントが行われている。日立主導で進められることを期待する。
- 目標であるピーク電圧/電流およびパルス幅の仕様に関しては、達成できる可能性が高いが、パルス出力の検討が残されている。
- 本研究がクリーンエネルギーの増産にどのように貢献するか、定量的かつ具体的に想定し、電源の完成形が示されるとなるとよい。
- 採択審査時に、サイリスタの素子開発は中間評価までに終了するようコメントしたが、中間評価までに達成できていないことは非常に残念である。